
William Stallings

Computer Organization and Architecture

**Cap. 2 Evolução e Desempenho dos
Computadores**

Copyright William Stallings & Adrian J Pullin

Tradução, revisão e adaptação por Paulo S. L. de Souza

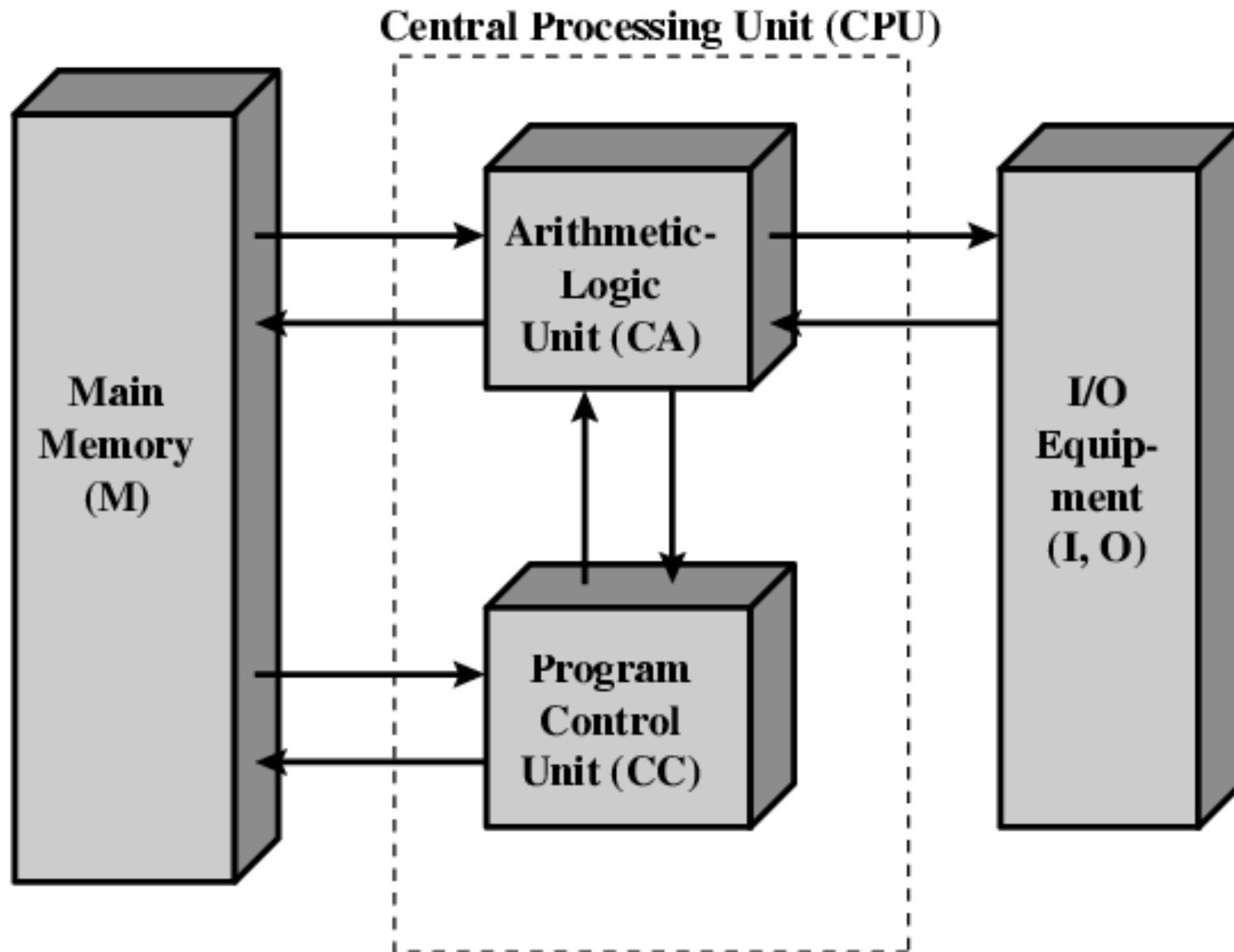
1ª Geração - ENIAC

- *E**l**e**c**t**r**n**i**c* *N**u**m**e**r**i**c**a**l* *I**n**t**e**g**r**a**t**o**r* *A**n**d* *C**o**m**p**u**t**e**r*
 - *John Presper Eckert and John Mauchly*
 - Laboratório de pesquisas balísticas do exército americano
 - alcance e trajetória de projéteis
 - Iniciou em 1943 e terminou em 1946
 - usado até 1955
- ENIAC – alguns detalhes:
 - Programado manualmente por chaves (*switches*)
 - complexo, demorado, suscetível a erros...
 - **isso era um grande problema a ser resolvido!**
- Mas como resolver isso?
 - Retirar programação do hardware e inseri-la na memória
 - Memória principal passou a armazenar programas e dados

1ª Geração - von Neumann/Turing

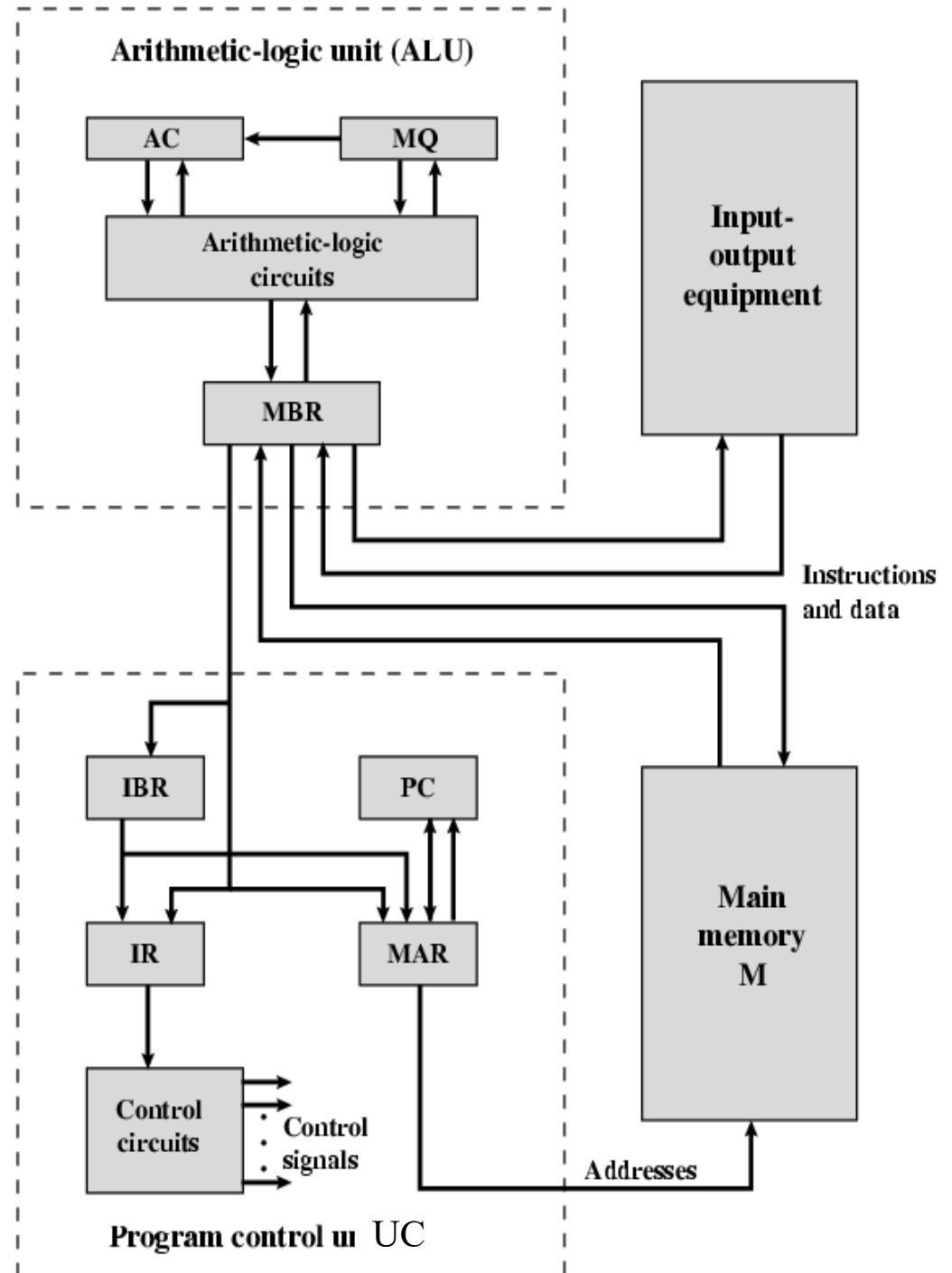
- **Conceito de Programa Armazenado** - 1945
 - concebido por von Neumann e Alan Turing simultaneamente
 - proposto para o EDVAC (*Electronic Discrete Variable Computer*)
- A nova proposta tinha como base:
 - ALU trabalhando com dados binários
 - Unidade de Controle (UC) interpretando instruções vindas da memória e determinando execução
 - Registradores armazenados na CPU
 - diferentes finalidades
 - temporário de dados, endereçamento à memória, de instruções, ...
 - Dispositivos de E/S operados pela UC
- Conceitos implementados no IAS (1952)
 - Princeton Institute for Advanced Studies

1ª Geração - Estrutura máquina von Neumann



Detalhes da Estrutura do IAS

- Registradores na CPU:
 - Temporário de Dados
 - **MBR** - Memory Buffer Register
 - Endereçamento à Memória
 - **MAR** - Memory Address Register
 - Instruções
 - **IR** - Instruction Register
 - Temporário da 2ª Instrução
 - **IBR** - Instruction Buffer Register
 - Contador de Programas
 - **PC** - Program Counter
 - Acumulador
 - **AC** - Accumulator
 - Quociente de Multiplicação
 - **MQ** - Multiplier Quotient



2ª Geração - Transistores

- Inventados em 1947 na *Bell Laboratories*
 - William Shockley et al.
- Marcam o início da 2ª geração de máquinas
 - outros pontos importantes:
 - ALU e UC mais complexas
 - Linguagens de programação de alto nível
 - Software de sistema

Convertendo as linguagens

- Da linguagem de alto nível para a linguagem binária
 - compilador vs interpretador

High-level
language
program
(in C)

```
swap(int v[], int k)
{int temp;
  temp = v[k];
  v[k] = v[k+1];
  v[k+1] = temp;
}
```

Compiler

Assembly
language
program
(for MIPS)

```
swap:
  muli $2, $5, 4
  add  $2, $4, $2
  lw   $15, 0($2)
  lw   $16, 4($2)
  sw   $16, 0($2)
  sw   $15, 4($2)
  jr   $31
```

Assembler

Binary machine
language
program
(for MIPS)

```
00000000101000010000000000011000
00000000000110000001100000100001
10001100011000100000000000000000
100011001111001000000000000000100
10101100111100100000000000000000
101011000110001000000000000000100
00000011111000000000000000001000
```

Patterson & Hennessy, 2009

3ª Geração

- Série IBM360 (1964) substituiu a série 7000
 - não havia compatibilidade entre elas
- Criada a 1ª família de computadores:
 - usavam **arquitetura** do conjunto de instruções
 - similares ou idênticas
 - Sistemas operacionais similares ou idênticos
 - Velocidade crescente
 - N° crescente de portas de E/S (+ terminais)
 - Capacidade de memória variada
 - Custo variado
- Introduziu o conceito de **multiprogramação**
 - vários programas ao mesmo tempo na memória
 - *time-sharing* e troca de contexto

3ª Geração - DEC PDP-8

- 1964 - 1º minicomputador
 - Pequeno o suficiente para uso em uma bancada de laboratório
- Eram mais baratos, +/- US\$16.000
 - IBM360's custavam + de US\$100k
- **Estrutura de Barramento**

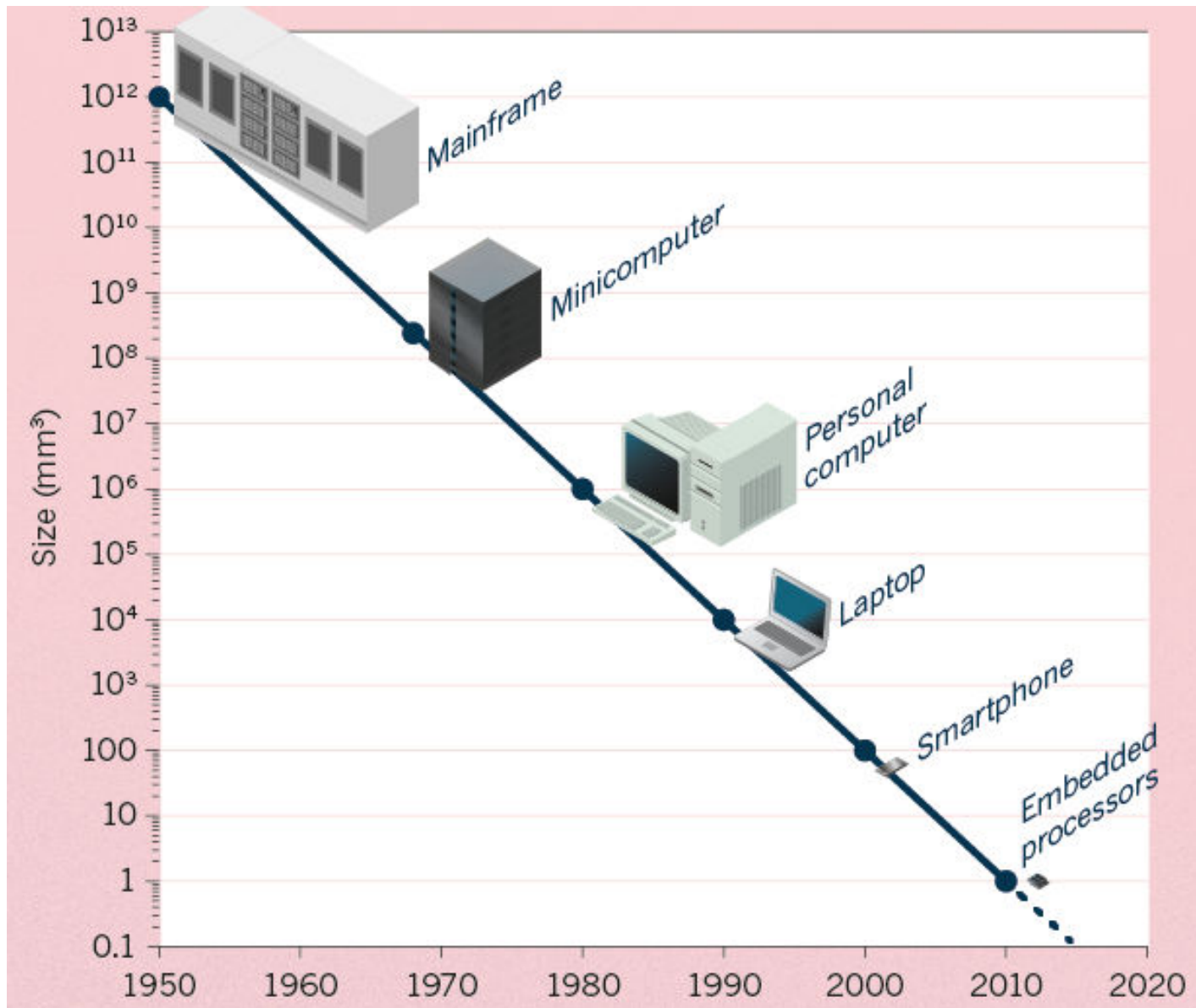
4ª Geração - Microprocessadores

- 1971 - 4004
 - 1º microprocessador
 - todos componentes da CPU em um único chip
 - palavra de 4 bits
- 1972 - 8008
 - palavra de 8 bits
 - projetado para aplicações específicas
 - assim como o 4004
- 1974 - 8080
 - 1º microprocessador de propósito geral da Intel

5ª Geração - Baixa Potência e Invisíveis

- 1981 governo Japonês planeja nova geração
 - Baseada em IA.
 - O mundo se assustou e correu nessa direção também
 - Foi um fracasso!
- A revolução foi outra: **silenciosa!**
 - 1989: 1º *tablet*, o GridPad tela sensível ao toque
 - 1993: Newton da Apple
 - Evoluíram para PDAs (*Personal Digital Assistants*)
 - Tinham problema com a interface simples
 - Palm Pilot
 - 1990: IBM une celular com o PDA e cria smartphones
- **Mudança de paradigma; não de arquitetura específica**
 - Computação ubíqua ou pervasiva
 - Encolhimento dos CIs e embarcando a computação

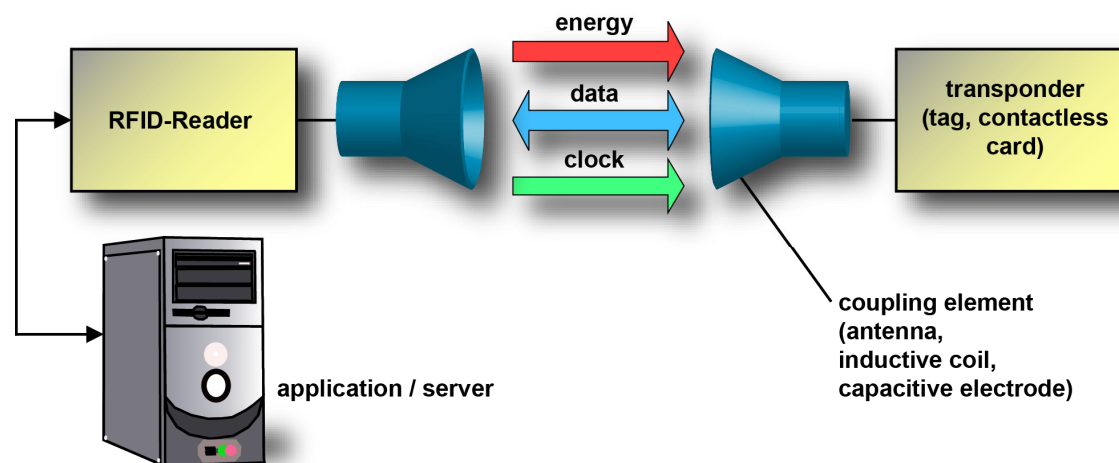
5ª Geração - Baixa Potência e Invisíveis



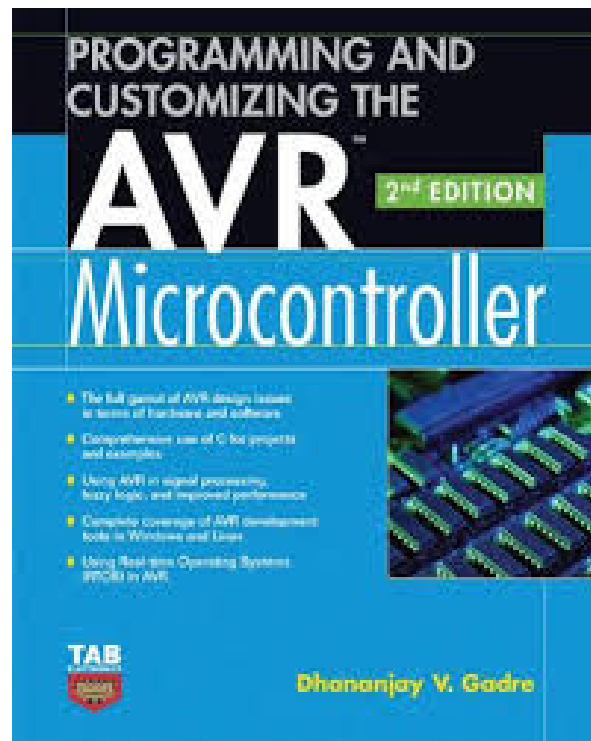
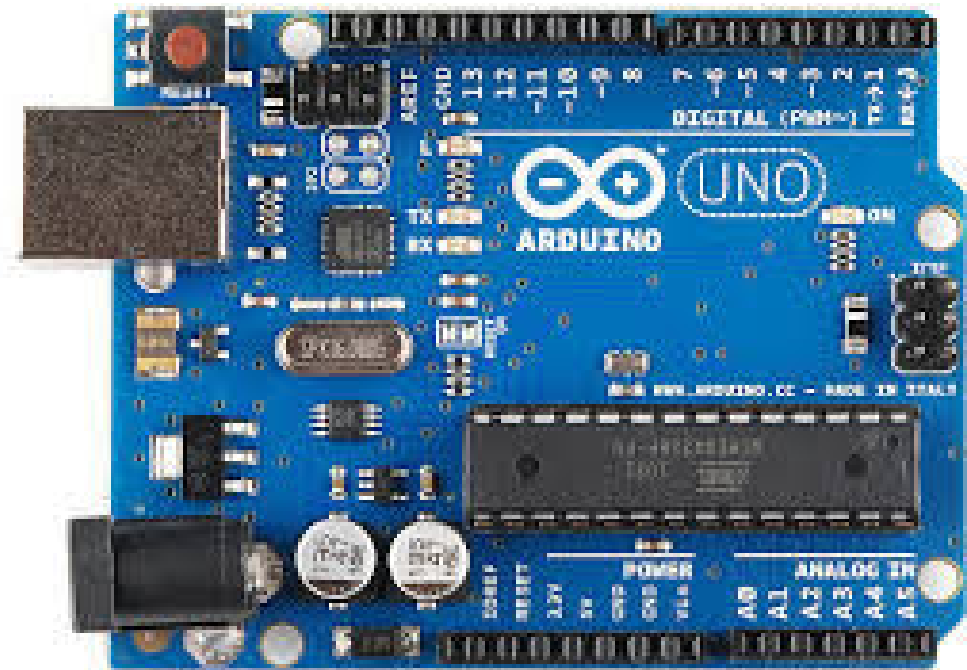
5ª Geração - Baixa Potência e Invisíveis



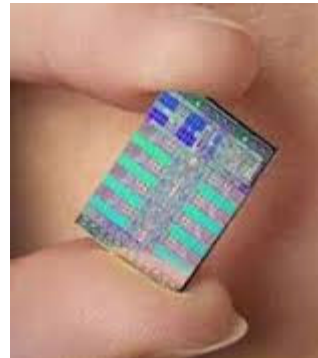
5ª Geração - Baixa Potência e Invisíveis



5ª Geração - Microcontroladores



5ª Geração - Baixa Potência e Invisíveis



5ª Geração - Supercomputadores

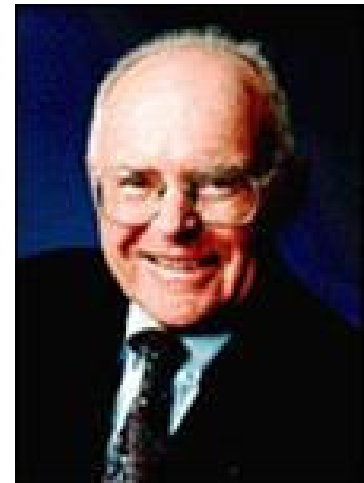


5ª Geração - Baixa Potência e Invisíveis



Lei de Moore (1965)

- Aumento da densidade dos componentes em um *chip*
- Gordon Moore – co-fundador da Intel
- **Número transistores no chip dobrará em 18 meses**
 - Depois foi ajustada para 24 meses
- Custo de um *chip* permaneceu quase o mesmo
- > densidade de empacotamento implica em
 - <'s caminhos entre componentes e > desempenho
- Computadores <'s são + flexíveis
 - adaptam-se a diferentes serviços e ambientes



Crescimento do nº de transistores da CPU

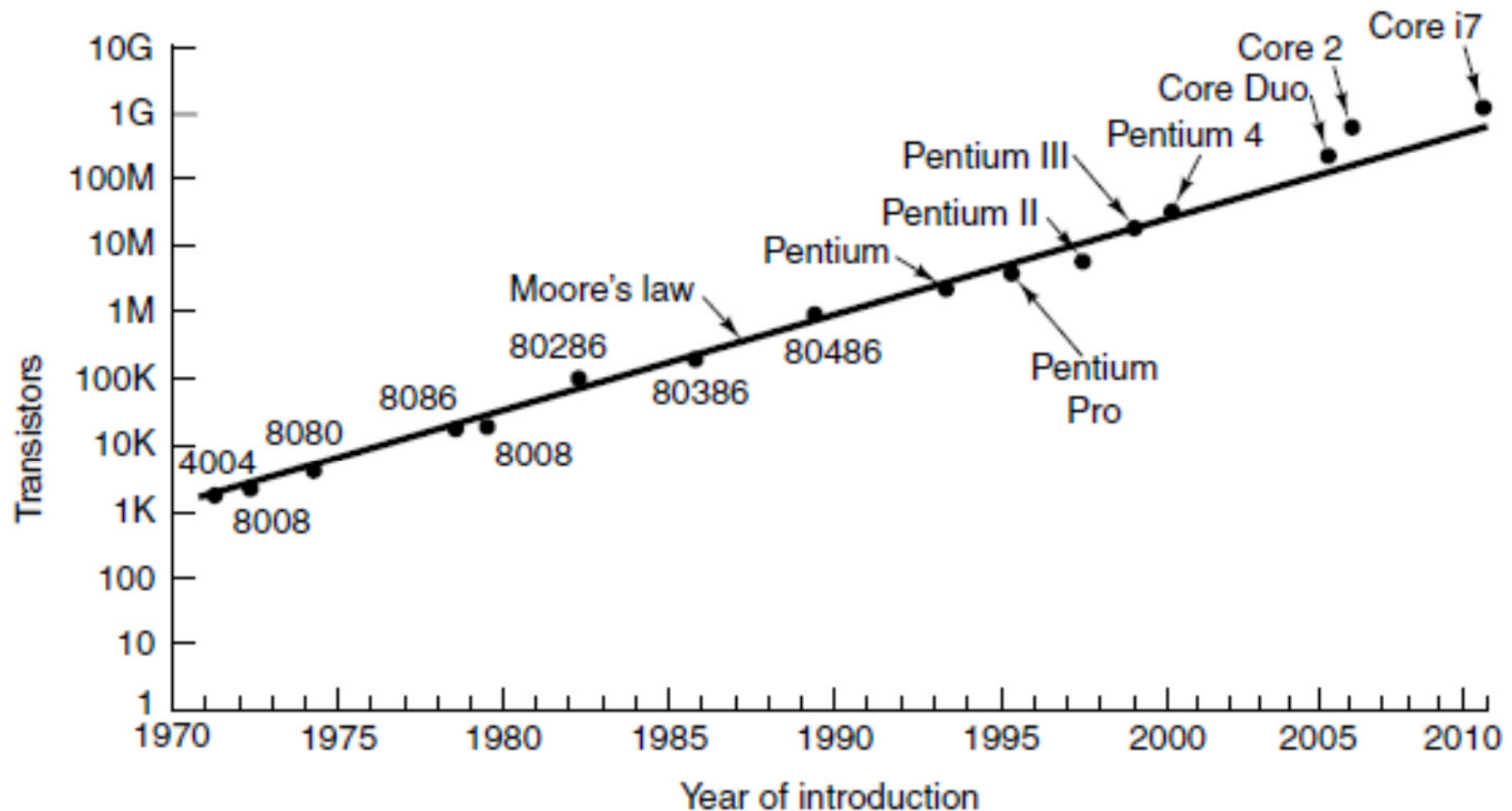
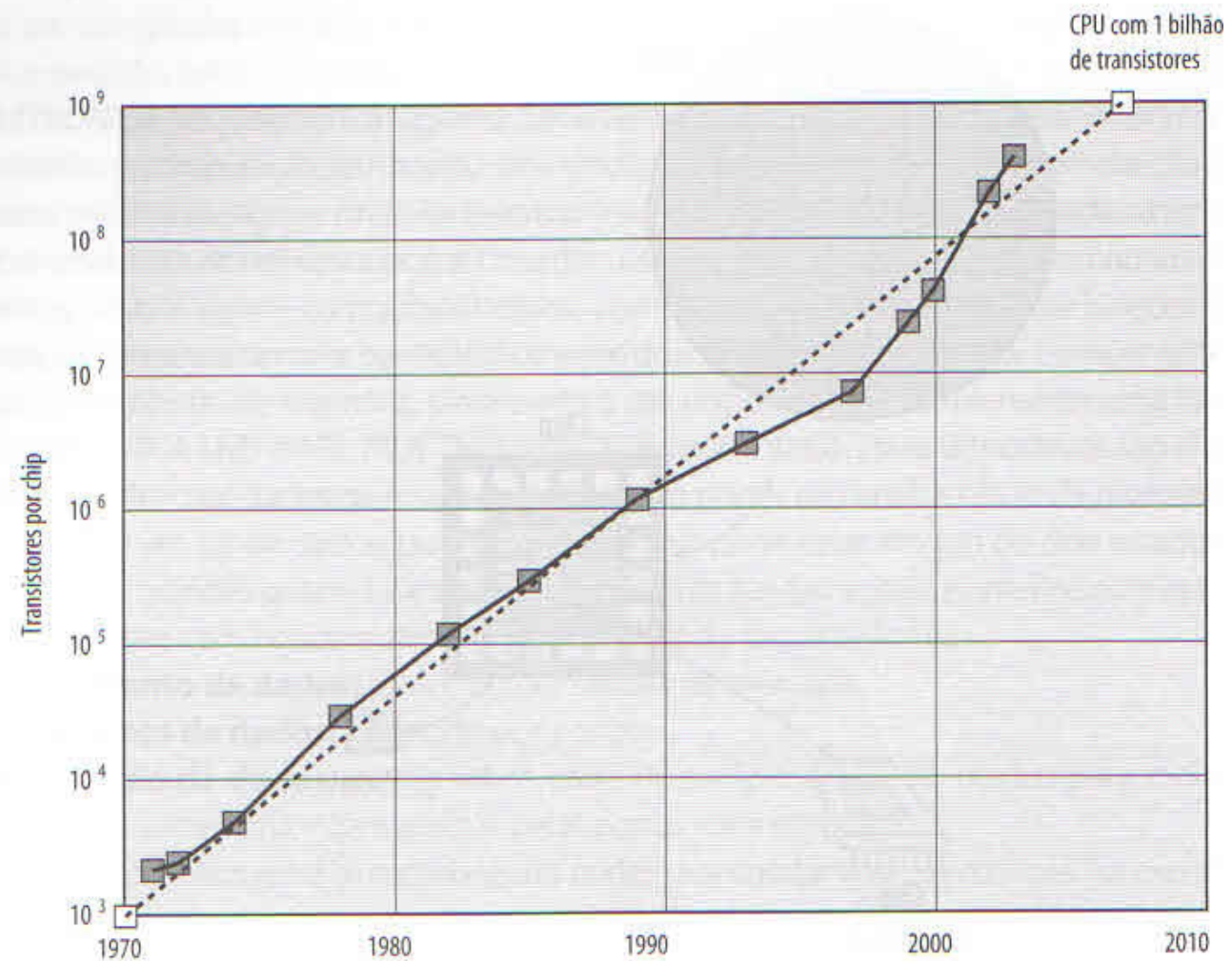


Figure 1-13. Moore's law for (Intel) CPU chips.

Crescimento do nº de transistores da CPU

Figura 2.8 Crescimento na contagem de transistores da CPU (BOHR, 2003^o)



Crescimento do nº de transistores da RAM

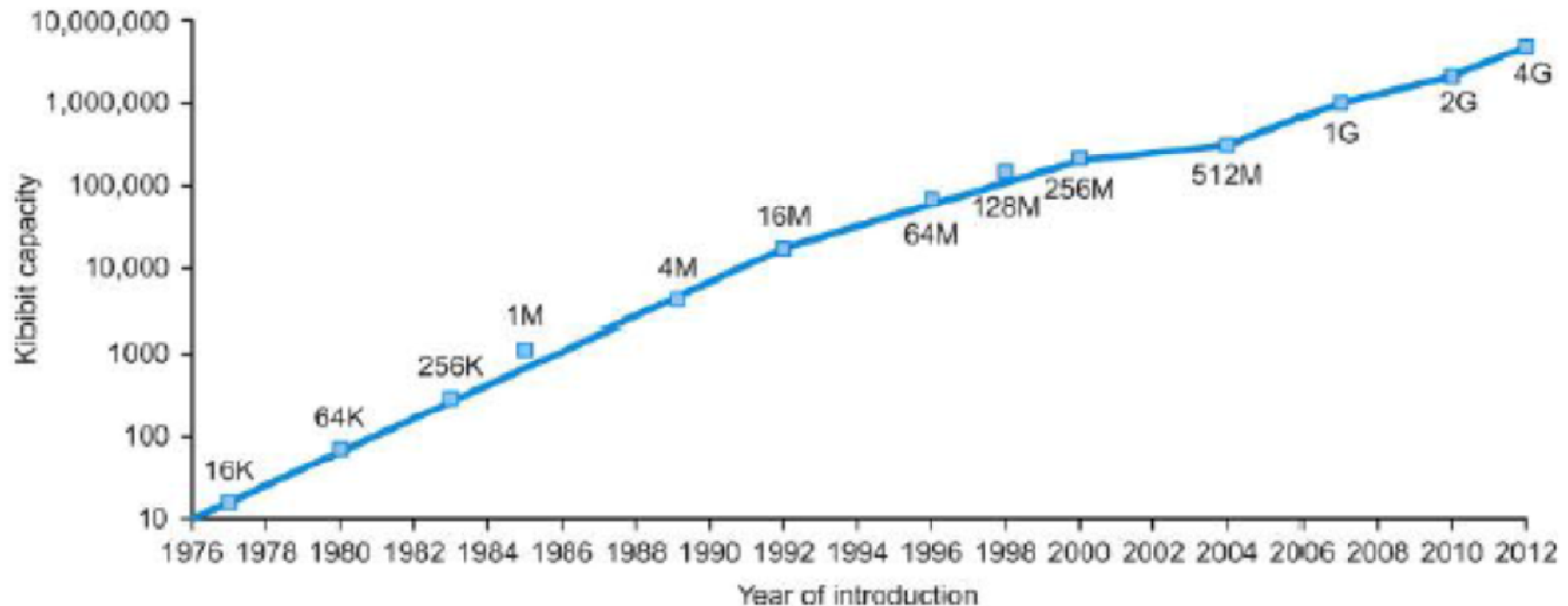


FIGURE 1.11 Growth of capacity per DRAM chip over time. The y-axis is measured in kibibits (2^{10} bits). The DRAM industry quadrupled capacity almost every three years, a 60% increase per year, for 20 years. In recent years, the rate has slowed down and is somewhat closer to doubling every two years to three years.

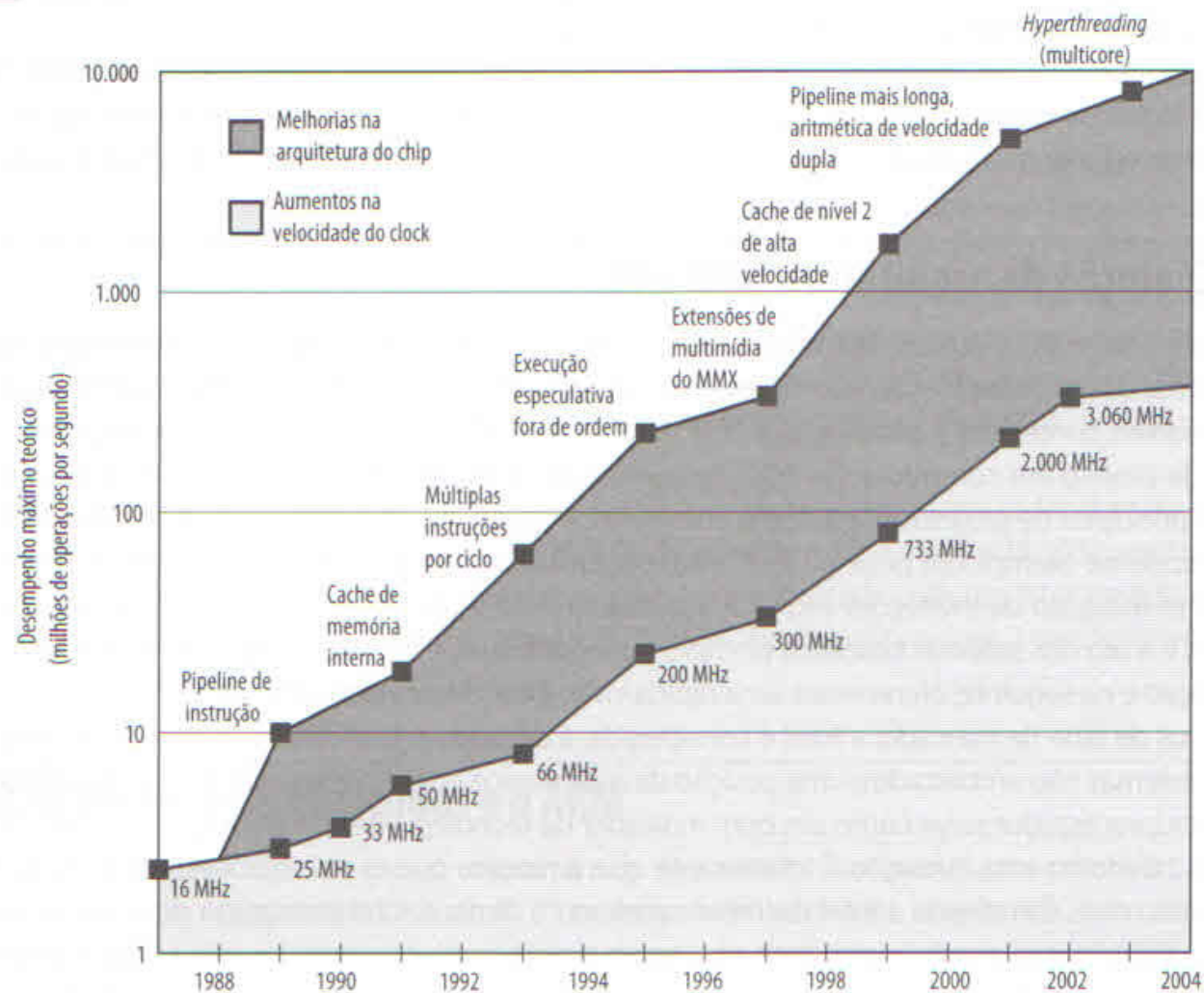
Patterson&Hennessy,2009

Projeto de Computadores & Desempenho

- Mas como converter transistores em desempenho?
- A demanda e as organizações atuais requerem:
 - fluxo de execução de instruções constante
- São empregadas:
 - mudanças arquiteturais/organizacionais
 - inserção de *pipelines* nos processadores
 - mudanças na hierarquia de memória
 - *caches* L1 & L2 *on board*
 - mudanças na microprogramação
 - *predição de desvios*
 - *análise do fluxo de dados*
 - *execução especulativa*

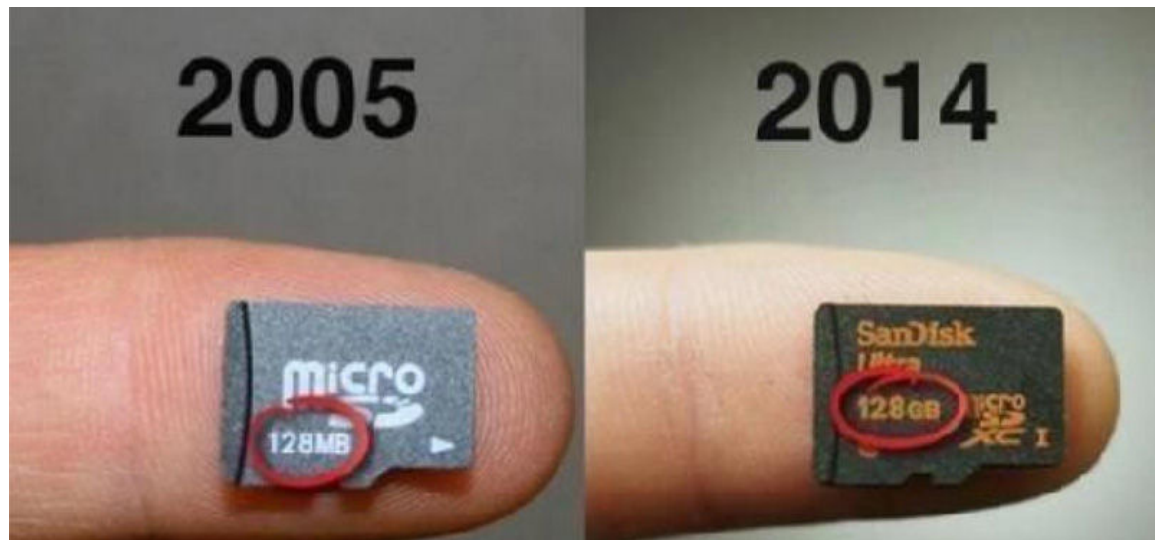
Frequência x Arquitetura

Figura 2.12 Desempenho do microprocessador Intel (Gibbs, 2004¹)



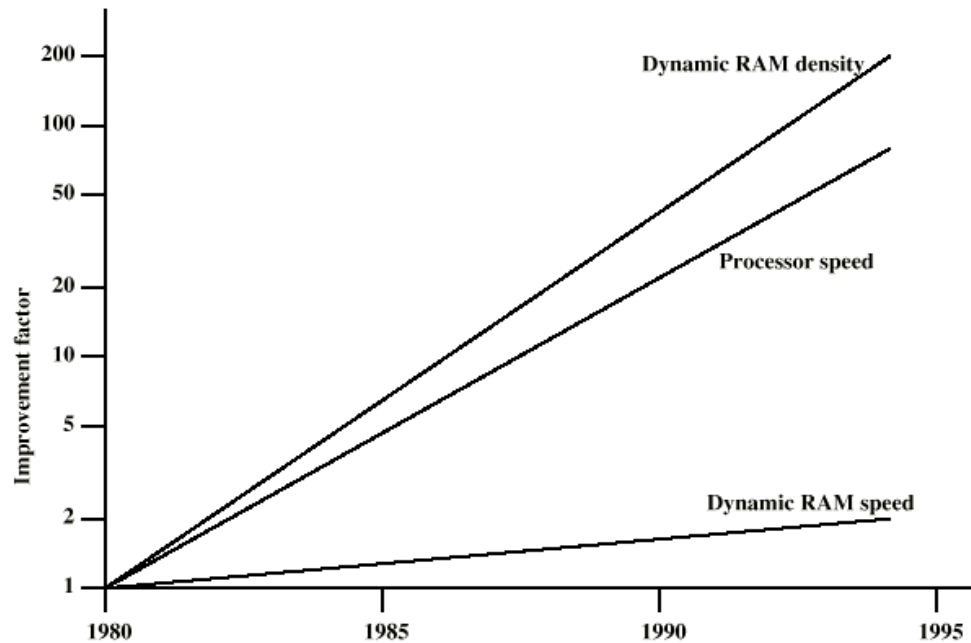
Problemas com o balanceamento

- Velocidade do processador aumentou muito
- Capacidade da memória aumentou muito

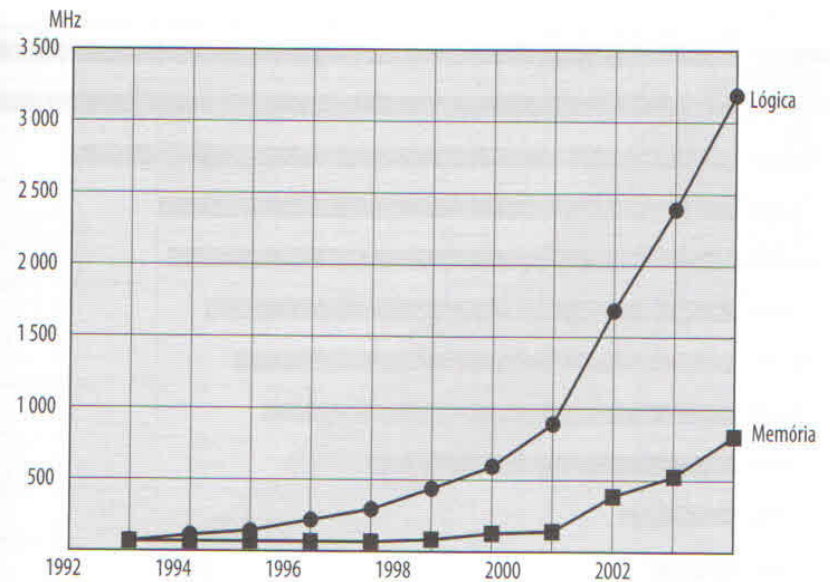


- Velocidade no acesso à memória cresceu menos que a velocidade do processador
 - gera um grande “gargalo” no desempenho

DRAM x Processadores



Diferença de desempenho entre lógica e memória (Borkar, 2003)



Soluções para o desempenho da RAM

- Aumentar n^o de bits recebidos por acesso
 - tornar **DRAM** + “larga” em vez de aumentar capacidade
 - implica em mudar **barramentos**
- Mudar interface da DRAM
 - incluir *cache* na pastilha
- **Reduzir frequência de acessos à memória**
 - usar estrutura de *caches* + complexas, tanto na DRAM quanto no processador
- Aumentar a largura de banda dos **barramentos**
 - **mais velozes**
 - **hierarquia de barramentos**

Frequência x Watts

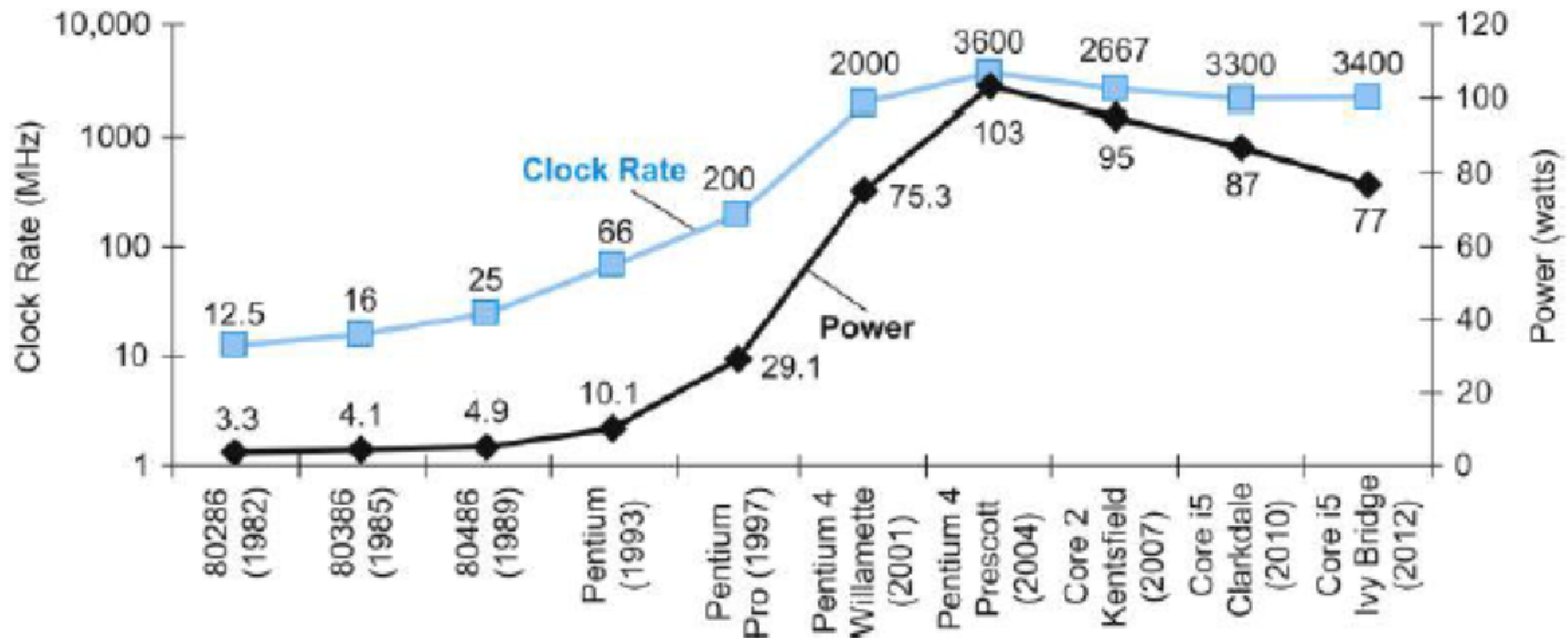


FIGURE 1.16 Clock rate and Power for Intel x86 microprocessors over eight generations and 25 years. The Pentium 4 made a dramatic jump in clock rate and power but less so in performance. The Prescott thermal problems led to the abandonment of the Pentium 4 line. The Core 2 line reverts to a simpler pipeline with lower clock rates and multiple processors per chip. The Core i5 pipelines follow in its footsteps.

Potência dos processadores

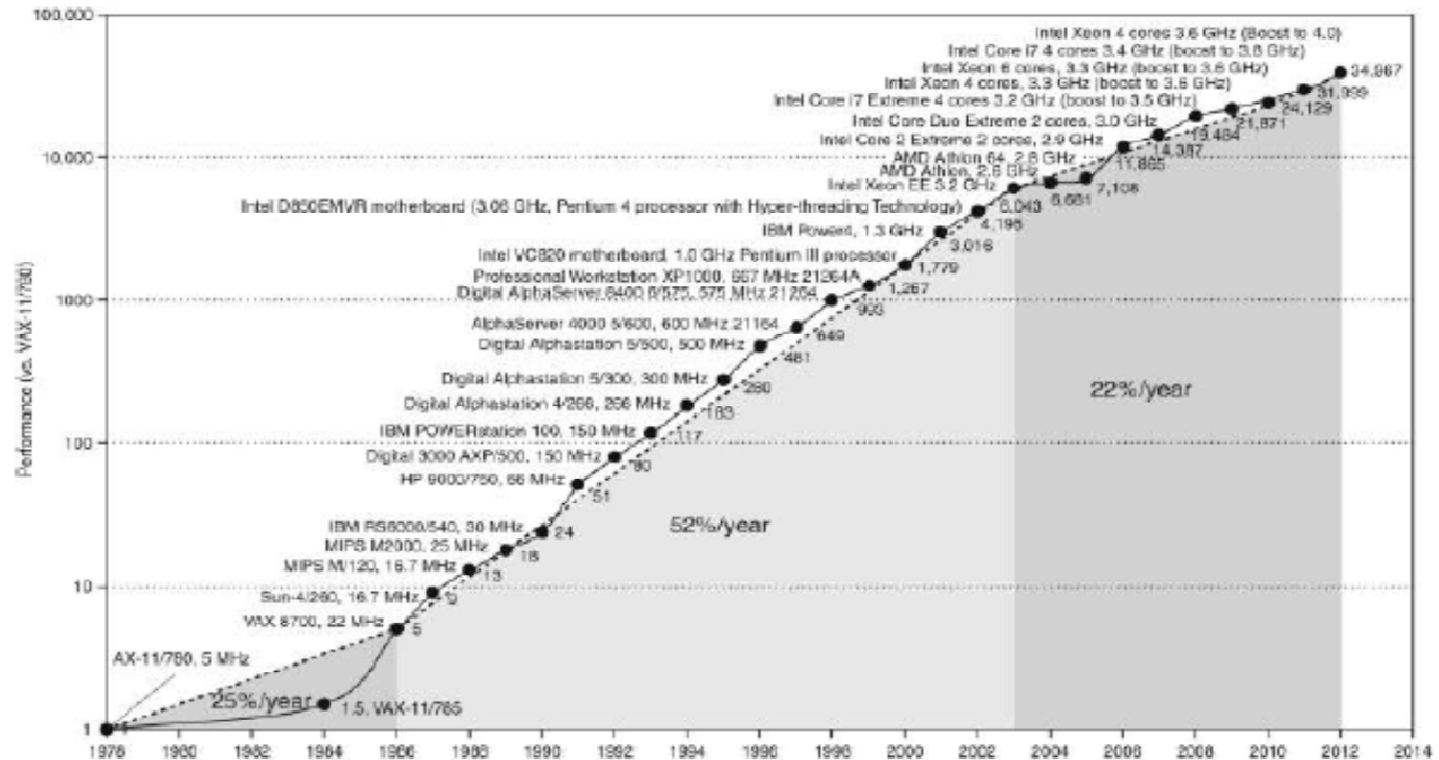


FIGURE 1.17 Growth in processor performance since the mid-1980s. This chart plots performance relative to the VAX 11/780 as measured by the SPECint benchmarks (see Section 1.10). Prior to the mid-1980s, processor performance growth was largely technology-driven and averaged about 25% per year. The increase in growth to about 52% since then is attributable to more advanced architectural and organizational ideas. The higher annual performance improvement of 52% since the mid-1980s meant performance was about a factor of seven higher in 2002 than it would have been had it stayed at 25%. Since 2002, the limits of power, available instruction-level parallelism, and long memory latency have slowed uniprocessor performance recently, to about 22% per year.

Feedback

- Evolução dos computadores marcada por
 - maior **velocidade** dos processadores
 - diminuição do tamanho dos componentes
 - maior capacidade (**densidade**) das memórias
 - maior capacidade e velocidade de E/S
- Velocidades maiores vêm da diminuição do tamanho
 - menores distâncias entre os componentes
 - **ganhos reais de desempenho** vêm de mudanças na organização
 - *pipeline*, execução paralela, especulativa e predição de desvios
- Balanceamento no desempenho dos componentes
 - Ex.: ganhos na velocidade do processador podem ser prejudicados por atrasos devido à velocidade da memória
 - possíveis soluções: cache, barramentos mais largos, entre outras