

Transistores de Passagem e Portas de Transmissão (Sedra)

Resolver os seguintes exercícios (com respostas).

***10.8** A porta de transmissão das figuras 10.29(a) e 10.29(b) é fabricada em uma tecnologia de processamento CMOS com $k'_n = 50 \mu\text{A}/\text{V}^2$, $k'_p = 20 \mu\text{A}/\text{V}^2$, $V_{tn} = |V_{tp}|$, $V_{t0} = 1 \text{ V}$, $\gamma = 0,5 \text{ V}^{1/2}$, $2\phi_f = 0,6 \text{ V}$ e $V_{DD} = 5 \text{ V}$. Sejam Q_N e Q_P transistores de área mínima com $(W/L)_n = (W/L)_p = 4 \mu\text{m}/2 \mu\text{m}$. A capacitância total no nó de saída é 70 fF . Utilize tanto quanto possível os resultados do Exemplo 10.4.

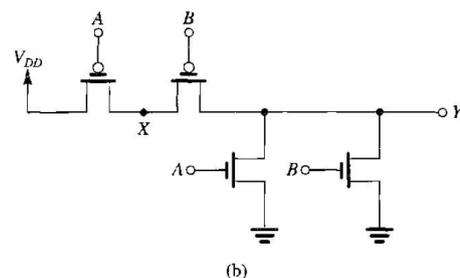
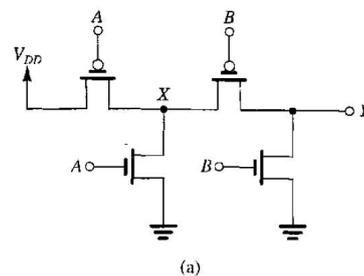
- (a) Para a situação apresentada na Figura 10.29(a), obtenha $i_{DN}(0)$, $i_{DP}(0)$, $i_{DN}(t_{PLH})$, $i_{DP}(t_{PLH})$ e t_{PLH} .
- (b) Para a situação mostrada na Figura 10.29(b), obtenha $i_{DN}(0)$, $i_{DP}(0)$, $i_{DN}(t_{PHL})$, $i_{DP}(t_{PHL})$ e t_{PHL} . Em que valor de v_O Q_P cortará?
- (c) Obtenha t_P .

Resposta (a) $800 \mu\text{A}$, $320 \mu\text{A}$, $50 \mu\text{A}$, $275 \mu\text{A}$, $0,24 \text{ ns}$;
(b) $800 \mu\text{A}$, $320 \mu\text{A}$, $688 \mu\text{A}$, $20 \mu\text{A}$, $0,19 \text{ ns}$, $1,6 \text{ V}$;
(c) $0,22 \text{ ns}$.

Problema extra 1

Considere os dois circuitos da figura ao lado formados por transistores de passagem. Para cada uma delas:

- 1) Expresse Y em função de A e B ;
- 2) Expresse X em função de A e B ;
- 3) Qual o nível de tensão de X e Y para todas as combinações de entrada?
- 4) O circuito (b) é semelhante (ou igual) a alguma configuração em CMOS complementar? Qual?



Resposta:

- 1) Trata-se uma função NOR;
- 2) Trata-se de uma função de inversão de A
- 3) Só há problema para o caso a), onde o Y não consegue descarregar completamente (transistor p é um transmissor pobre de '0') a carga na condição A=1 e B=0;
- 4) É uma NOR CMOS complementar. Como já é conhecido, ele funciona perfeitamente, pois os transistores n são bons transmissores de '0' e os transistores p são bons transmissores de '1'.

Problema extra 2

Considere um circuito formado por dois transistores de passagem tipo n em série, controlados pelos sinais A e B (nas suas portas). A entrada do circuito é X e a saída Y.

Pergunta:

Supondo que temos V_{DD} em X e 0V inicialmente em Y, e sabendo-se que o transistor n é um mau transmissor de '1', demonstre qual é o valor em Y para A=B= V_{DD} ? Assuma V_T como tensão de limiar.

Resposta:

$$V_{DD} - V_T$$