

SSC510 – Arquitetura de Computadores

Lista de Exercícios sobre Arquiteturas Paralelas

- Qual a diferença entre as arquiteturas Pipeline, Pipeline Superescalar e HyperThreading?
- Em que se baseia a classificação de arquiteturas paralelas proposta por Flynn? Você considera essa classificação abrangente o suficiente para englobar as novas arquiteturas paralelas?
- Descreva cada uma das classes da classificação de Flynn.
- Qual a diferença entre um processador vetorial (SIMD) e um processador sequencial (SISD)?
- Como funciona o pipeline vetorial?
- Um processador vetorial como o Cray-1 tem uma unidade aritmética com um pipeline de 4 estágios. Cada estágio demora 1 nsec. Quanto tempo demora para somar dois vetores com 1024 elementos? Se a unidade aritmética não fosse implementada com um pipeline, quanto tempo demoraria para somar os dois vetores? Considere que essa unidade sem pipeline demora 4 nsec para realizar a operação.
- Qual a diferença entre as arquiteturas SMP (UMA), NUMA, COMA e CC-NUMA?
- Discuta duas maneiras de se estabelecer a rede de interconexão em arquiteturas SMP.
- Por que em máquinas multiprocessadas a utilização de memória cache pode causar incoerências. Dê um exemplo em que pode ocorrer incoerência.
- Qual a diferença entre as políticas *write-invalidate* e *write-update*?
- Considerando as políticas *write-invalidate* e *write-update*, qual delas teria um melhor desempenho com os seguintes padrões de acessos à memória abaixo? Justifique sua resposta.
 - Repetir muitas vezes: um processador escreve um novo valor na variável compartilhada e todos os outros $p - 1$ processadores leem esse novo valor;
 - Repetir muitas vezes: um processador escreve m vezes em uma variável compartilhada; isto é seguido por um outro processador lendo o valor da variável compartilhada.
- Considere um sistema com dois processadores (P_A e P_B) e política de atualização *write-through* e a política de coerência de cache *write-invalidate*. A princípio, todas as linhas da cache estão no estado *Invalid*. O valor 10 está armazenado na posição X da memória. Dada a sequência de operações nos dois processadores, defina qual a sequência de estados das linhas de cache nos dois processadores que armazenam a posição X da memória e o conteúdo da posição X na memória ao final dos acessos.

n	P_A	P_B	Comment
1	mov r1, [X]		$P_A: r1 := [X]$
2		mov r4, [X]	$P_B: r4 := [X]$
3	mov [X], #0		$P_A: [X] := 0$
4		mov r5, [X]	$P_B: r5 := [X]$
5		mov [X], #20	$P_B: [X] := 20$

13. Imagine que você tem uma máquina com memória compartilhada e outra com memória distribuída. Em qual delas você usaria uma topologia de rede estática e em qual usaria uma topologia de rede dinâmica? Justifique.
14. Como é feita a comunicação entre processos em máquinas paralelas com memória distribuída? E com memória compartilhada?
15. Faça uma comparação entre as arquiteturas MPP e Cluster. Dê o exemplo de uma aplicação que pode obter um melhor desempenho sendo executada em uma MPP e outra que pode obter um melhor desempenho sendo executada num Cluster.