

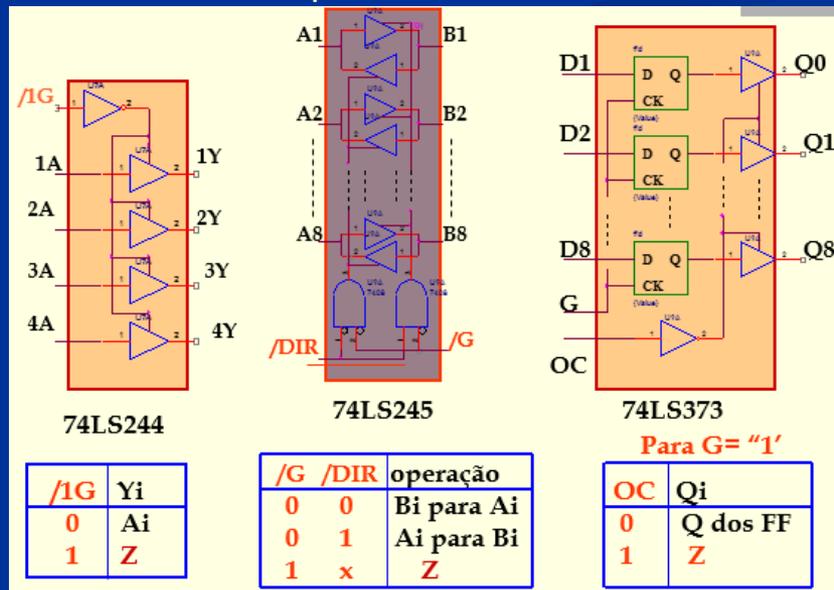
# **SEL-415**    **Introdução à Organização de Computadores**

## **Aula Exercícios 1ª. Prova**

**Profa. Luiza Maria Romeiro Codá**

# EXERCÍCIO N 01

1. Faça o projeto da lógica de seleção para dividir o espaço de endereçamento de um microprocessador de 16bits de linhas de endereço e 8 bits de linhas de dados, em blocos de 8Kbytes, utilizando o decodificador 74138;
2. Desenhe o mapa dos endereços especificando endereço inicial e final de cada bloco de saída do 74138;
3. Utilizando decodificadores 7442 ou 74154, desenhe o projeto que divide o espaço que contém o endereço E7BFH em espaços de 512x8 ;
4. Faça o circuito que mostre a ligação (segundo as regras corretas)de uma memória EEPROM de 8Kx8 e uma RAM de 4Kx8;
5. Escolha uma das saídas de seleção desse projeto para selecionar um conjunto de 3 chaves que irão enviar valores para os bits D2, D4 e D6 do duto de dados do microprocessador. Utilize a interface correta entre esse dispositivo e o microprocessador, escolha entre os 3 CIS abaixo. Faça o desenho do projeto;
6. Escolha uma das saídas de seleção desse projeto para selecionar um conjunto de 3 LEDs que irão receber valores dos bits D1, D3 e D5 do duto de dados do microprocessador. Utilize a interface correta entre o microprocessador e esse dispositivo, escolha entre os 3 CIS abaixo. Faça o desenho do projeto.

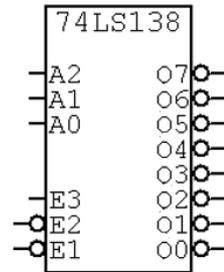


# EXERCÍCIO N 01

1. Faça o projeto da lógica de seleção para dividir o espaço de endereçamento de um microprocessador de 16bits de linhas de endereço e 8 bits de linhas de dados, em blocos de 8Kbytes, utilizando o decodificador 74138;

## Decodificador 74138

Símbolo Lógico



Circuito Elétrico

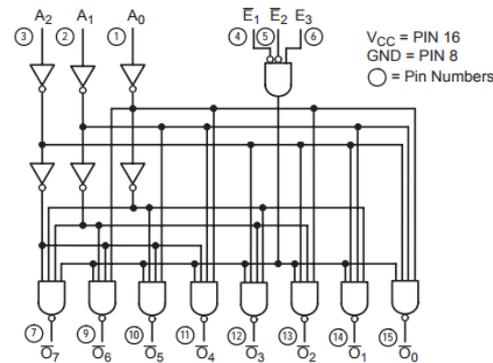


Tabela verdade

INPUTS						OUTPUTS							
E <sub>1</sub>	E <sub>2</sub>	E <sub>3</sub>	A <sub>0</sub>	A <sub>1</sub>	A <sub>2</sub>	O <sub>0</sub>	O <sub>1</sub>	O <sub>2</sub>	O <sub>3</sub>	O <sub>4</sub>	O <sub>5</sub>	O <sub>6</sub>	O <sub>7</sub>
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

H = HIGH Voltage Level  
L = LOW Voltage Level  
X = Don't Care

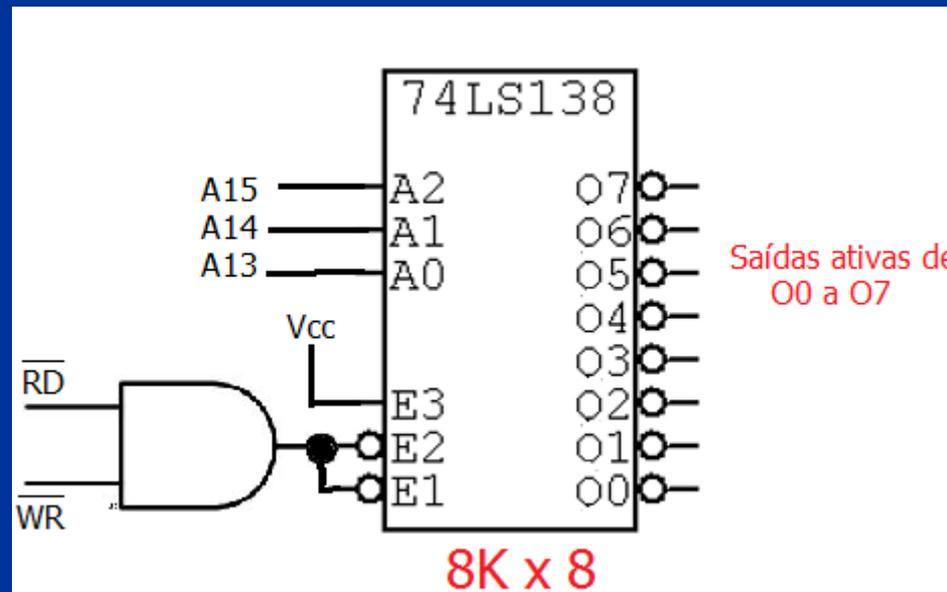
# Resposta: EXERCÍCIO N 01

1. Faça o projeto da lógica de seleção para dividir o espaço de endereçamento de um microprocessador de 16bits de linhas de endereço e 8 bits de linhas de dados, em blocos de 8Kbytes, utilizando o decodificador 74138;

Resposta: para dividir em 8K x 8 calcula-se  $64K / 8K = 8$ , portanto  $2^x = 8$ ,  $x = 3$

Então são necessários 3 bits de seleção (A15, A14 e A13) para dividir o espaço de mapeamento em 8;

O circuito abaixo utilizando o 74138 permite essa divisão desde que os sinais /RD ou /WR sejam '0'. Esse circuito AND é necessário para proteção, e só possibilitar a seleção qdo o microprocessador fizer uma leitura (/RD=0) ou escrita (/WR= 0)



# Resposta: EXERCÍCIO N 01

2. Desenhe o mapa dos endereços especificando endereço inicial e final de cada bloco de saída do 74138.

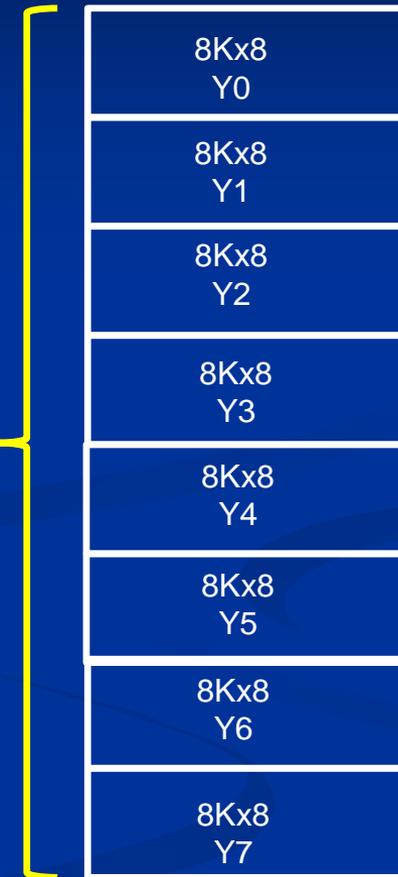
Saídas do 74138	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
O0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000H
	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1FFFH
O1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	2000H
	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	3FFFH
O2	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H
	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	5FFFH
O3	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	6000H
	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	7FFFH
O4	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	8000H
	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	9FFFH
O5	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	A000H
	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	BFFFH
O6	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	C000H
	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	DFFFH
O7	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	E000H
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	FFFFH

# Resposta: EXERCÍCIO N 01

2. Desenhe o mapa dos endereços especificando endereço inicial e final de cada bloco de saída do 74138.

Saída do 74138	Faixa do endereços
O0	0000H a 1FFFH
O1	2000H a 3FFFH
O2	4000H a 5FFFH
O3	6000H a 7FFFH
O4	8000H a 9FFFH
O5	A000H a BFFFH
O6	C000H a DFFFH
O7	E000H a FFFFH

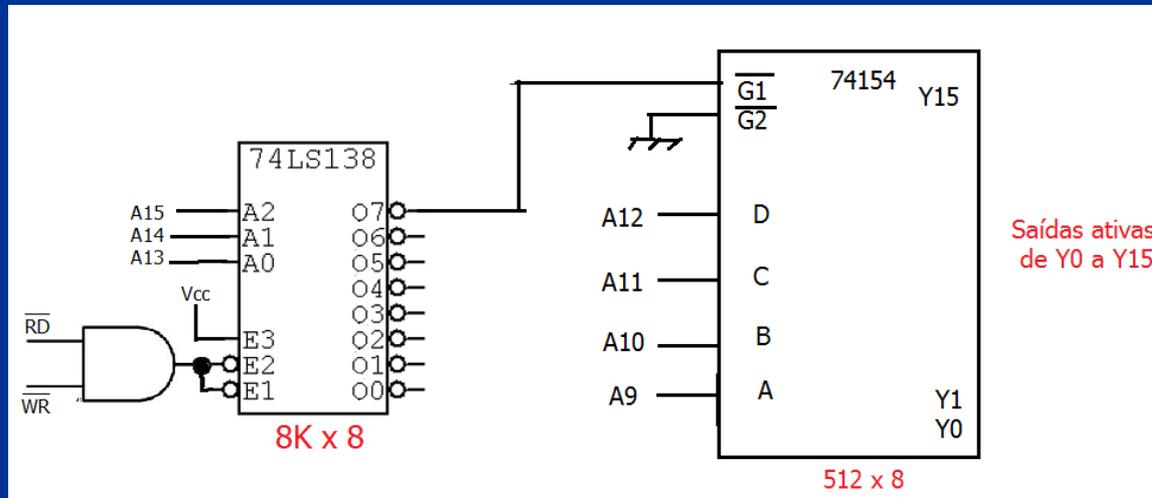
64K x 8



# Resposta: EXERCÍCIO N 01

3. Utilizando decodificadores 7442 ou 74154, desenhe o projeto que divide o espaço que contém o endereço E7BFH em espaços de 512x8 ;

Saidas do 74138	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
O7	1	1	1	0	0	1	1	1	1	0	1	1	1	1	1	1	E7BFH
$512 = 2^9$ Ao a A8								1	1	1	1	1	1	1	1	1	O1FFH



# Resposta: EXERCÍCIO N 01

4. Faça o circuito que mostre a ligação (segundo as regras corretas) de uma memória EEPROM de 8Kx8 e uma RAM de 4Kx8;

Resposta:

EEPROM posicionada nos primeiros endereços do mapeamento, pois ao ser inicializado o Microprocessador é "ressetado" e o ponteiro de programa (PC), o qual contém o endereço da 1ª. Instrução é carregado com o valor 0000H, então a Instrução armazenada da posição 0000H será então executada,, iniciando a execução do programa;

Como não foi imposta posição para a RAM, os mapeamentos mais utilizados são mostrados nas figuras abaixo:

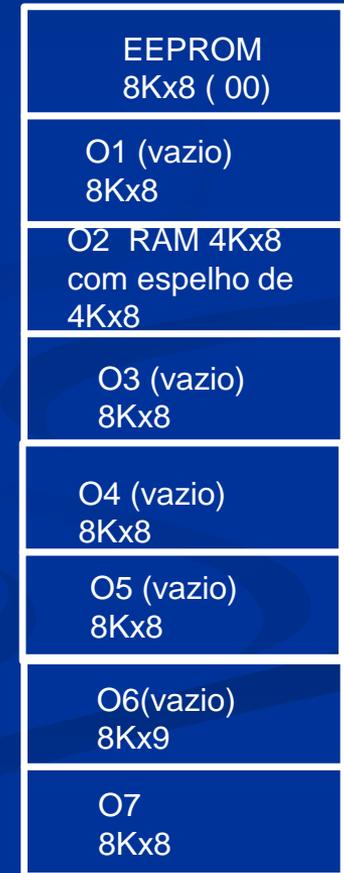
1º maneira



2º maneira



3º maneira



64K x 8

64K x 8

Dividido em 16  
espaços de  
512 x 8 pelo  
decodificador  
74154

# Resposta: EXERCÍCIO N 01

4. Faça o circuito que mostre a ligação (segundo as regras corretas) de uma memória EEPROM de 8Kx8 e uma RAM de 4Kx8;

1º maneira: sem gerar espaços fantasmas na seleção da RAM e deixando espaços para expansão de EEPROM e RAM. A12 =0 seleciona a RAM e A12 = 1 pode ser utilizado para endereçar qq outro dispositivo

Saídas do 74138	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Endereços	Dispositivo
O0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000H	EEPROM 8K x8
	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1FFFFH	
O1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	2000H	Vazio 8K x 8
	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	3FFFFH	
O2	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H	RAM 4K x 8
	0	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	4FFFFH	
	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	6000H	Vazio 4K x 8
	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	7FFFFH	
O4	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	8000H	
	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	9FFFFH	
O5	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	A000H	
	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	BFFF H	
O6	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	C000H	
	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	DFFF H	
O7	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	E000H	
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	FFFFH	

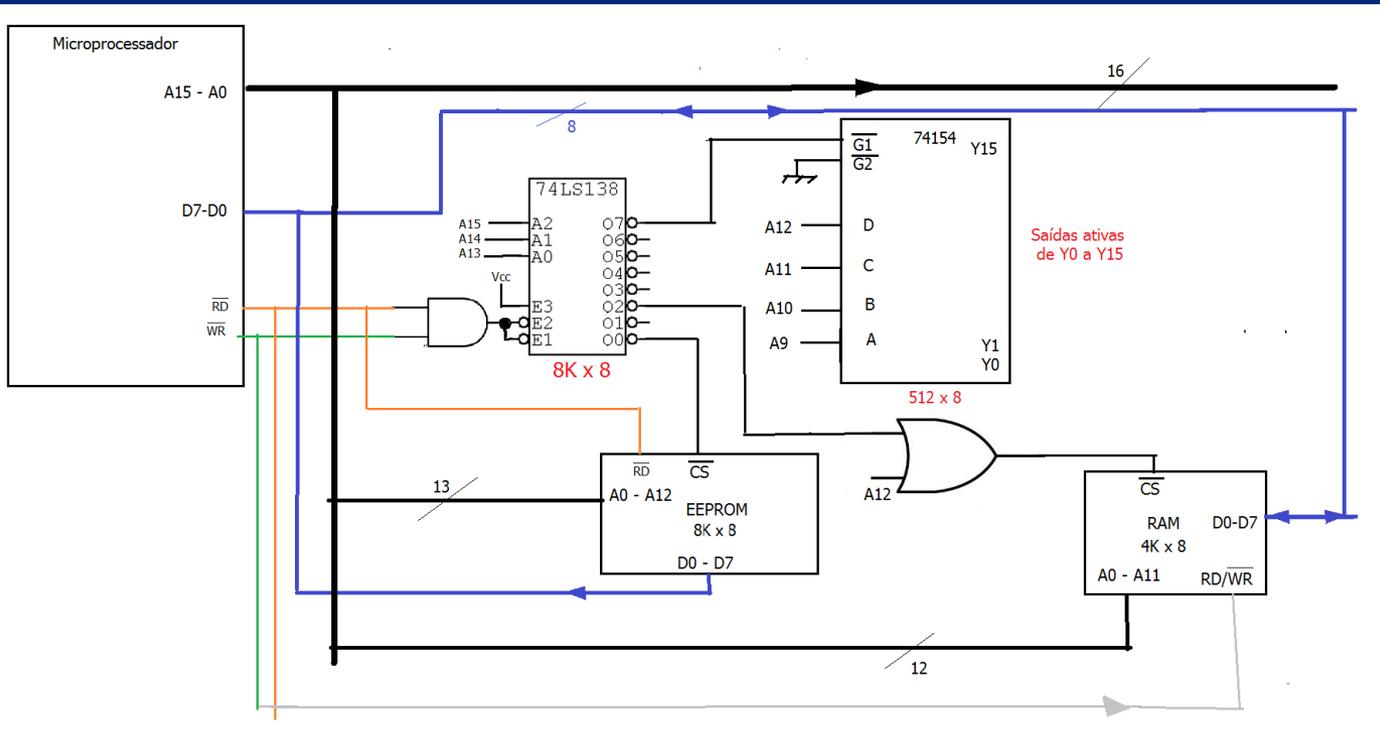


Dividido em 16 espaços de 512 x 8 pelo decodificador 74154

# Resposta: EXERCÍCIO N 01

4. Faça o circuito que mostre a ligação (segundo as regras corretas) de uma memória EEPROM de 8Kx8 e uma RAM de 4Kx8;

Resposta: 1ª. Maneira : Circuito



Dividido em 16  
espaços de 512 x 8  
pelo decodificador  
74154  
Reservado p I/O

# Resposta: EXERCÍCIO N 01

4. Faça o circuito que mostre a ligação (segundo as regras corretas) de uma memória EEPROM de 8Kx8 e uma RAM de 4Kx8;

2ª maneira: Posicionando a RAM em seguida da EEPROM e deixando o espaço de I/O para os endereços mais altos do mapeamento. Saída O1 do decodificador 74138 quando ativa seleciona a RAM qdo A12 = 0 e o espaço A12=1 fica vazio podendo ser utilizado

Espaço que seleciona a RAM é de 8Kx8, mas a RAM é de 4K x 8, portanto é gerado um espaço espelho de 4Kx8

Saídas do 74138	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Endereços	Dispositivo
O0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000H	EEPROM 8K x 8
	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1FFFH	
O1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	2000H	RAM 4K x 8
	0	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	3FFFH	Vazio 4Kx8
	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	3FFFH	
O2	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H	
	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	5FFFH	
O3	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	6000H	
	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	7FFFH	
O4	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	8000H	
	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	9FFFH	
O5	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	A000H	
	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	BFFFH	
O6	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	C000H	
	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	DFFFH	
O7	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	E000H	
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	FFFFH	

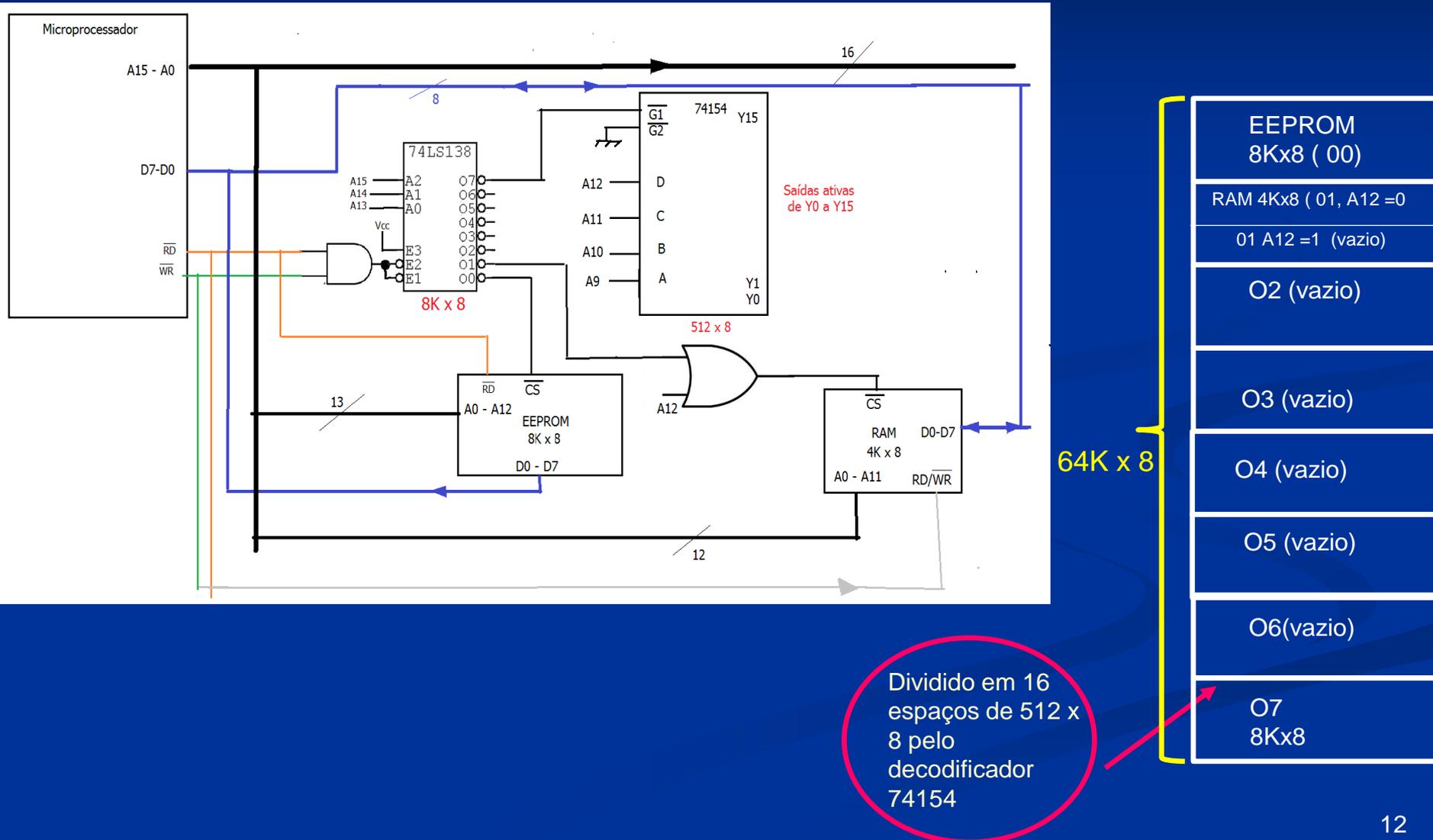


64K x 8  
Dividido em 16 espaços de 512 x 8 pelo decodificador 74154

# Resposta: EXERCÍCIO N 01

4. Faça o circuito que mostre a ligação (segundo as regras corretas) de uma memória EEPROM de 8Kx8 e uma RAM de 4Kx8;

Resposta: 2ª. Maneira Circuito

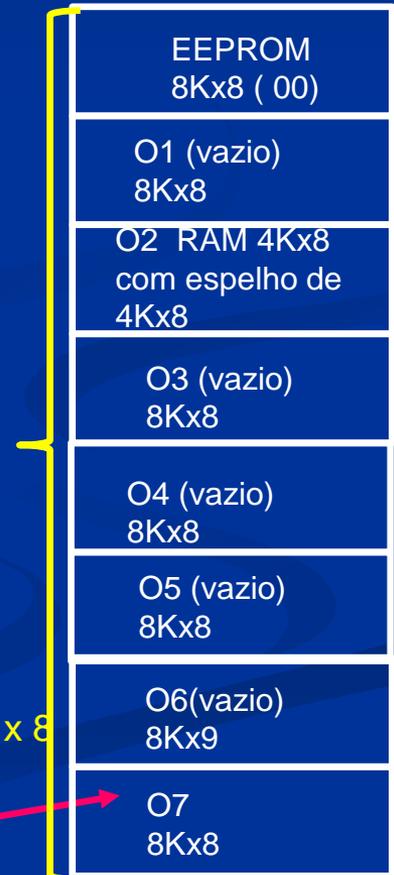


# Resposta: EXERCÍCIO N 01

4. Faça o circuito que mostre a ligação (segundo as regras corretas) de uma memória EEPROM de 8Kx8 e um RAM de 4Kx8;

3º maneira : a saída O2 do decodificador que seleciona um espaço de 8Kx8 de 4000H a 5FFFH seleciona a RAM, mas a RAM é de 4Kx8, portanto é gerado um espaço espelho de 4Kx8 ;  
Deixando espaços para expansão de EEPROM em O1

Saídas do 74138	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Endereços	Dispositivo
O0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000H	EEPROM 8K x8
	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1FFFH	
O1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	2000H	Vazio 8K x 8
	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	3FFFH	
O2	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H	RAM 4K x 8
	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	5FFFH	
O4	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	8000H	
	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	9FFFH	
O5	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	A000H	
	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	BFFFH	
O6	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	C000H	
	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	DFFFH	
O7	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	E000H	
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	FFFFH	



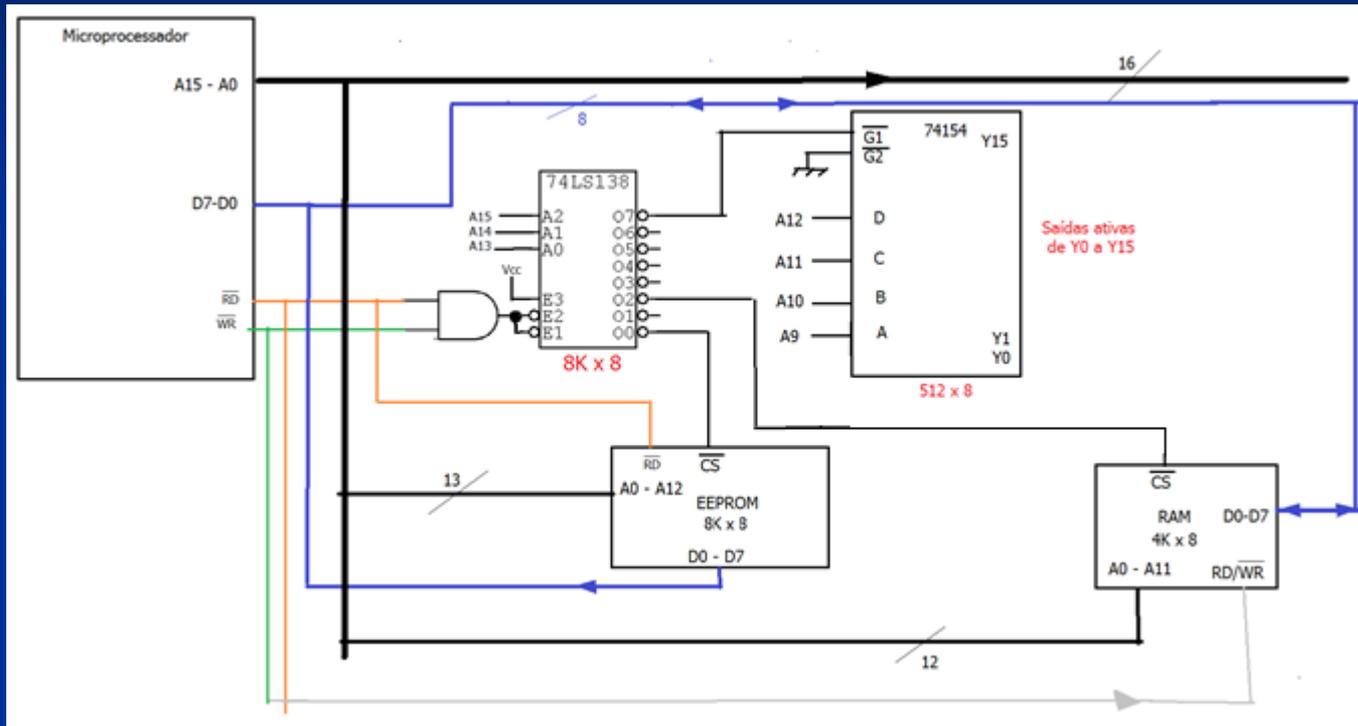
Dividido em 16 espaços de 512 x 8 pelo decodificador 74154

64K x 8

# Resposta: EXERCÍCIO N 01

4. Faça o circuito que mostre a ligação (segundo as regras corretas) de uma memória EEPROM de 8Kx8 e uma RAM de 4Kx8;

Resposta: 3ª. Maneira : Circuito



EEPROM 8Kx8 ( 00)
O1 (vazio) 8Kx8
RAM de 4Kx8 e espelho de 4Kx8 8Kx8 (O2)
O3 (vazio) 8Kx8
O4 (vazio) 8Kx8
O5 (vazio) 8Kx8)
O6(vazio) 8Kx8
O7 8Kx8

Dividido em 16  
espaços de 512 x 8  
pelo decodificador  
74154  
Reservado p I/O

## Resposta: EXERCÍCIO N 01

5. . Escolha uma das saídas de seleção desse projeto para selecionar um conjunto de 3 chaves que irão enviar valores para os bits D2, D4 e D6 do duto de dados do microprocessador. Utilize a interface correta entre esse dispositivo e o microprocessador, escolha entre os 3 CIS abaixo. Faça o desenho do projeto;

Resposta: utilizando a 1ª. Maneira, a saída /CS0 seleciona o dispositivo de entrada de 3 chaves e a saída /CS1 seleciona o dispositivo de saída 3 LEDs. Cada dispositivo ocup apenas uma posição, portanto todos os bits são de seleção. A0 a A15. para não complicar a lógica de seleção, e como não foi solicitado a não geração de espaços fantasmas (ou espelhos), serão utilizadas as saídas do decodificador 74154 que seleciona uma faixa de 512x8 . Desta forma, para cada dispositivo, são gerados 511 espaços fantasmas (espelhos)

# Resposta: EXERCÍCIO N 01

5. . Escolha uma das saídas de seleção desse projeto para selecionar um conjunto de 3 chaves que irão enviar valores para os bits D2, D4 e D6 do duto de dados do microprocessador. Utilize a interface correta entre esse dispositivo e o microprocessador, escolha entre os 3 CIS abaixo. Faça o desenho do projeto;

Resposta: Saídas do decodificador 74154 divide a saída O7 do decodificador 74138 em 16 espaços de 512 x 8.

As saídas escolhidas para selecionar os dispositivos de entrada (3 chaves) e saída (3 LEDs) são as saídas Y0 (/CS0) e Y2 (/CS1) do decodificador 74154;

A faixa de Y0 (/CS0) é de E000H a E1FFH como o conjunto de 3 chaves ocupa apenas uma posição, são gerados 511 espaços fantasmas(espelhos), ou seja, 512 endereços gerados pelo microprocessador selecionam o mesmo dispositivo;

Por exemplo, o dispositivo(3 chaves) ocupa a posição E000H e as posições de E001H a E1FFH são endereços fantasmas;

A faixa de Y2 (/CS1) é de E400H a E5FFH ,como o conjunto de 3 Leds ocupa apenas uma posição, são gerados 511 espaços fantasmas(espelhos), ou seja, 512 endereços gerados pelo microprocessador selecionam o mesmo dispositivo;

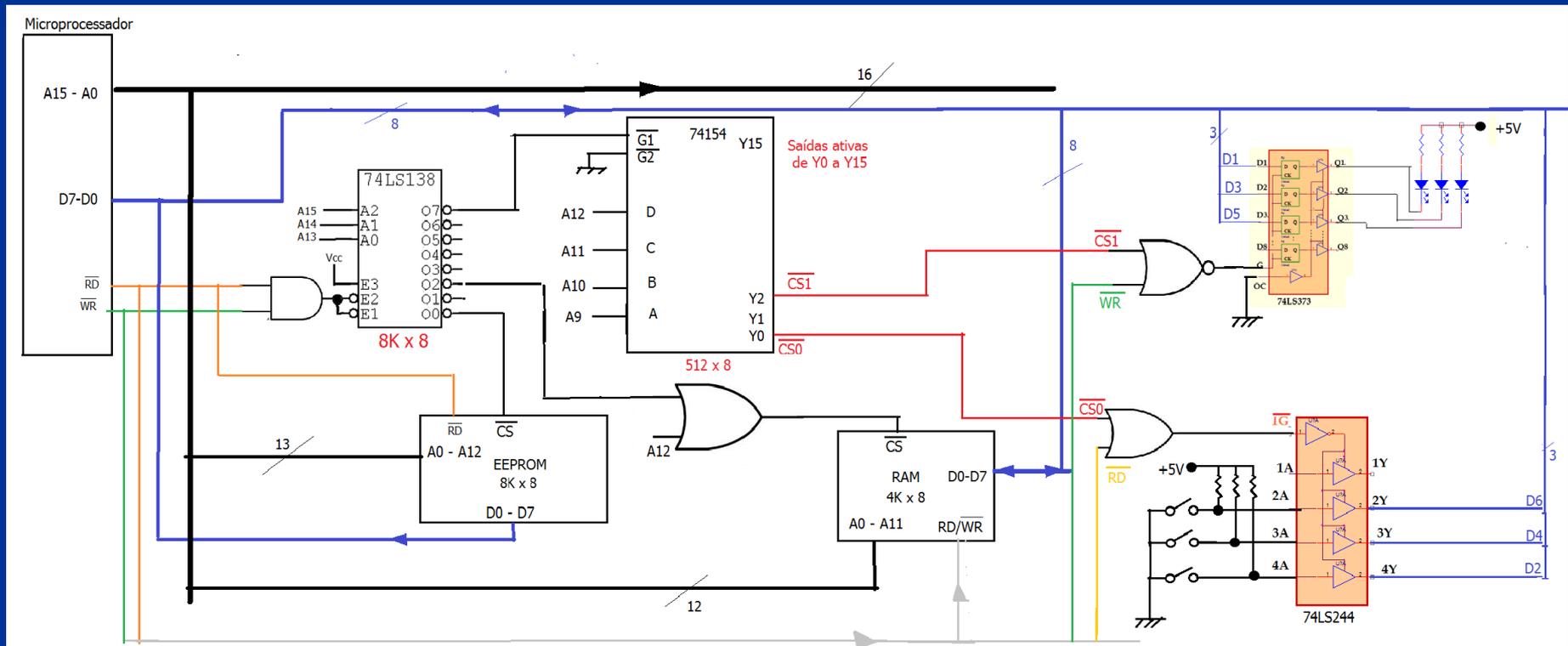
Por exemplo, o dispositivo(3 LEDs) ocupa a posição E400H e as posições de E401H a E5FFH são endereços fantasmas;

Saídas do 74154	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
Y0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	E000H
	1	1	1	0	0	0	0	1	1	1	1	1	1	1	1	1	E1FFH
Y1	1	1	1	0	0	0	1	0	0	0	0	0	0	0	0	0	E200H
	1	1	1	0	0	0	1	1	1	1	1	1	1	1	1	1	E3FFH
Y2	1	1	1	0	0	1	0	0	0	0	0	0	0	0	0	0	E400H
	1	1	1	0	0	1	0	1	1	1	1	1	1	1	1	1	E5FFH

# Resposta: EXERCÍCIO N 01

5. . Escolha uma das saídas de seleção desse projeto para selecionar um conjunto de 3 chaves que irão enviar valores para os bits D2, D4 e D6 do duto de dados do microprocessador. Utilize a interface correta entre esse dispositivo e o microprocessador, escolha entre os 3 CIS abaixo. Faça o desenho do projeto;

Resposta: Circuito



# Resposta: EXERCÍCIO N 01

5. . Escolha uma das saídas de seleção desse projeto para selecionar um conjunto de 3 chaves que irão enviar valores para os bits D2, D4 e D6 do duto de dados do microprocessador. Utilize a interface correta entre esse dispositivo e o microprocessador, escolha entre os 3 CIS abaixo. Faça o desenho do projeto;

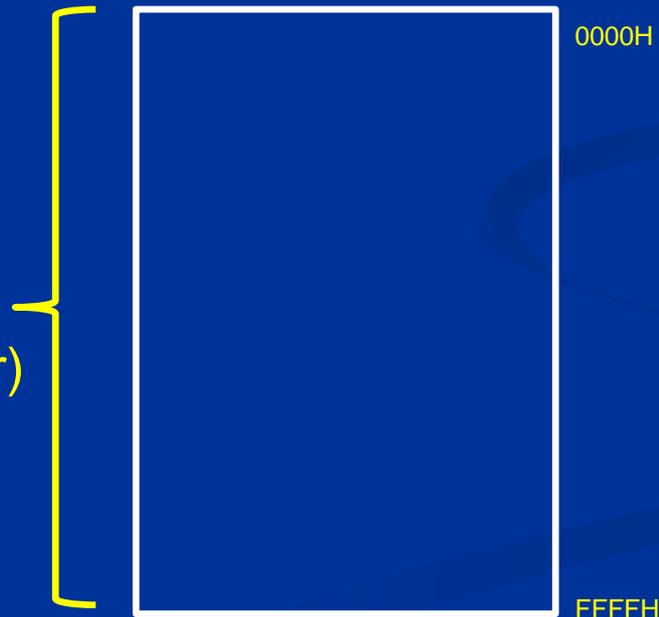
Resposta: Saídas do decodificador 74154 divide a saída O7 do decodificador 74138 em 16 espaços de 512 x 8

Saídas do 74154	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
Y0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	E000H
	1	1	1	0	0	0	0	1	1	1	1	1	1	1	1	1	E1FFH
Y1	1	1	1	0	0	0	1	0	0	0	0	0	0	0	0	0	E200H
	1	1	1	0	0	0	1	1	1	1	1	1	1	1	1	1	E3FFH
Y2	1	1	1	0	0	1	0	0	0	0	0	0	0	0	0	0	E400H
	1	1	1	0	0	1	0	1	1	1	1	1	1	1	1	1	E5FFH
Y3	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	6000H
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	7FFFH
Y4	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	8000H
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	9FFFH
Y5	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	A000H
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	BFFFH
Y6	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	C000H
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	DFFFH
Y7	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	E000H
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	FFFFH
Y8	1	1	1														
	1	1	1														
Y9	1	1	1														
	1	1	1														
Y10	1	1	1														
	1	1	1														
Y11	1	1	1														
	1	1	1														
Y12	1	1	1														
	1	1	1														
Y13	1	1	1														
	1	1	1														
Y14	1	1	1														
	1	1	1														
Y15	1	1	1														
	1	1	1														

## EXERCÍCIO Nº2

1. Faça o projeto da lógica de seleção para dividir o espaço de endereçamento de um microprocessador de 16bits de linhas de endereço e 8 bits de linhas de dados, em blocos de **4Kbytes**, especificando endereço inicial e final de cada bloco.
2. Divida o bloco que inicia no endereço 4000H, em blocos de 1Kbytes e o bloco que inicia no endereço A000H em blocos de 512 bytes.
3. Ligar uma memória EEPROM de 4Kx8
4. Ligar duas memória RAM , uma de 2Kx8 e outra de 1Kx8,. A RAM de 2Kx8 deve ser ligada na saída que contém o endereço 42C0H;
5. Ligar um dispositivo de entrada (D1) de 8x8 que deve ser selecionado pela faixa de endereços AE00H a AEFH

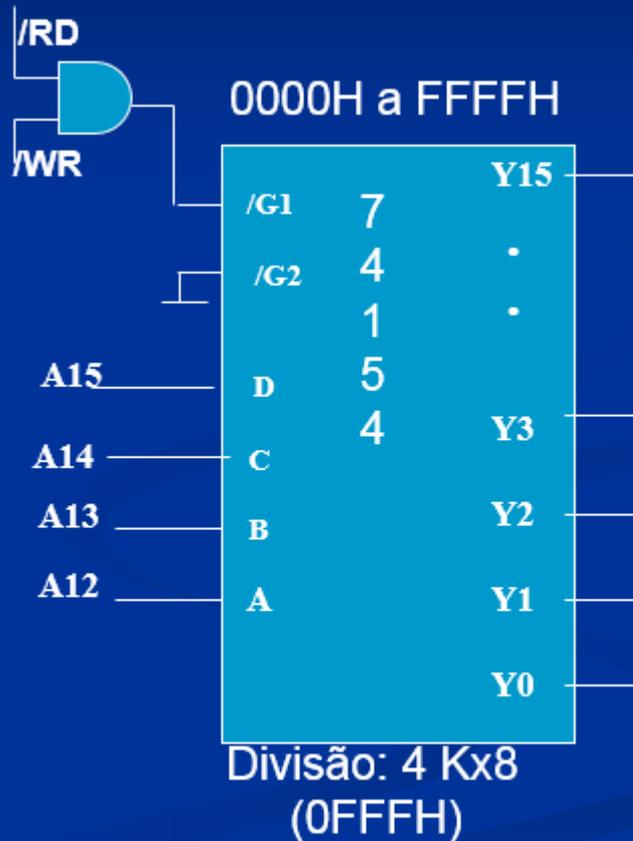
64K x 8  
(Espaço de  
Mapeamento  
do  
microprocessador)



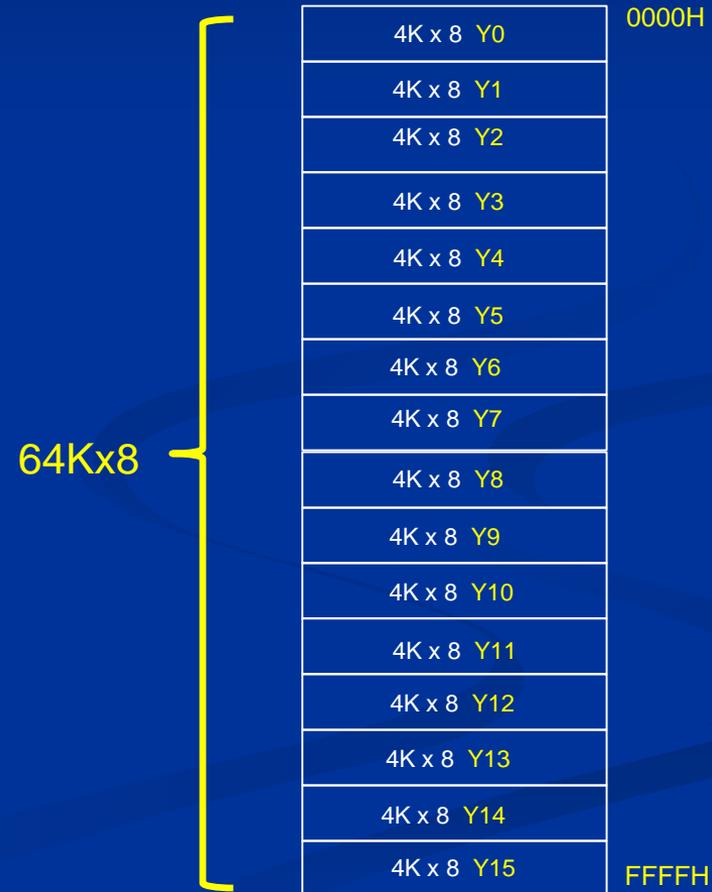
# Resposta: EXERCÍCIO N 02

1. Faça o projeto da lógica de seleção para dividir o espaço de endereçamento de um microprocessador de 16bits de linhas de endereço e 8 bits de linhas de dados, em blocos de **4Kbytes**, especificando endereço inicial e final de cada bloco.

$64K / 4K = 16$ , como  $2^x = 16 \rightarrow x=4$ , portanto, necessário 4 entradas de seleção (A15, A14, A13, e A12) no decodificador 74156 que poderá ter uma de suas 16 saídas ativas dependendo do endereço de entrada



Saídas válida como /CS: **Y0 a Y15**



# Resposta: EXERCÍCIO N 02

1. Divisão em blocos de 4Kbytes, especificando endereço inicial e final de cada bloco.

Saídas do 74154	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
Y0 EEPROM	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000H
	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	0FFFH
Y1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1000H
	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1FFFH
Y2	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	2000H
	0	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	2FFFH
Y3	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	3000H
	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	3FFFH
Y4	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H
	0	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	4FFFH
Y5	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	5000H
	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	5FFFH
Y6	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	6000H
	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	6FFFH
Y7	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	7000H
	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	7FFFH
Y8	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	8000H
	1	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	8FFFH
Y9	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	9000H
	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	9FFFH
Y10	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	A000H
	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	AFFFH
Y11	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	B000H
	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	BFFFH
Y12	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	C000H
	1	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	CFFFH
Y13	1	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	D000H
	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	DFFFH
Y1'4	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	E000H
	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	EFFFH
Y15	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	F000H
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	FFFFH

4K x 8 Y0
4K x 8 Y1
4K x 8 Y2
4K x 8 Y3
4K x 8 Y4
4K x 8 Y5
4K x 8 Y6
4K x 8 Y7
4K x 8 Y8
4K x 8 Y9
4K x 8 Y10
4K x 8 Y11
4K x 8 Y12
4K x 8 Y13
4K x 8 Y14
4K x 8 Y15

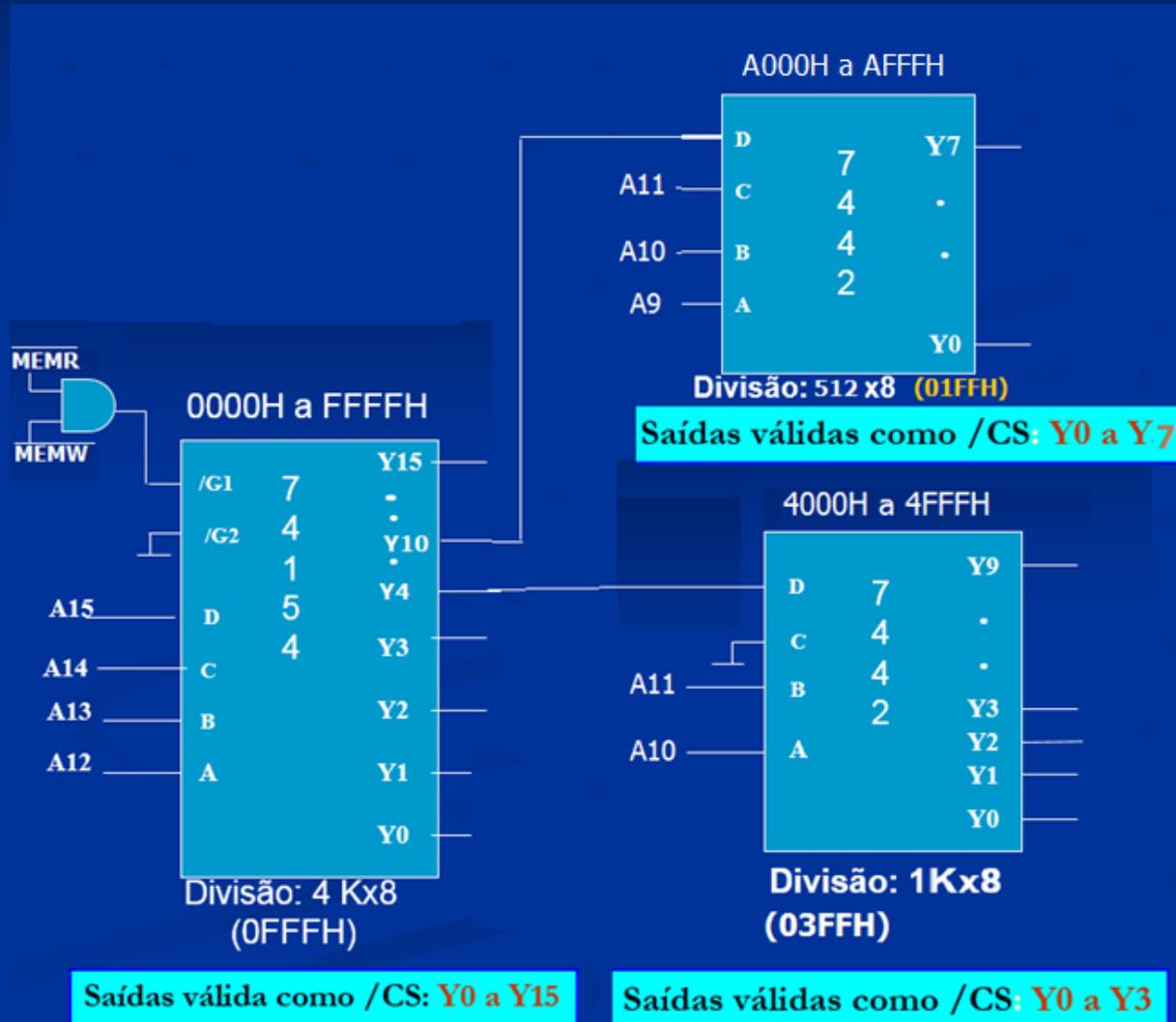
0000H

FFFFH

# Resposta: EXERCÍCIO N 02

2. Divida o bloco que inicia no endereço 4000H, em blocos de 1Kbytes e o bloco que inicia no endereço A000H em blocos de 512 bytes.

Resposta : a saída Y4 do 74154 contém o endereço 4000H e a saída Y10 do 74154 inicia no endereço A000H



# Resposta: EXERCÍCIO N 02

1. Ligar uma memória EEPROM de 4Kx8
2. Ligar duas memória RAM , uma de 2Kx8 e outra de 1Kx8,. A RAM de 2Kx8 deve ser ligada na saída que contém o endereço 2C00H;
3. Ligar um dispositivo de entrada (D1) de 8x8 que deve ser selecionado pela faixa de endereços AE00H a AEFFH

Faixa fantasma do dispositivo D1:  $512 / 8 = 64$ , portanto são gerados 64 faixas de endereços selecionam o dispositivo D1, o dispositivo ocupa uma delas e as outras são fantasmas

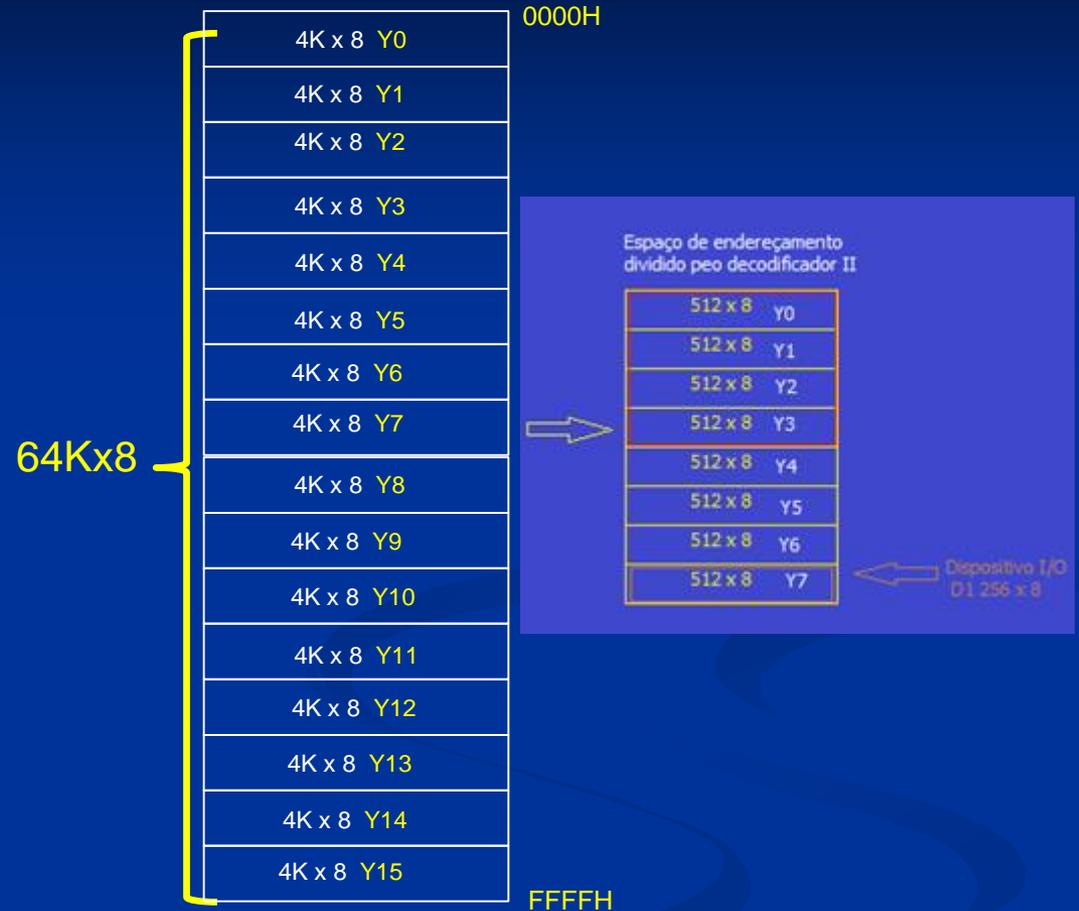
O dispositivo D1 ocupa 8 posições de 512 que o seleciona, logo  $512 - 8 = 504$  posições correspondem a faixa fantasma

Saidas do 74154	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
EEPROM	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1000H
	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1FFFH
Y4 7442 (I)	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H
	0	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	4FFFH
RAM 2Kx8 Y0 e Y1 do 7442 (I)	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H
	0	1	0	0	0	1	1	1	1	1	1	1	1	1	1	1	47FFFH
RAM 1Kx8 Y2 do 7442(I)	0	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	4800H
	0	1	0	0	1	0	1	1	1	1	1	1	1	1	1	1	4BFFFH
Y10 7442 (I)	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	A000H
	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	AFFFH
Y7 do 7442(II)	1	0	1	0	1	1	1	0	0	0	0	0	0	0	0	0	AE00H
Y7 do 7442(II)	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	AEFFH
Tamanho de D1														1	1	1	7H
Faixa fantasma de D1	1	0	1	0	1	1	1	0	0	0	0	0	0	0	0	0	AE08H
	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	AEFFH

# Resposta: EXERCÍCIO N 02

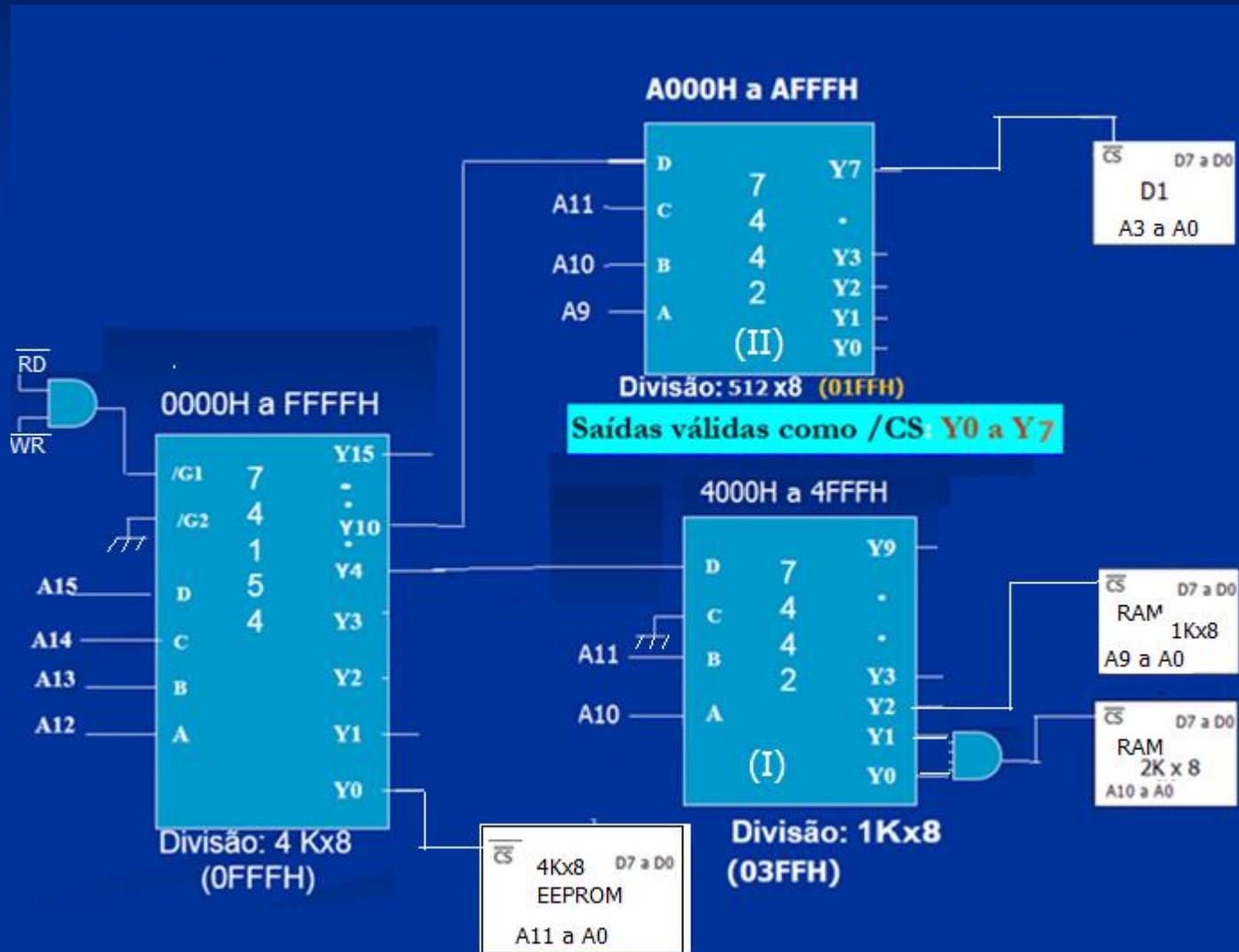
Resp(cont.): Divisão do espaço de endereçamento e faixas de endereços das memórias e dispositivos

	Faixa do endereço
EEPROM 4Kx8	0000H a 07FFH
RAM 2Kx8	4000H a 47FFH
RAM 1Kx8	4800H a AFFH
D1	AE00H a AEFH



# Resposta: EXERCÍCIO N 02

## Circuito:



**FIM**