

SEL-415 Introdução à Organização dos Computadores

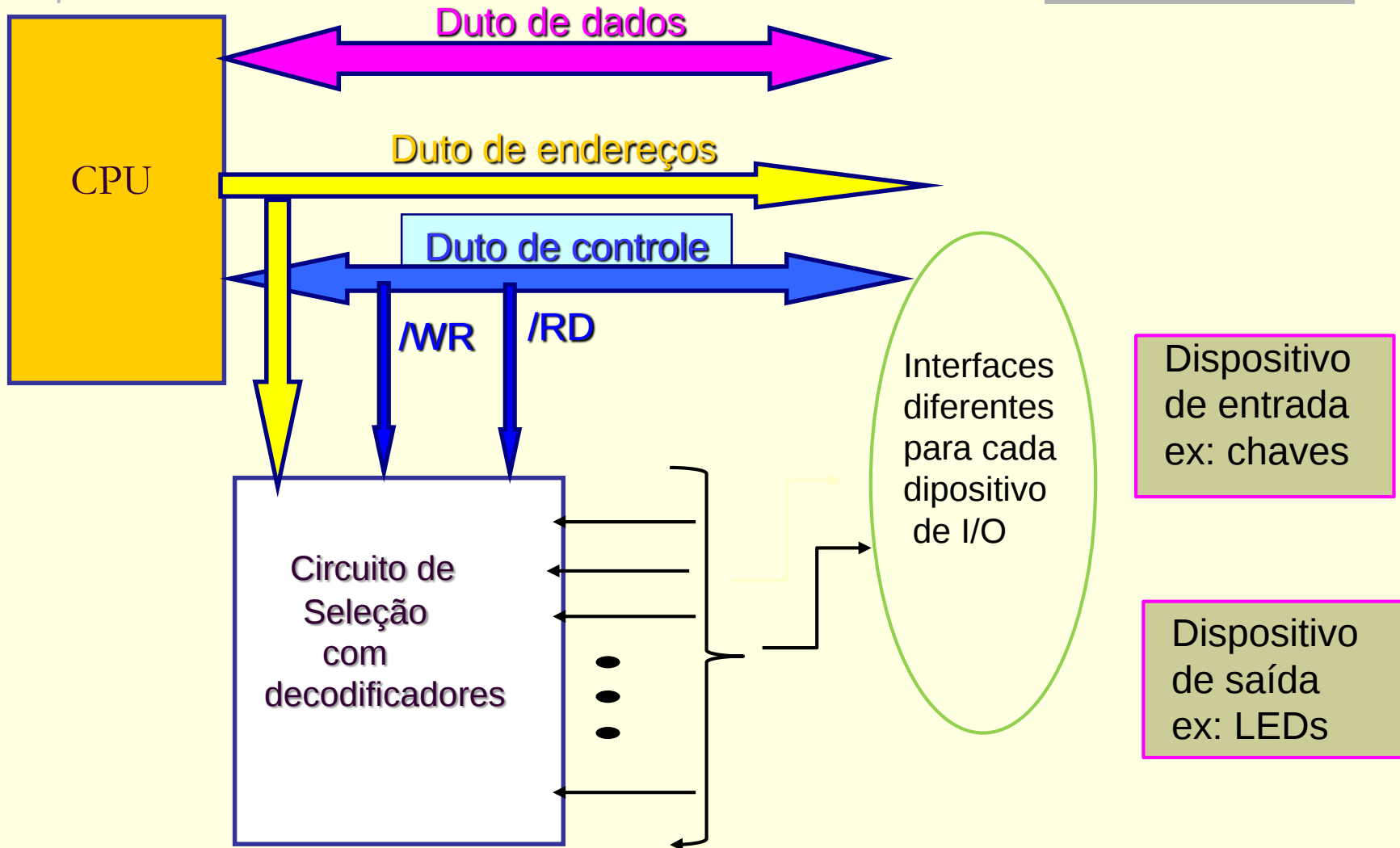
Totem Pole, Coletor Aberto e Tristate

Aula 3

Profa. Luiza Maria Romeiro Codá

Implementação do Sistema microprocessado

Microprocessador

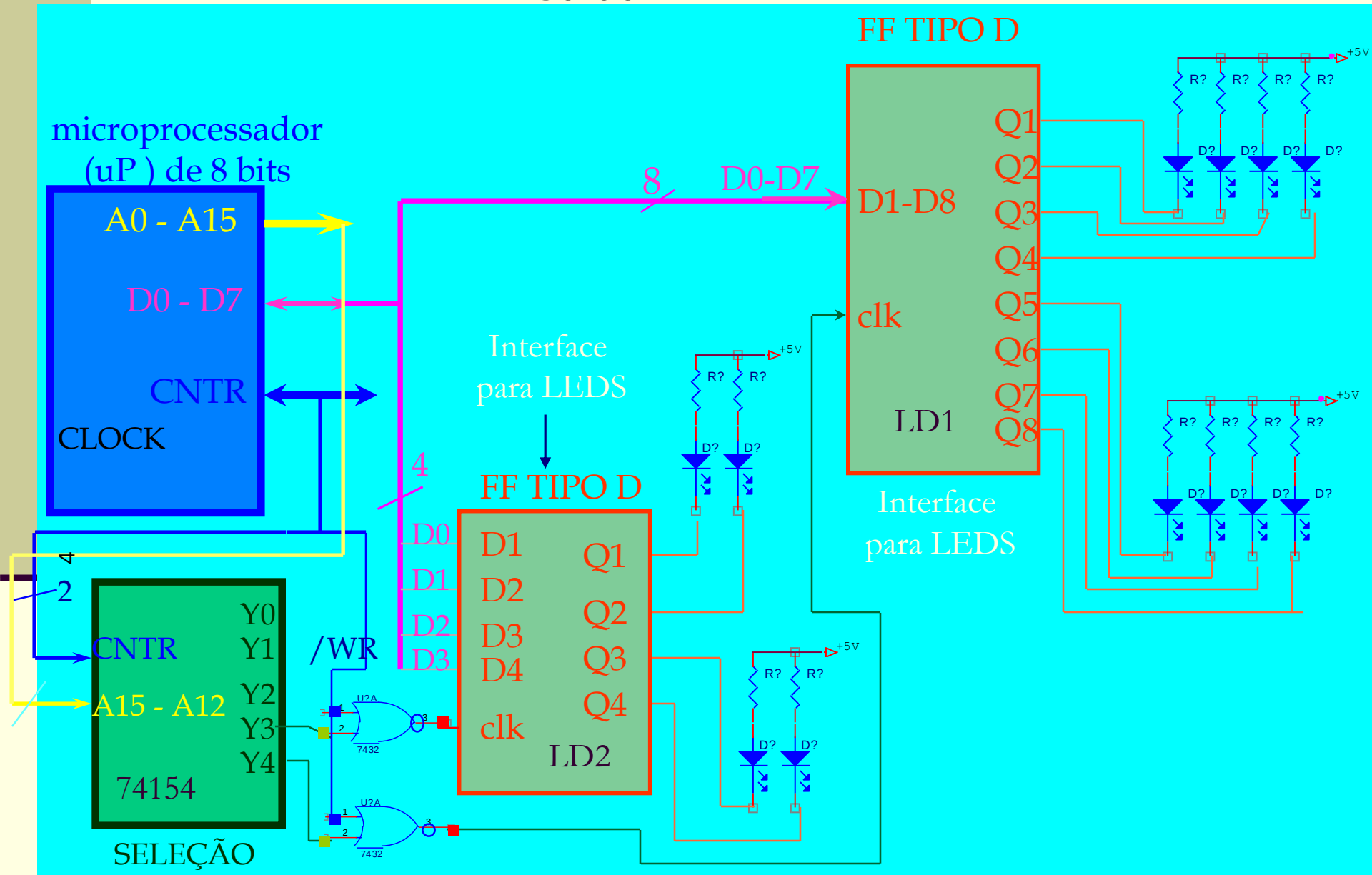


Circuitos utilizados para interface

- Interface para dispositivo de saída(Leds) deve fornecer corrente suficiente para polarizar o LED e manter a informação durante tempo suficiente para ser visualizada (**utilizando registradores**)
- Interface para dispositivo de entrada (chaves) deve apresentar característica de alto impedância quando o dispositivo não estiver habilitado, de tal maneira a não deteriorar o sinal no duto que está ligado

Revisão Aula 2

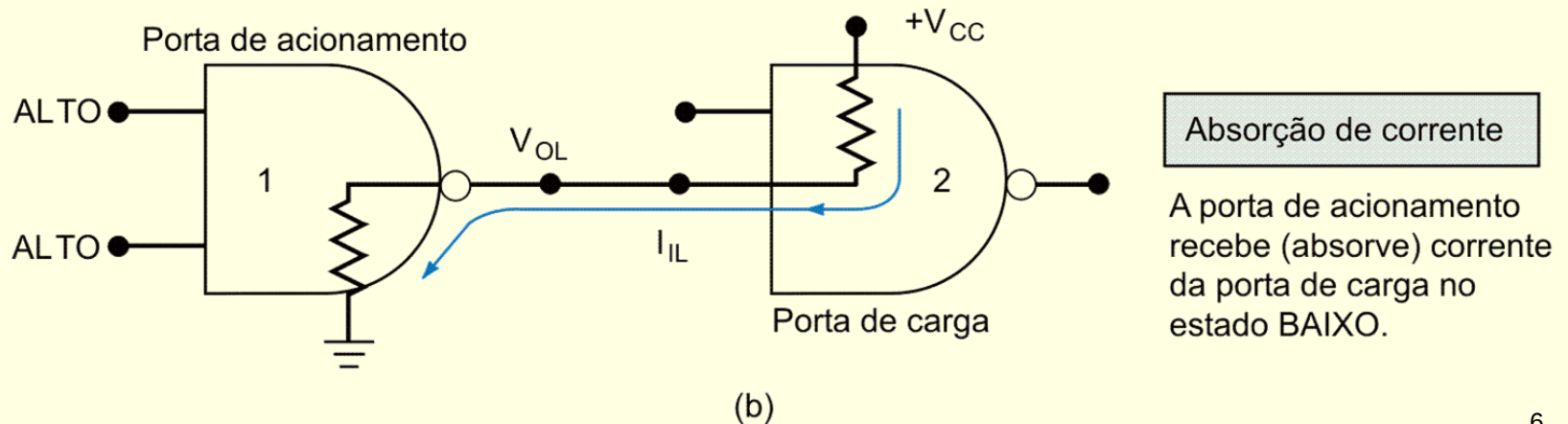
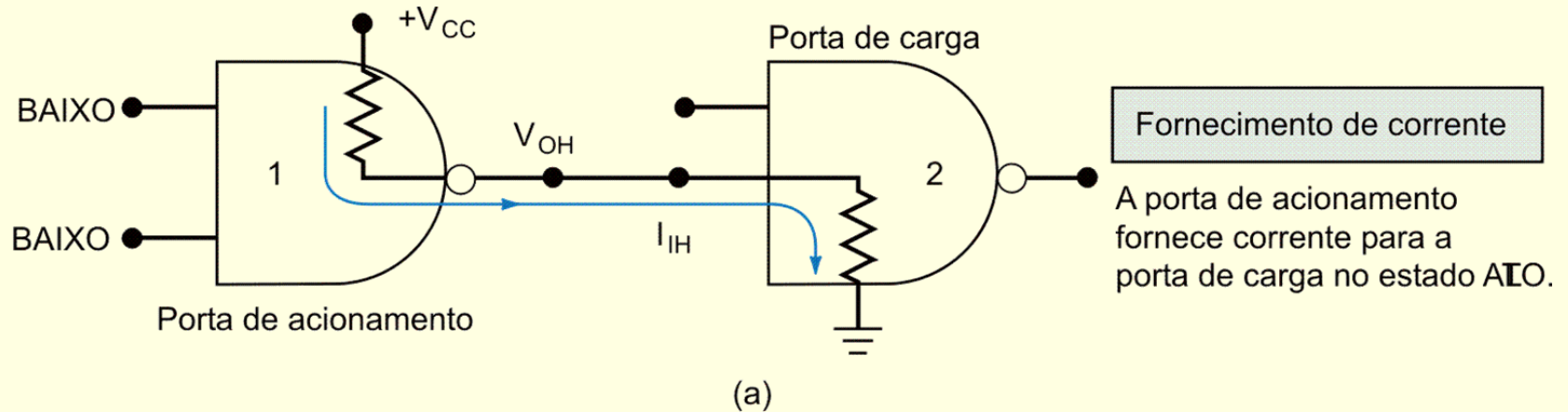
Ex. de Aplicação: FF tipo D como Porta Paralela de Saída



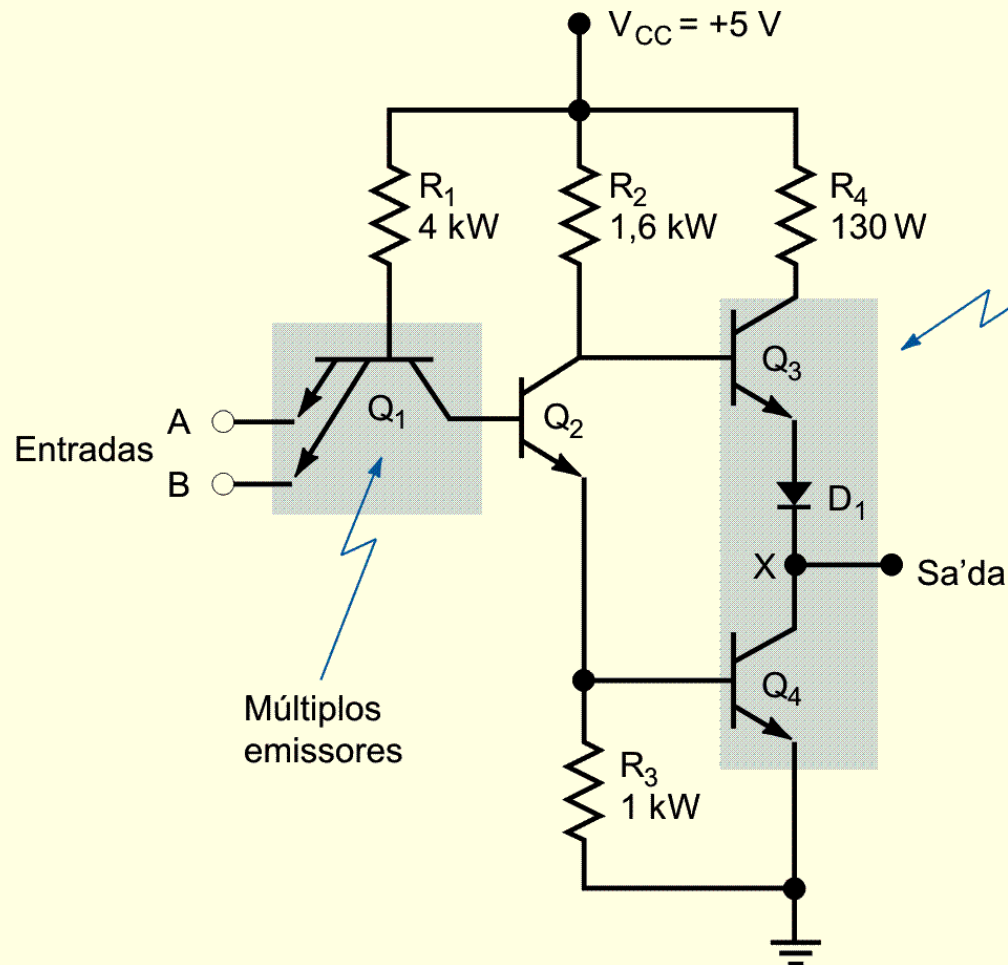
Estágio da Saída de Portas Lógicas

- Há três tipos de circuito de saída usados em portas lógicas :
 - *totem pole*
 - *coletor aberto*
 - *3- state*

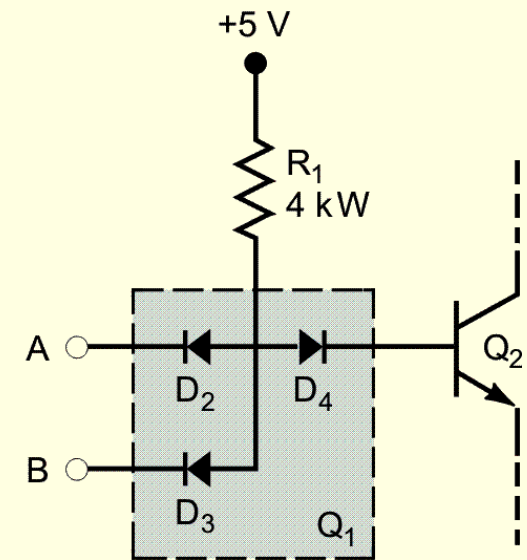
Funcionamento de uma porta lógica



Porta NAND TTL (*totem pole*)



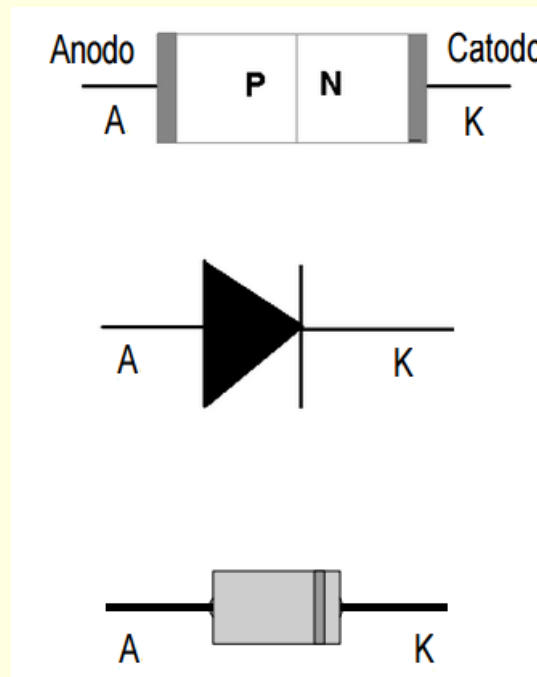
(a)



(b)

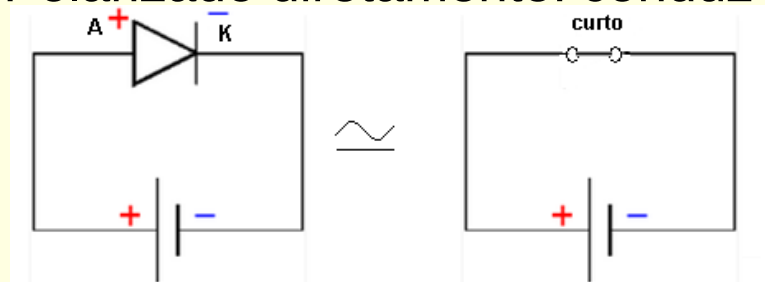
Diodo

- ✓ Diodo: junção de dois semicondutores PN
Semicondutor tipo P (excesso de lacunas);
Semicondutor tipo N (excesso de elétrons);

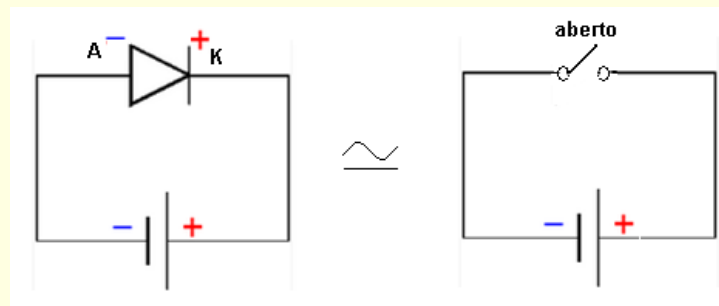


Funcionamento do diodo: Modelo simplificado

Polarizado diretamente: conduz

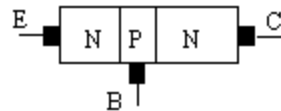


Polarizado reversamente: cortado

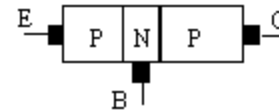


Transistor de junção bipolar

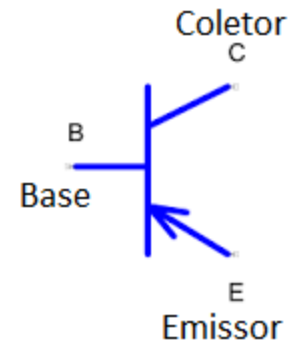
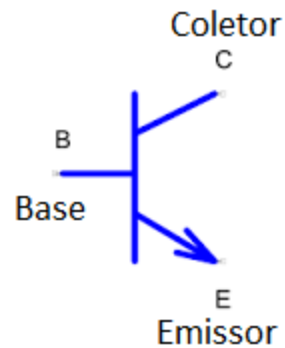
Transistor NPN



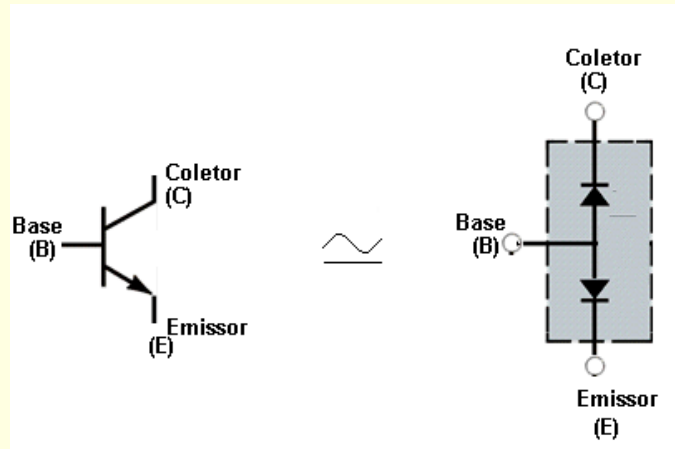
Transistor PNP



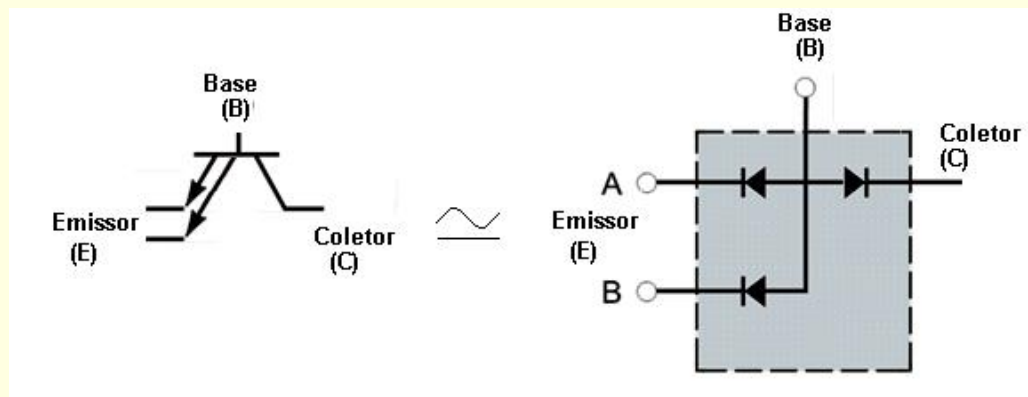
Simbologia



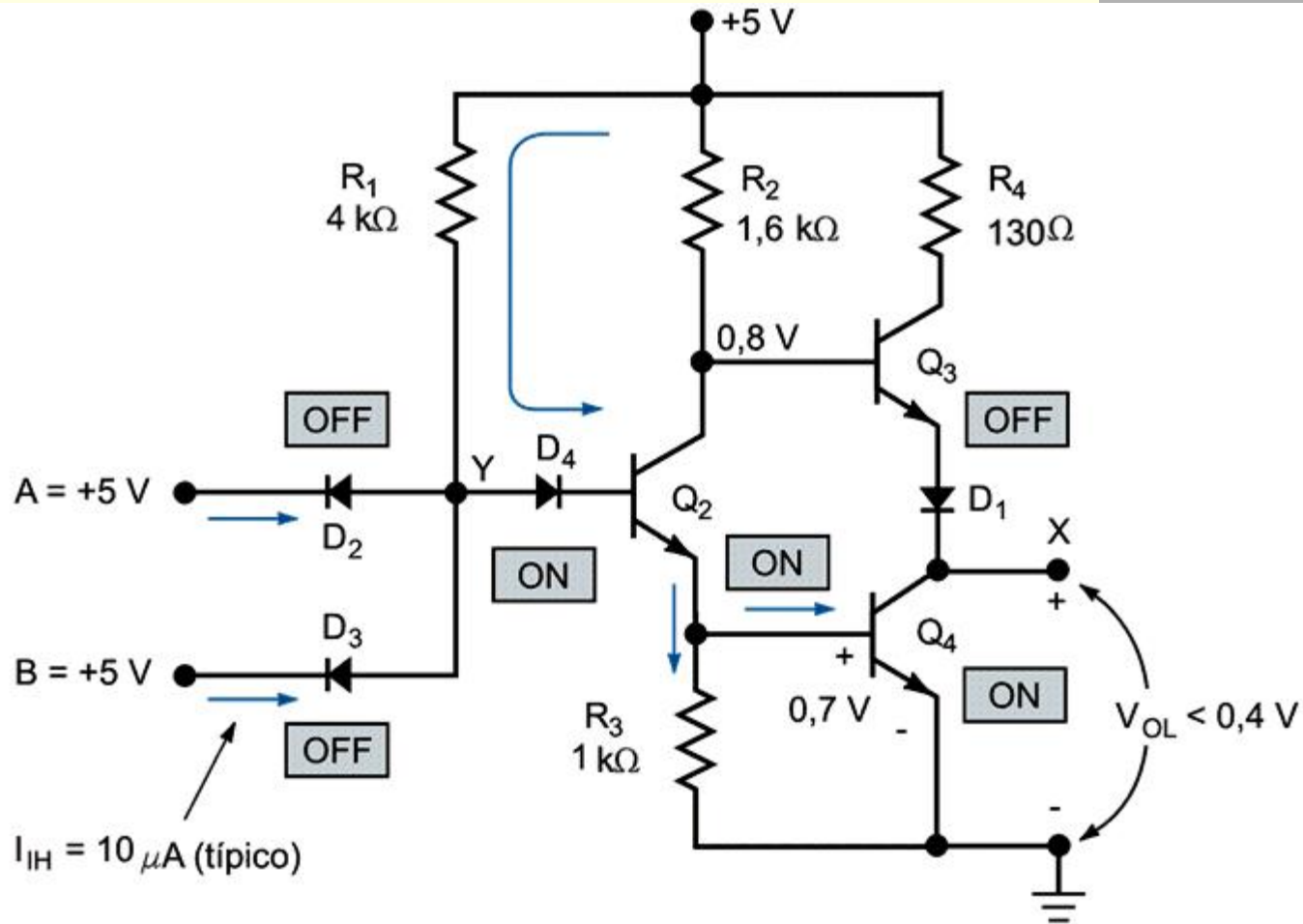
Modelo simplificado do transistor



Transistor com mais de 1 emissor

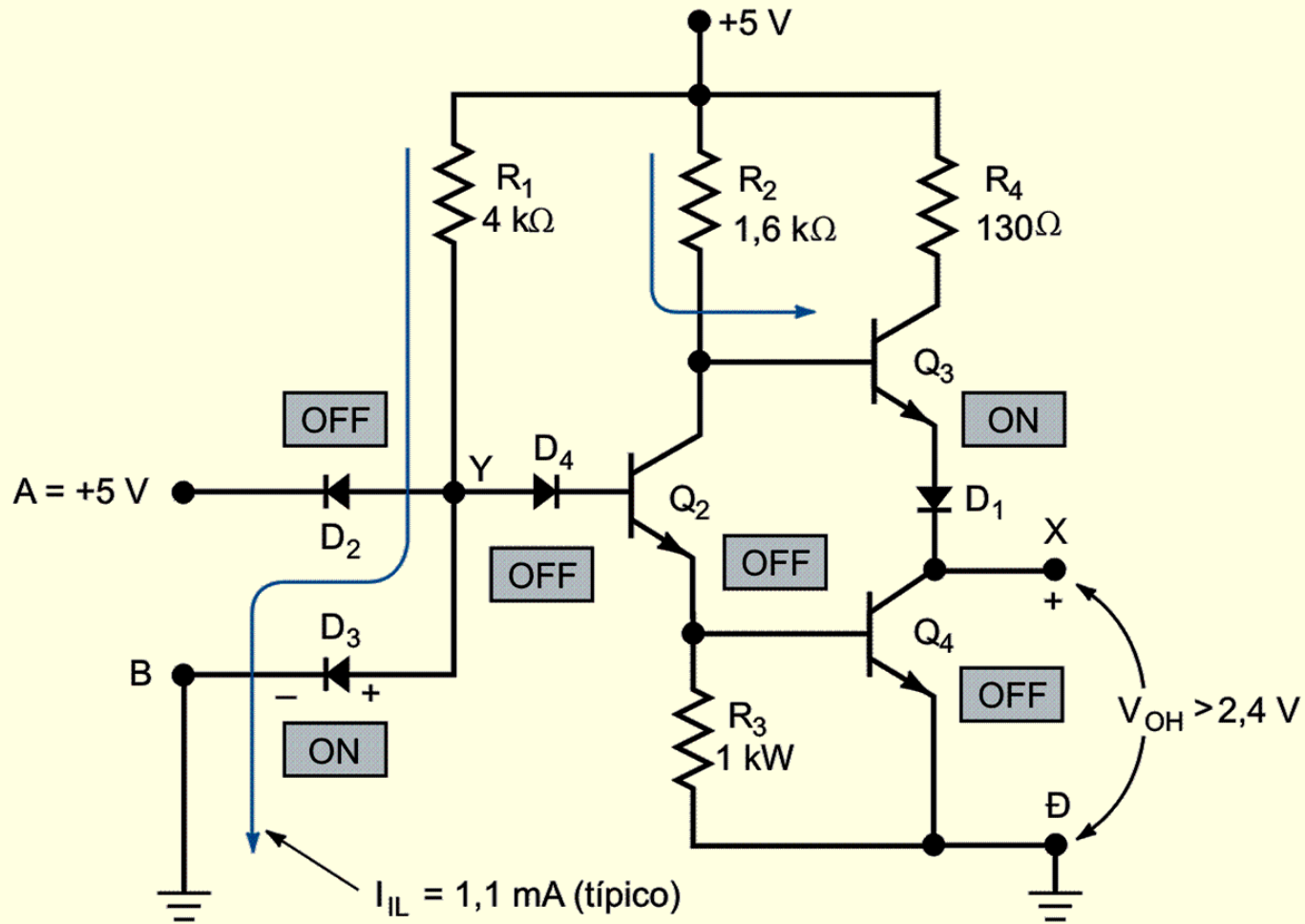


Porta NAND TTL – Saída em "0"



(a) Saída em nível BAIXO

Porta NAND TTL – Saída em "1"



(b) Saída em nível ALTO

Porta NAND TTL – estágio de saída (Totem Pole) representado por chaves

Na fig. a.1.1, Q1 e Q2 operam em oposição, nas regiões de corte e saturação

Na fig. a.1.2 se Q1 ou Q2 estão na saturação, a chave está fechada.

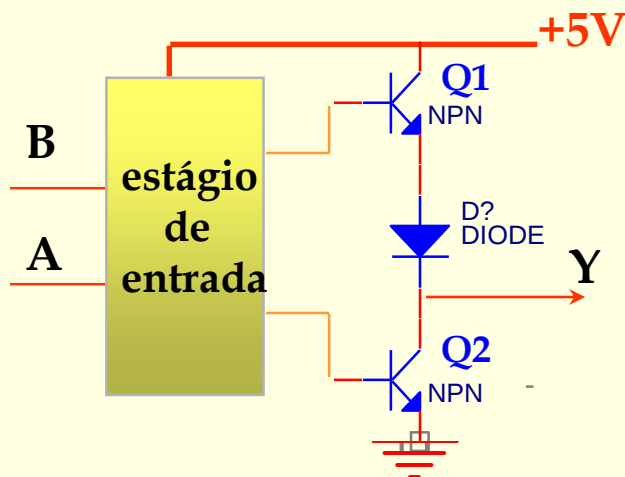
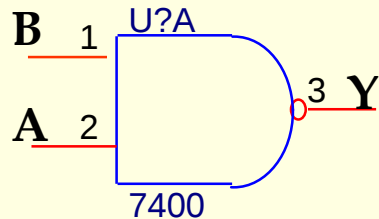


fig. a.1.1 - estágio de saída da porta padrão - configuração "totem pole"

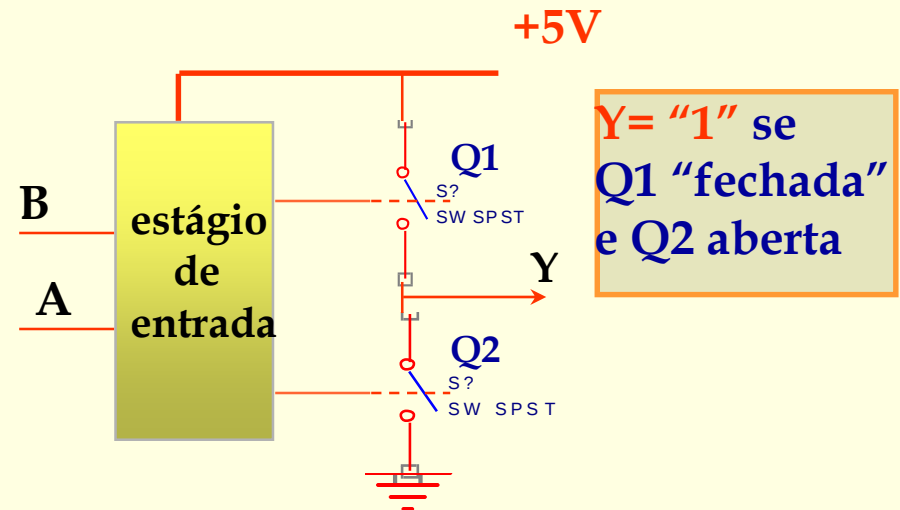
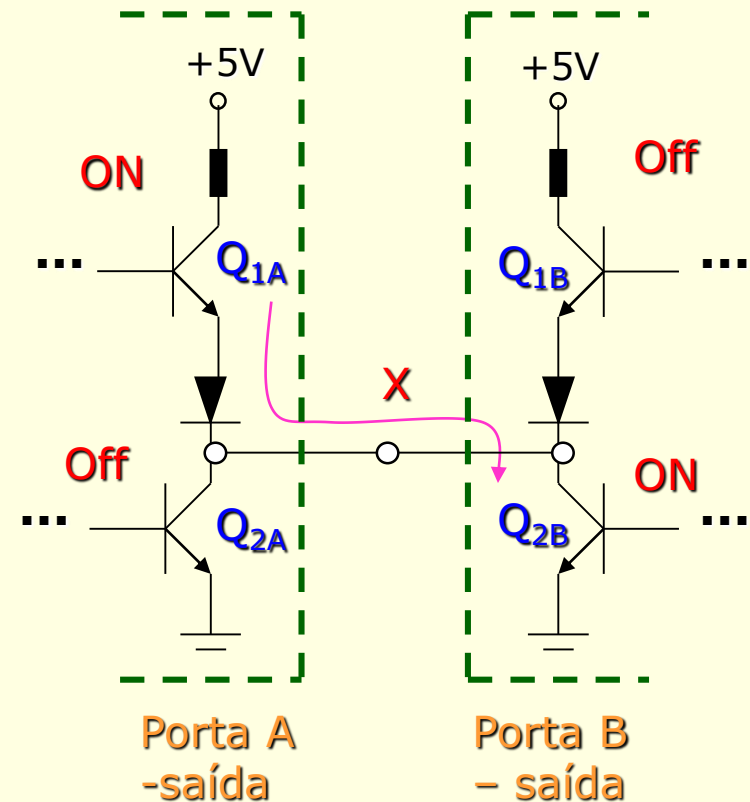
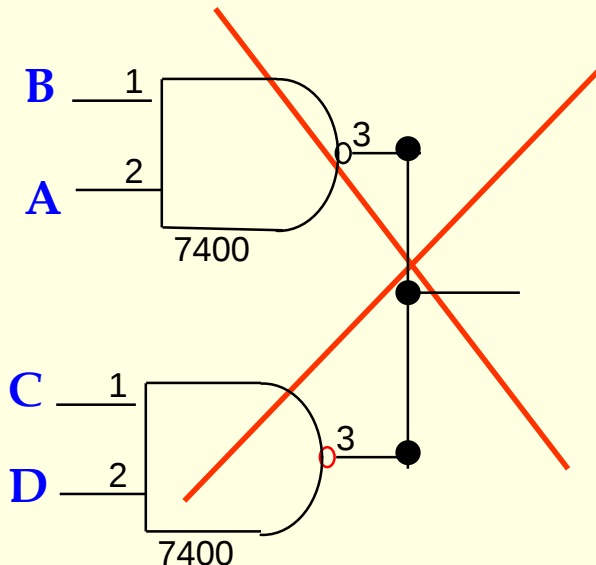


fig. a.1.2 - representação do circuito da fig a.1 por chaves.

Ligação de Portas lógicas TTL

- Necessidade de compartilhamento de duto (fio)
- Uma saída em **alto** e outra em **baixo** conectadas juntas
➔ PROBLEMA

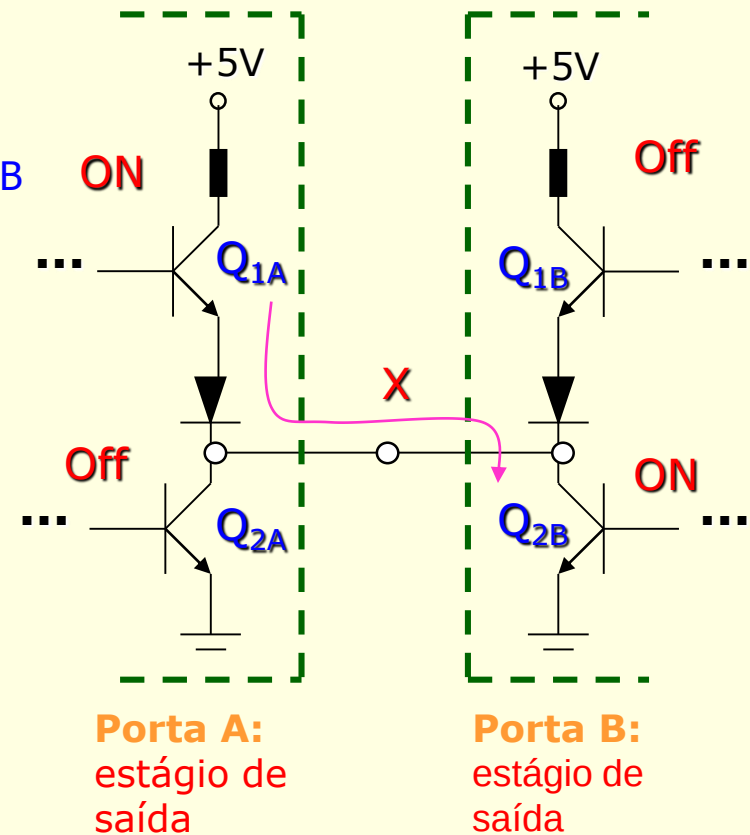


Ligação de Portas lógicas TTL

- Se a saída de A = 1 (alto) $\Rightarrow Q_{1A}$ conduz e Q_{2A} cortado
- Se a saída de B = 0 (baixo) $\Rightarrow Q_{1B}$ cortado e Q_{2B} conduz

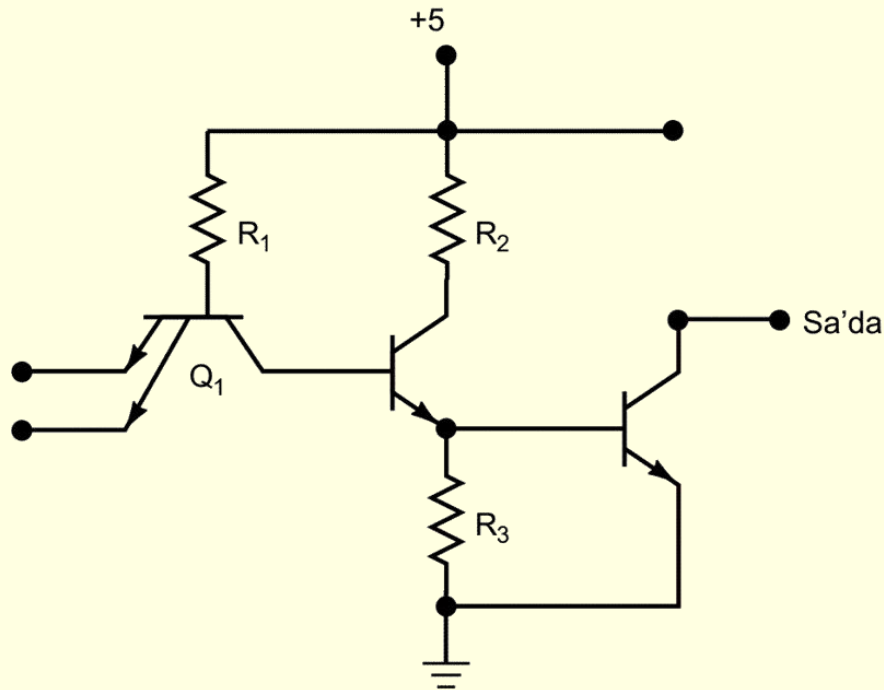
Q_{2B} drenará uma corrente muito alta (representará uma resistência muito baixa comparada a Q_{1A})

DANOS

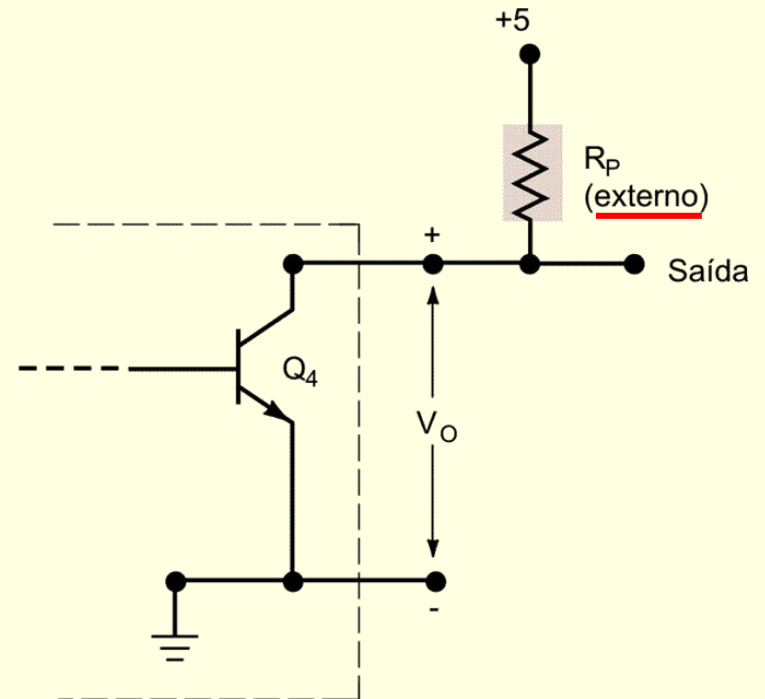


SOLUÇÃO $\Rightarrow$ remover o transistor ativo dos circ. saída (Q_1) $\Rightarrow$ saída em **coletor (dreno) aberto**

CIRCUITOS DE SAÍDA EM COLETOR (DRENO) ABERTO



(a)

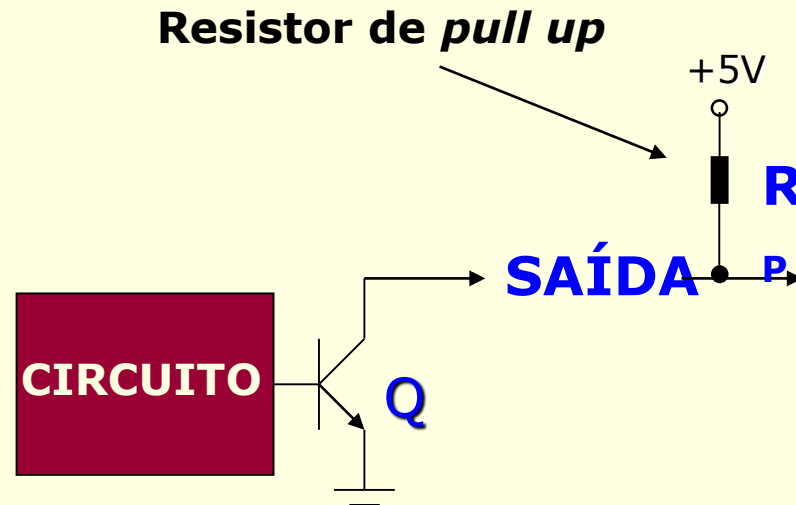


Estados de operação

$Q_4 \text{ ON} \Rightarrow V_O = V_{OL} < 0.4 \text{ V}$
 $Q_4 \text{ OFF} \Rightarrow V_O = V_{OH} = +5 \text{ V}$

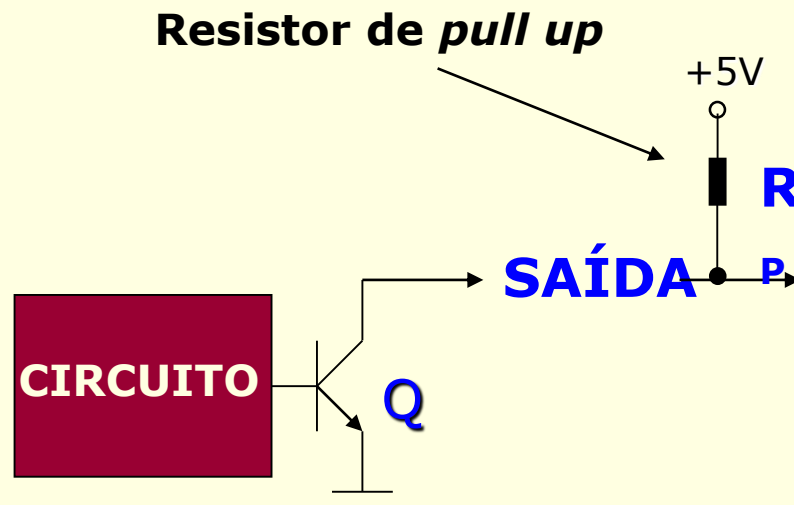
(b)

CIRCUITOS DE SAÍDA EM COLETOR ABERTO



- Com saída em **0 (baixo)** ➔ Q conduzindo
- Com saída em **1 (alto)** ➔ Q cortado
- ➔ **CIRCUITO ABERTO** ➔ necessidade de R_p (Pull-up)

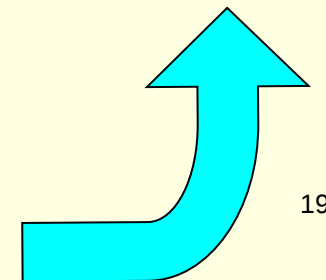
CIRCUITOS DE SAÍDA EM COLETOR ABERTO



- ⇒ Se Q conduz ("ligado")
 - ➡ $S = 0$
- ⇒ Se Q cortado ("aberto")
 - ➡ $S = 1^*$

* *sem R_p ➡ V_o seria indeterminada (flutuante)*

- Com saída em **0 (baixo)** ➡ Q conduzindo
- Com saída em **1 (alto)** ➡ Q cortado ➡ CIRCUITO ABERTO ➡ necessidade de R_p



CIRCUITOS DE SAÍDA EM COLETOR (DRENO) ABERTO

Portas de coletor aberto:

- são portas cujo estágio de saída tem somente **um transistor**.
- Como o coletor do transistor está aberto a porta funcionará corretamente somente quando for conectado um resistor “elevador” externo, R_{ext} .

Essas portas podem ter suas saídas conectadas juntas e ligadas a um resistor comum, cujo valor depende do número de saídas

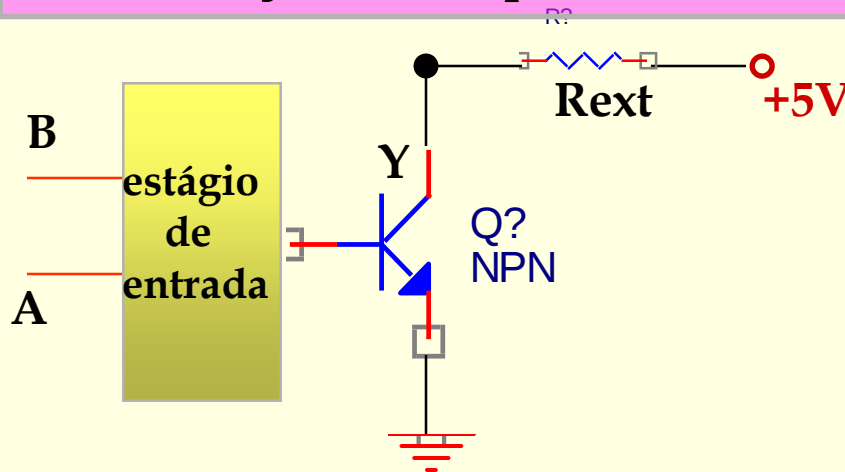


fig.a.2.1 - Estágio de saída de uma porta coletor aberto

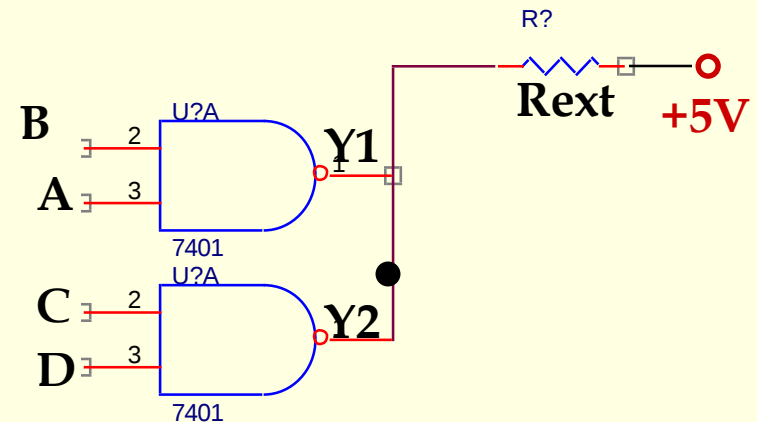
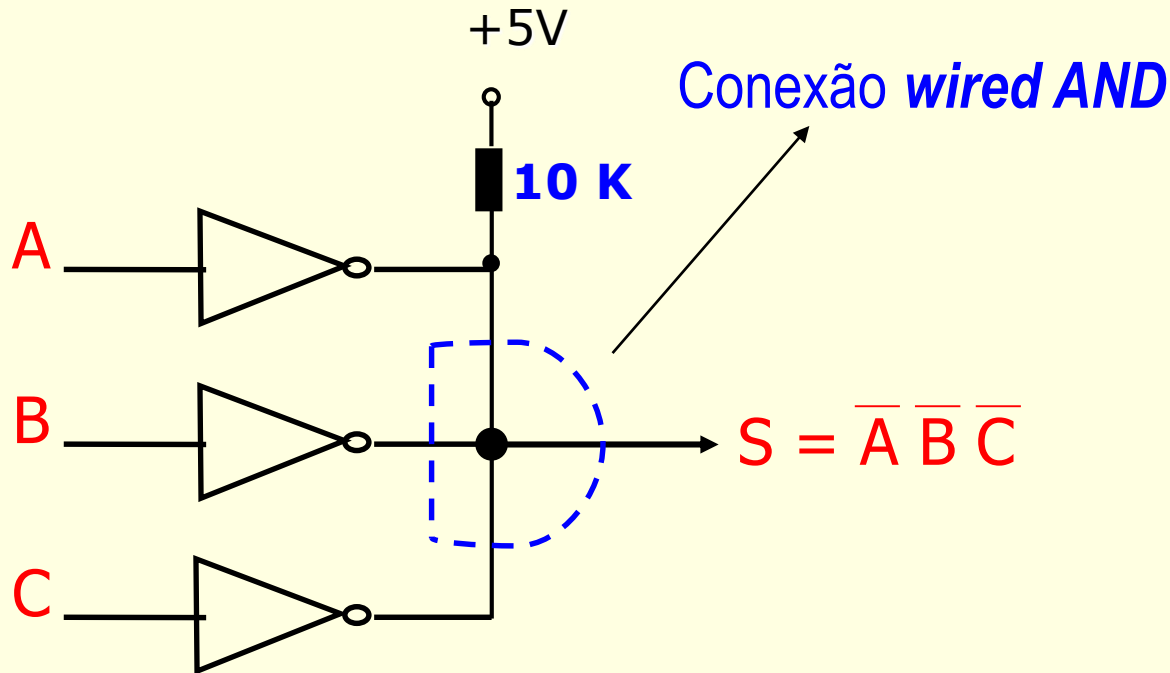


fig.a.2.2 - Portas NAND, 7401, saída coletor aberto, com saídas Y1 e Y2 conectadas

CIRCUITOS DE SAÍDA EM COLETOR (DRENO) ABERTO



- ⇒ Se uma ou mais saídas $\rightarrow 0 \rightarrow S = 0$ (o zero “vence”)
- ⇒ $S = 1$ apenas se todas as saídas = 1
- ⇒ Mais lento e maior dissipação de potência do que o TTL normal

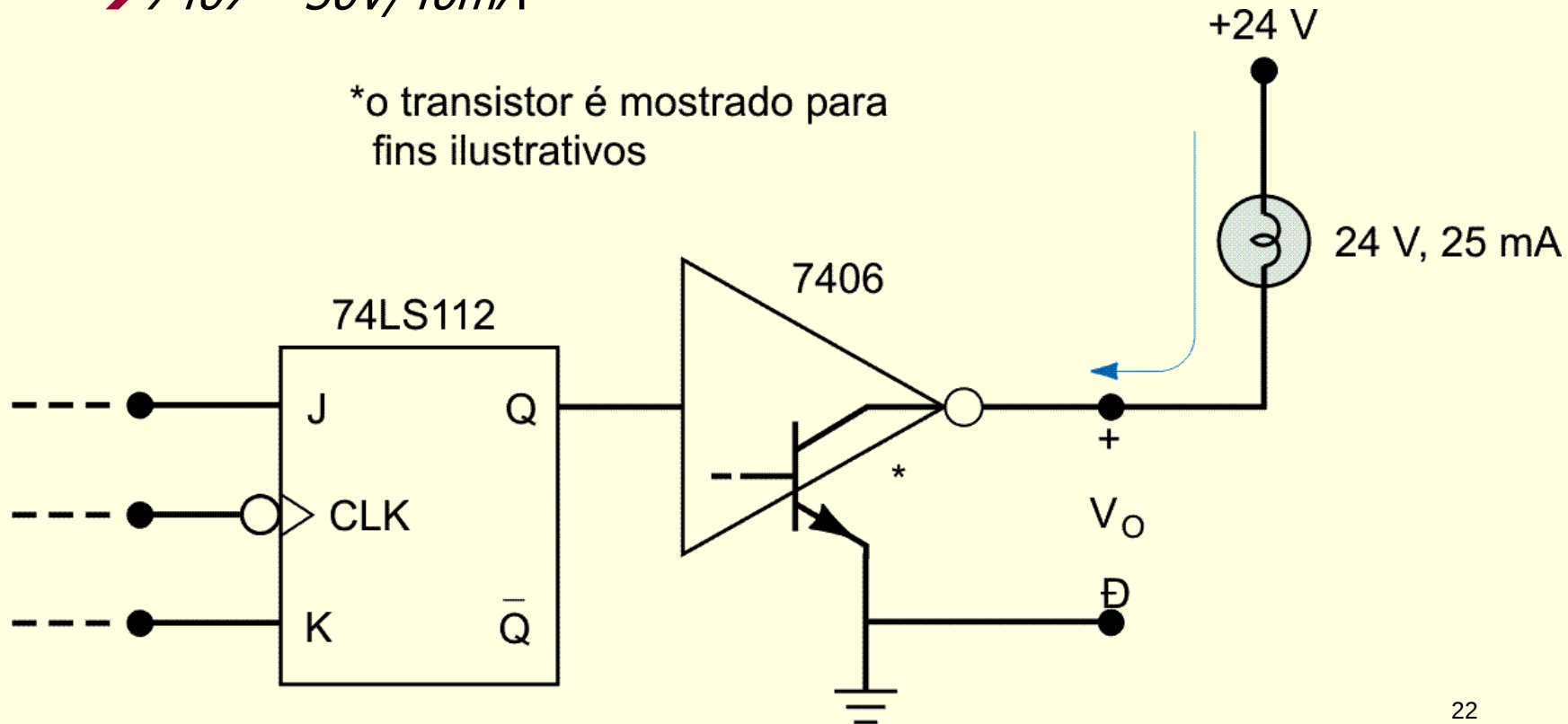
CIRCUITOS DE SAÍDA EM COLETOR ABERTO

■ EX. DE APLICAÇÕES:

➔ **Drivers**

➔ *7407 – 30V/40mA*

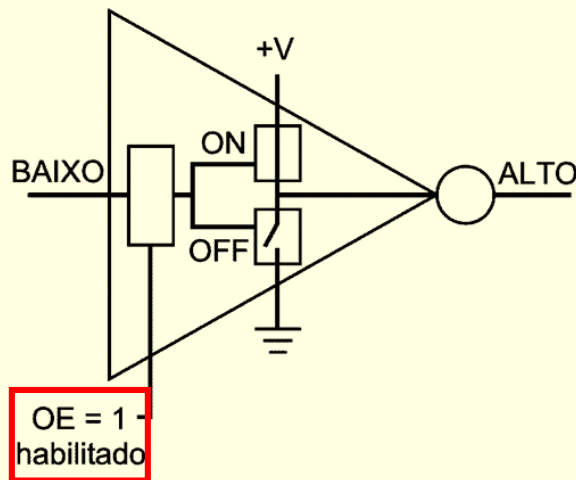
*o transistor é mostrado para fins ilustrativos



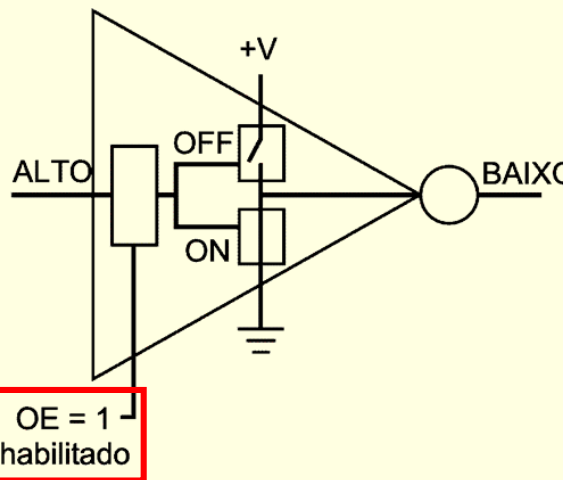
Saídas 3-State

- Necessidade também de compartilhamento de duto
- Característica ➔ S em
 - Alto
 - Baixo
 - Alta impedância

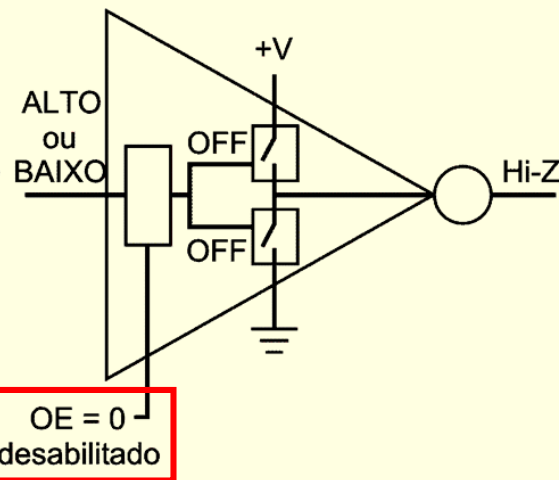
OE é a entrada de controle do 3-state



(a)



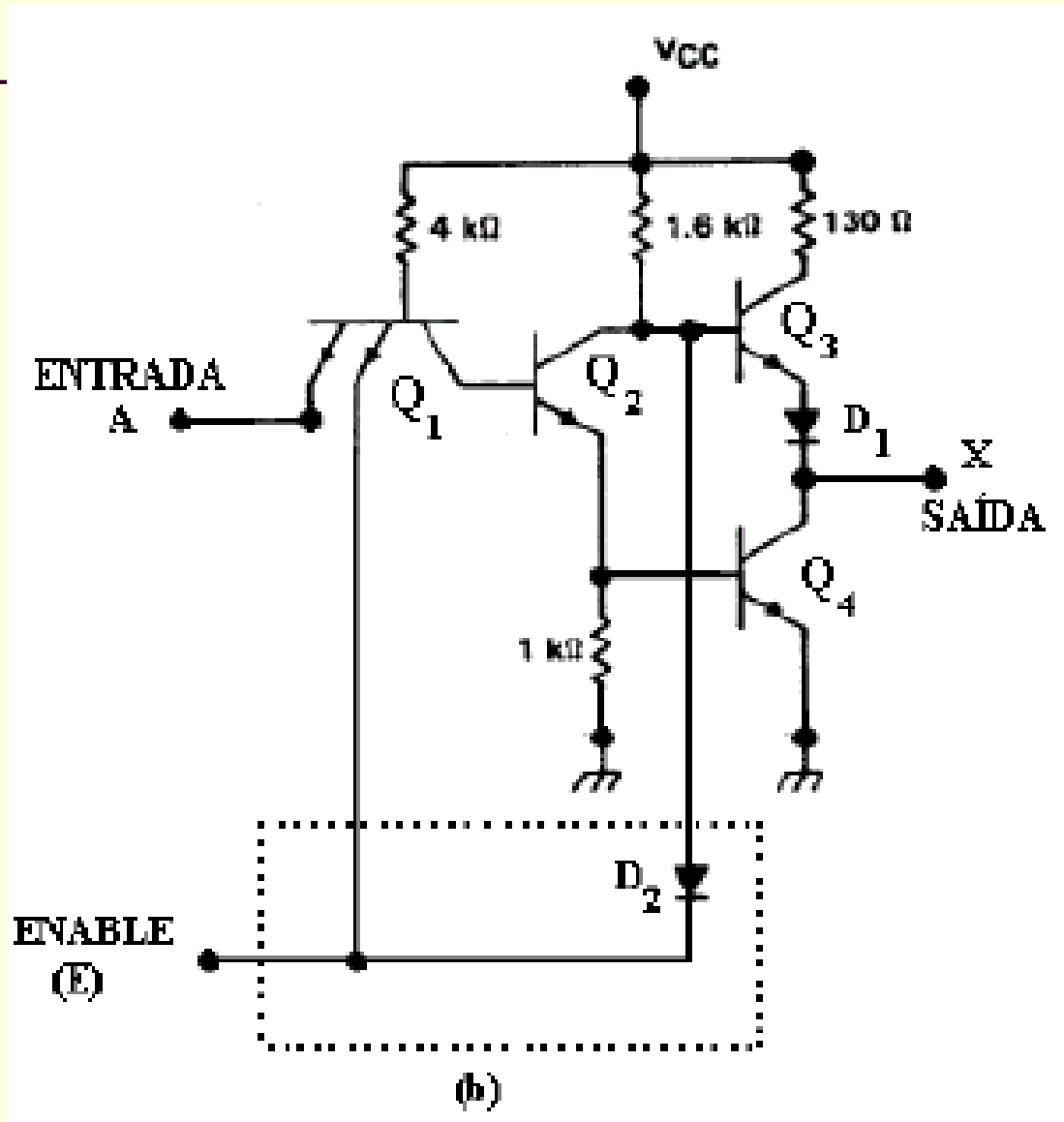
(b)



(c)

Porta Inversora com saída 3-state

Porta Inversora Tri-State



$E = 1 \rightarrow D2$ Aberto



Saída: Inversor normal

$E = 0 \rightarrow D2$ Conduz



Q_2 , Q_3 e Q_4 ficam abertos



Saída: Alta impedância

Saídas 3-State

Estágio de saída de uma porta 3-state

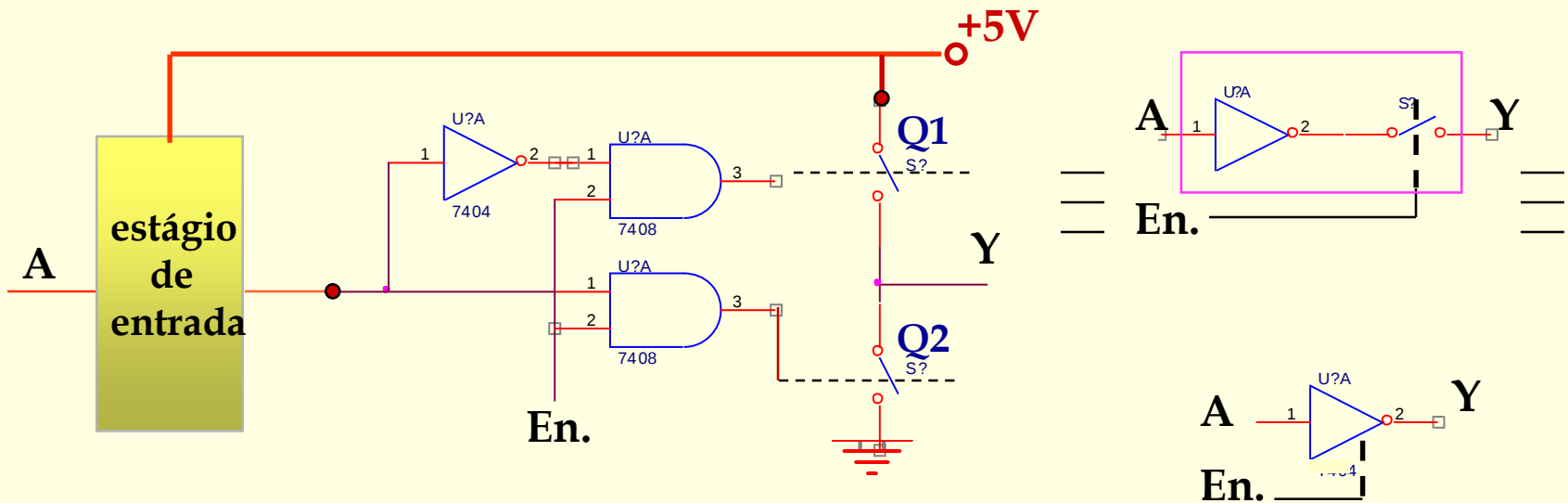


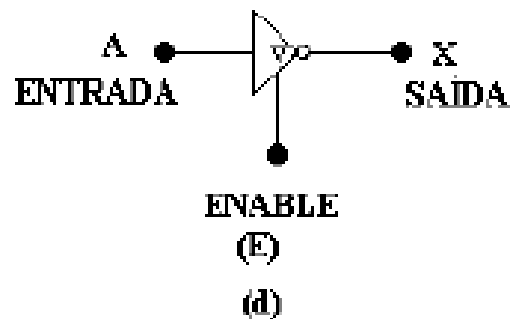
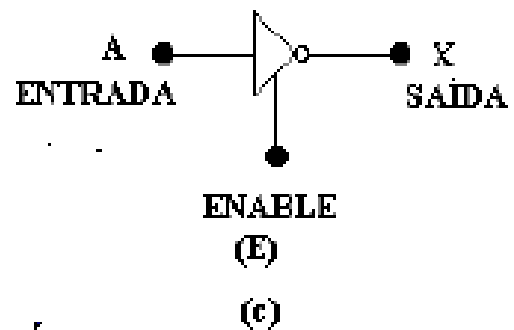
fig. a.3.1 - Estágio de saída de uma porta inversora, representado por chaves

Se $En = "0"$, Q1 e Q2 permanecem abertos e a saída Y fica em alta impedância, estado esse representado pela letra **Z**.

Saídas 3-State

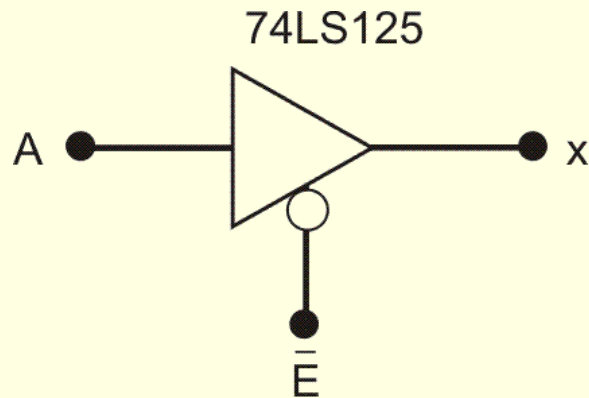
- Saídas de CIs com *3-state* podem ser conectadas juntas sem causar problemas à velocidade de chaveamento (mesma velocidade dos TTL comuns)
- Quando várias portas *3-state* são ligadas juntas, **apenas uma deve ser habilitada por vez!** (pode danificar o dispositivo)

Porta inversora Tri-State



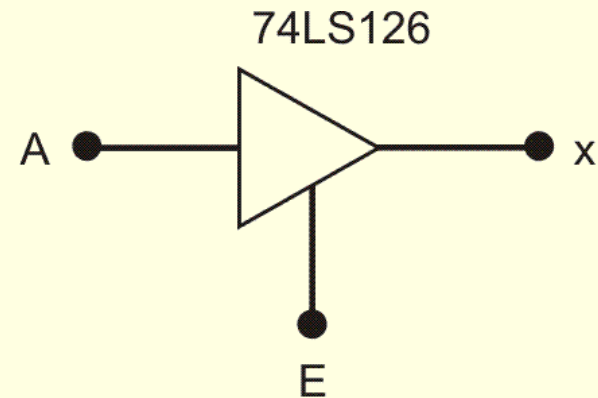
HABILIT(E)	ENTRADA	SAÍDA
1	0	1
1	1	0
0	0	Alta imped.
0	1	Alta imped.

Buffers tristate não inversores



$\bar{E}$	x
0	A
1	Alta impedância

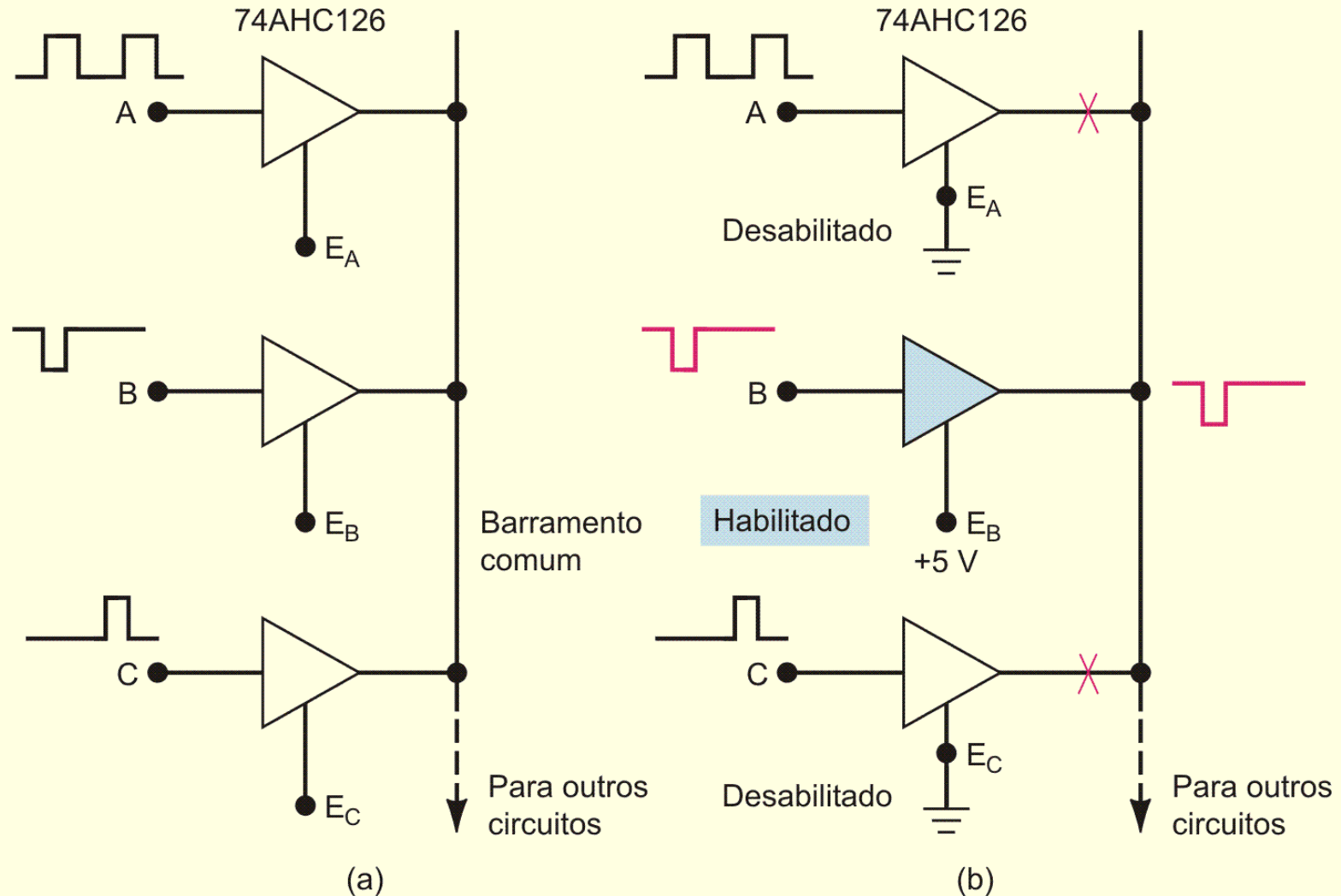
(a)



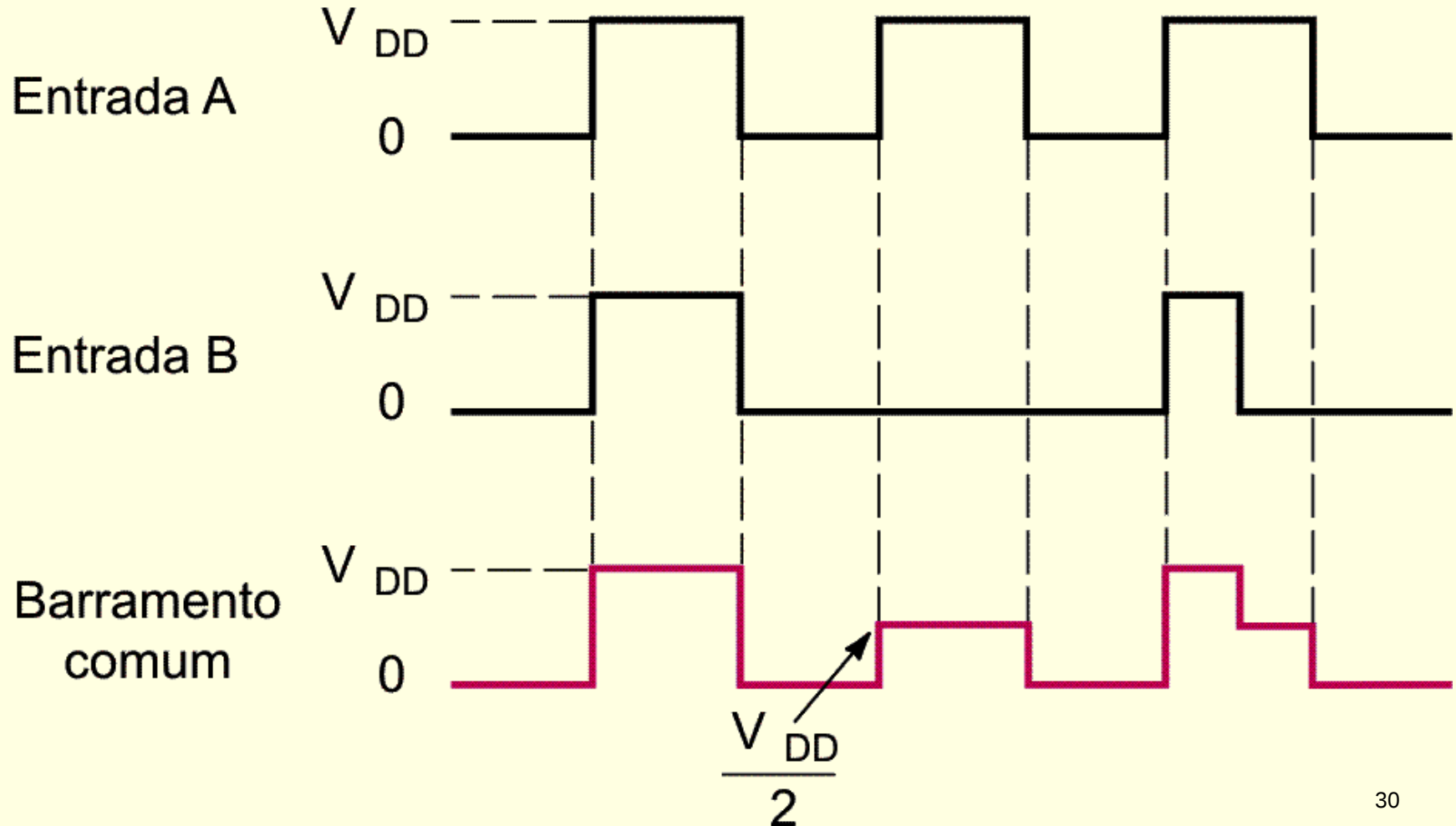
E	x
1	A
0	Alta impedância

(b)

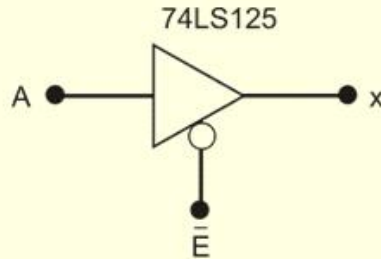
- Tristate usados para conectar alguns sinais a um barramento comum;
- Condições para transmitir o sinal B para o barramento.



Conflito no barramento se não for utilizada portas tristate

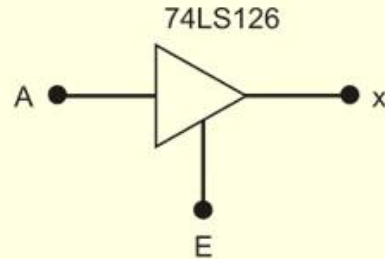


Buffers tristate não inversores



$\bar{E}$	x
0	A
1	Alta impedância

(a)



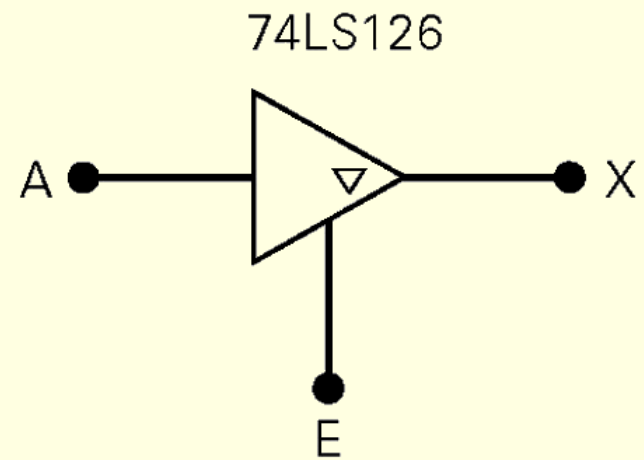
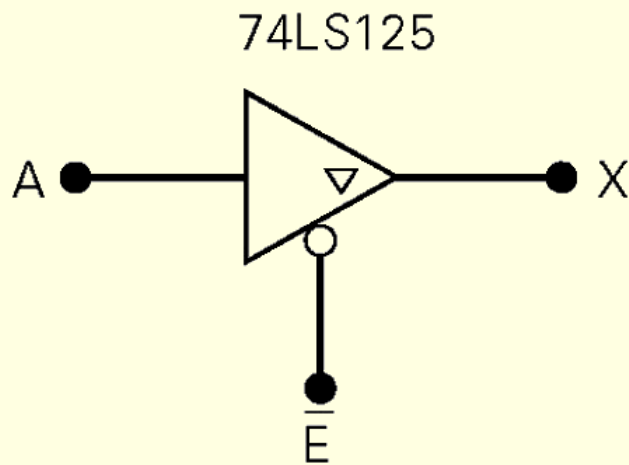
E	x
1	A
0	Alta impedância

(b)

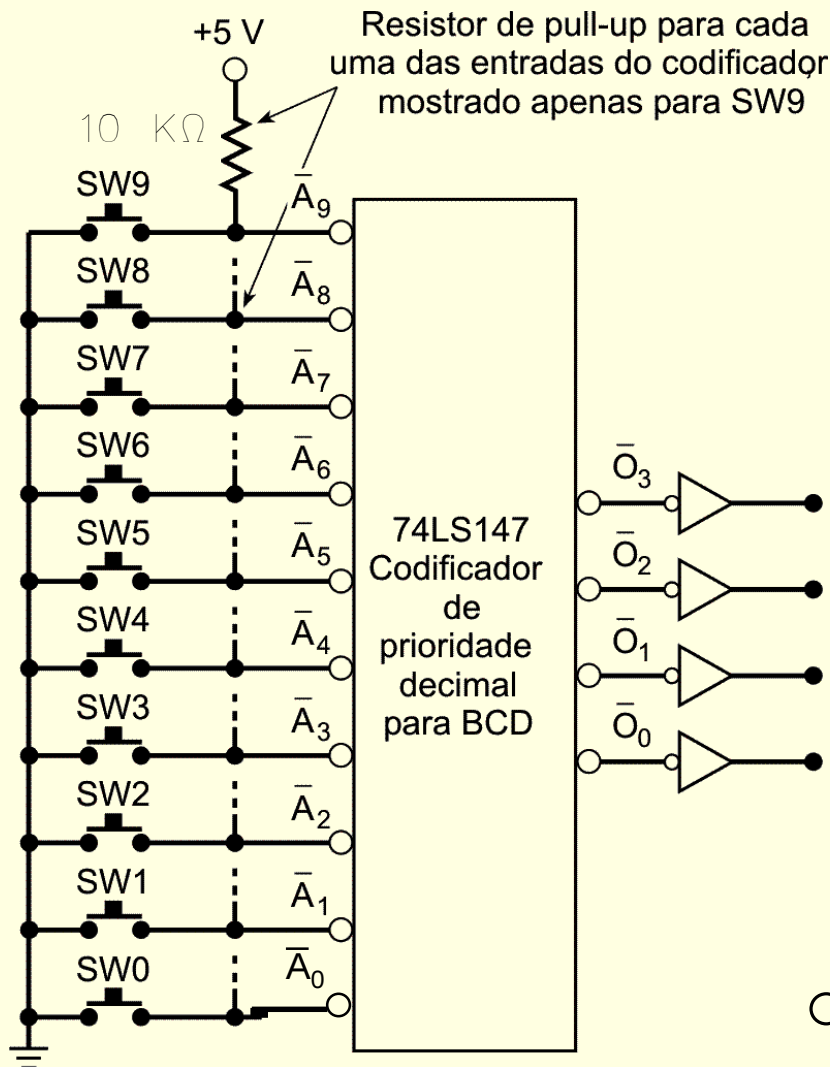
26

Entre os diversos dispositivos de entrada e o Microprocessador (ou microcontrolador) deve ser inserido circuitos tristate para que não ocorra deterioração do sinal no duto

Símbolo tristate

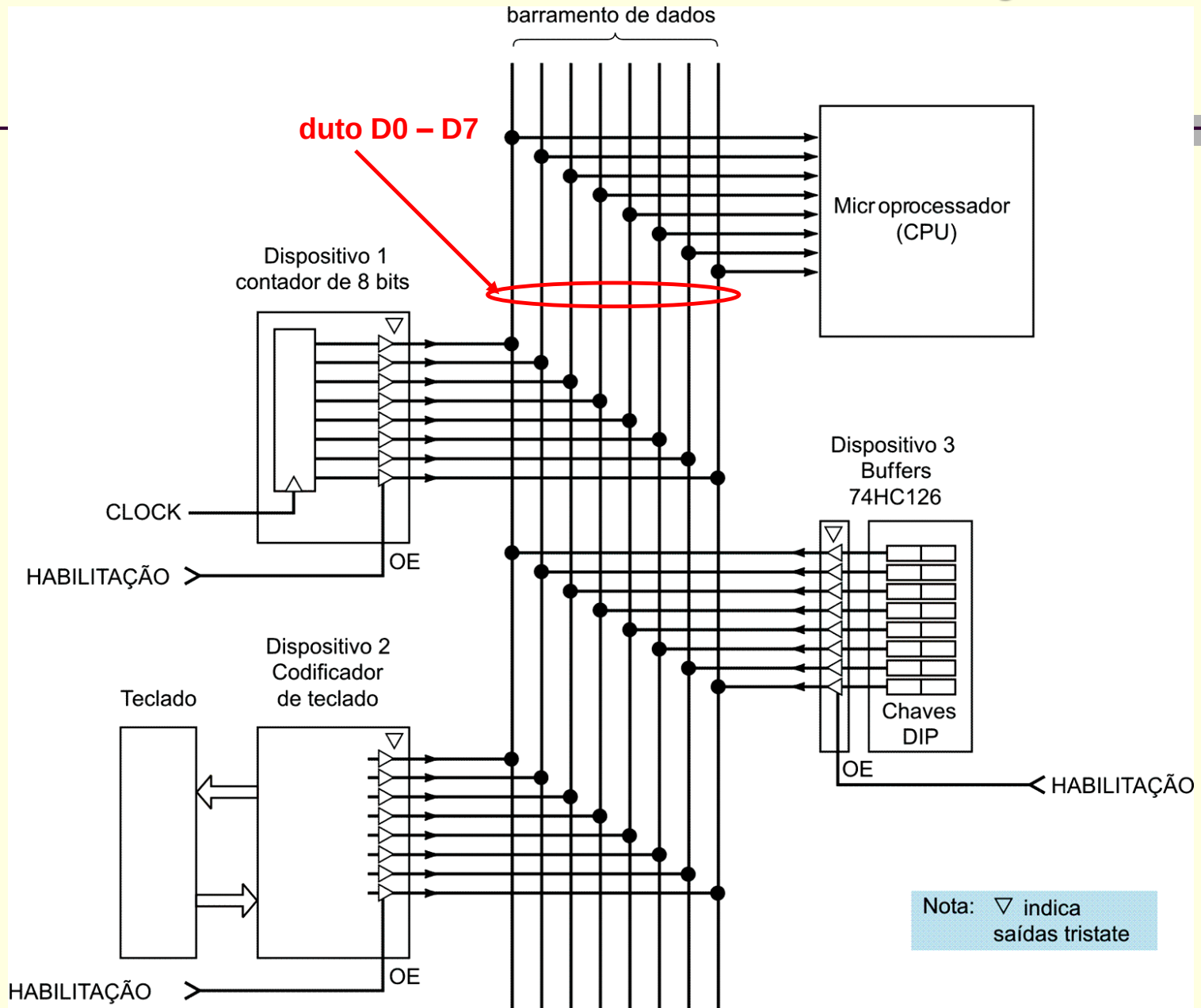


Resistor de Pull-up de entrada

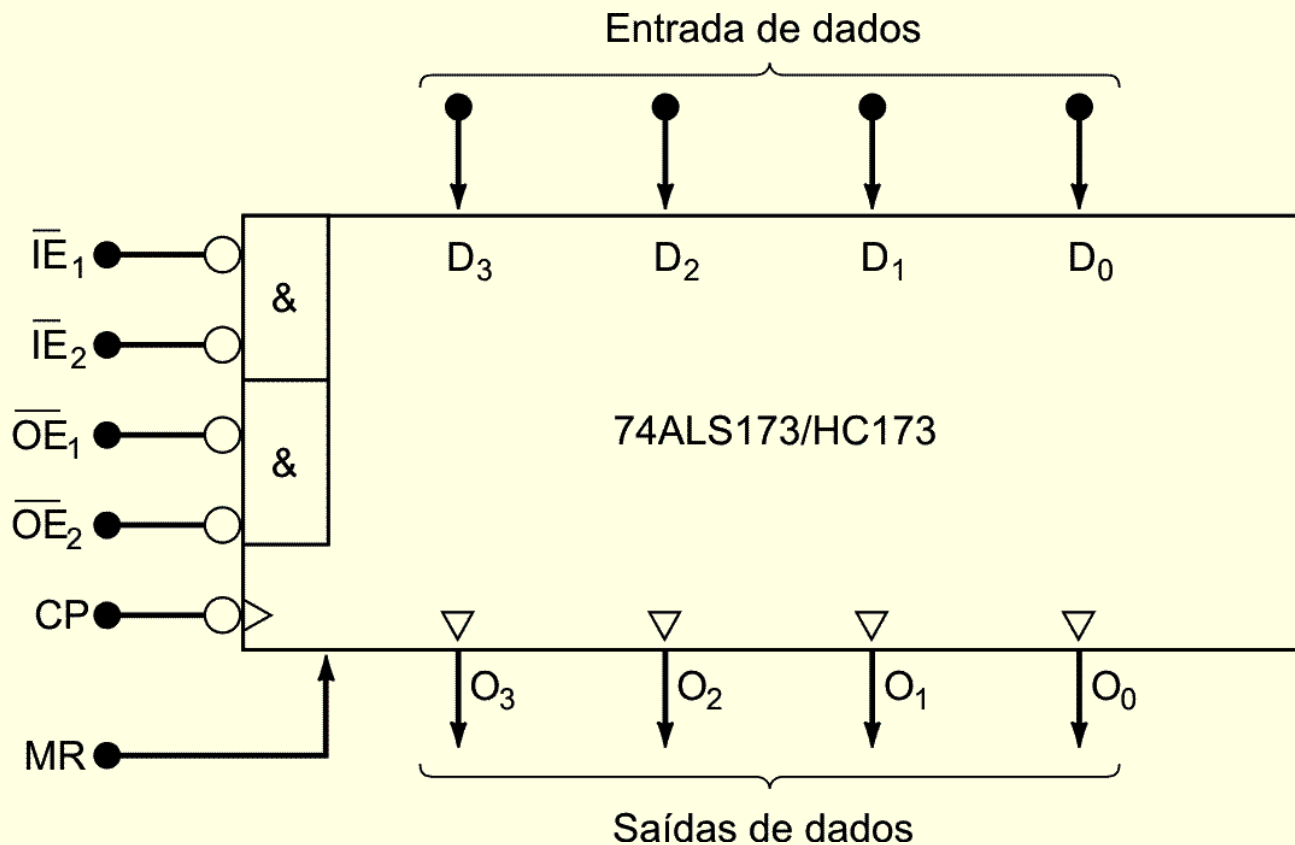


- Permite a ligação de teclados, botões, etc..
- Não significa entrada em dreno aberto!
- Alguns microcontroladores têm pull-ups internos para este fim.

Barramento de dados/endereços



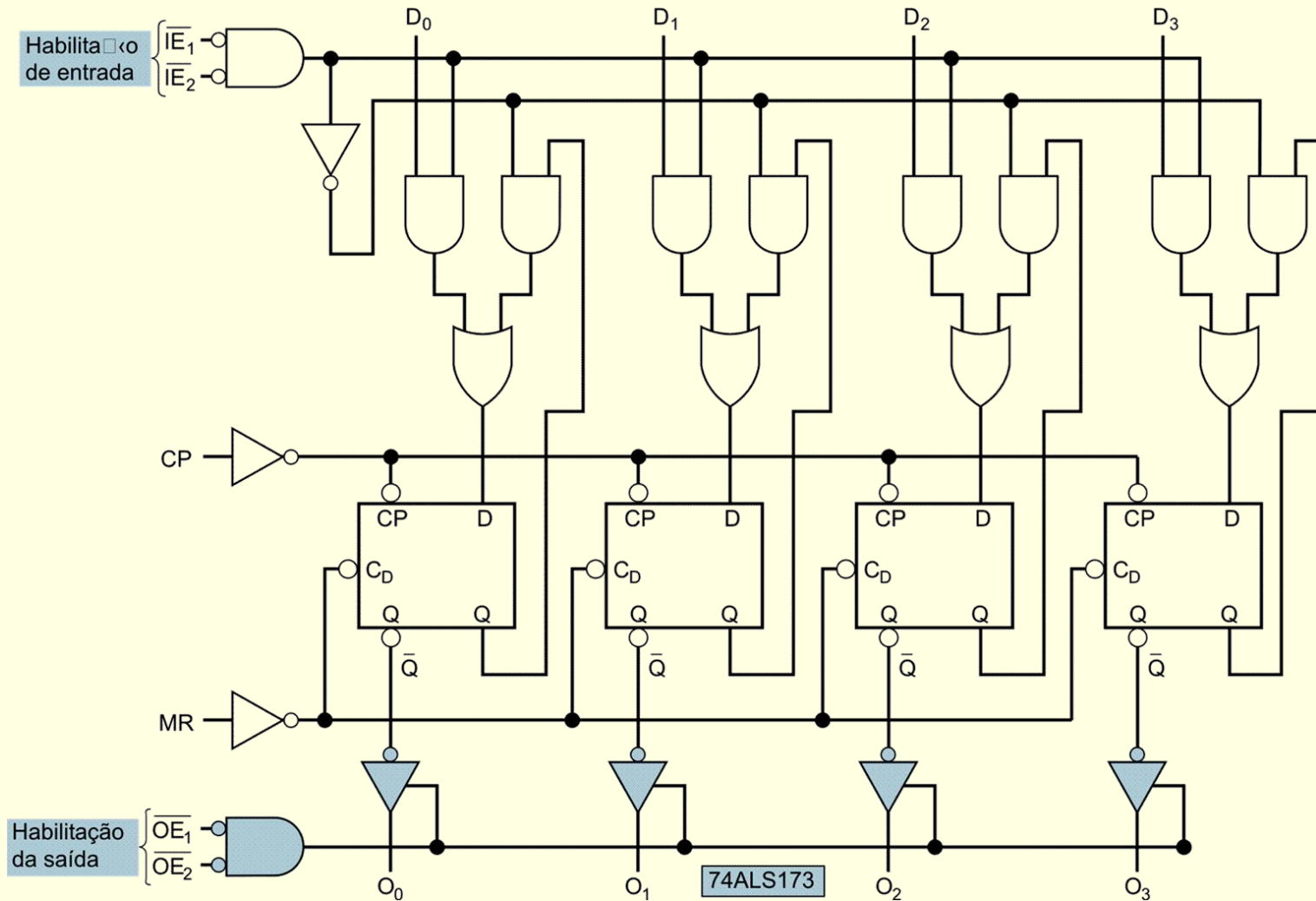
Registrador Tristate



Nota:
 ∇ indica
uma saída
tristate

Registrador Tristate

Diagrama lógico



Registrador Tristate

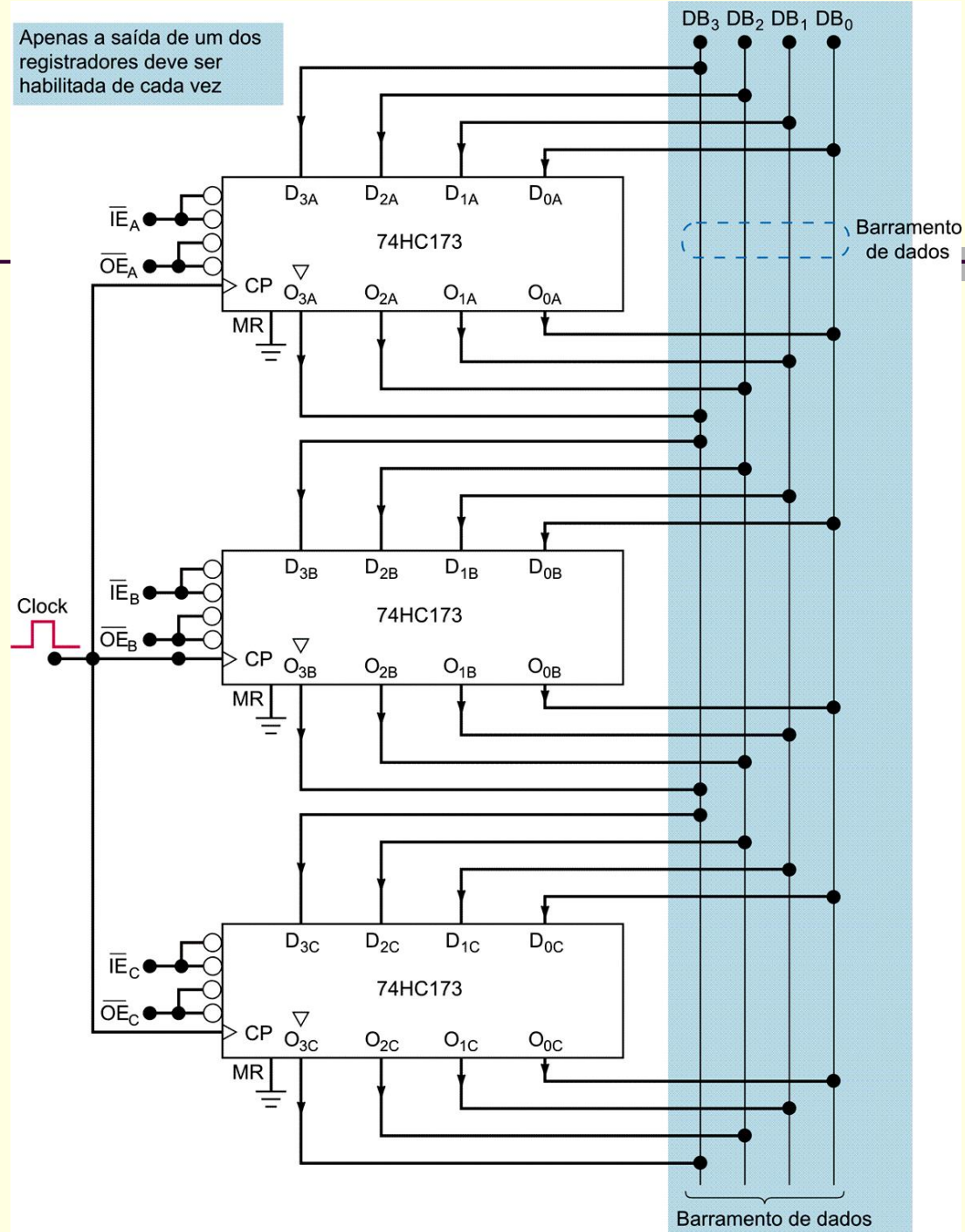
Entradas					Saídas dos FFs
MR	C	$\overline{IE}_1$	$\overline{IE}_2$	D_n	Q
H	X	X	X	X	L
L	L	X	X	X	Q_0
L	$\uparrow$	H	X	X	Q_0
L	$\uparrow$	X	H	X	Q_0
L	$\uparrow$	L	L	L	L
L	$\uparrow$	L	L	H	H

Quando $\overline{OE}_1$ ou $\overline{OE}_2$ estão em nível ALTO, a saída está em OFF (alta impedância); entretanto, isso não afeta o conteúdo ou a operação sequencial do registrador

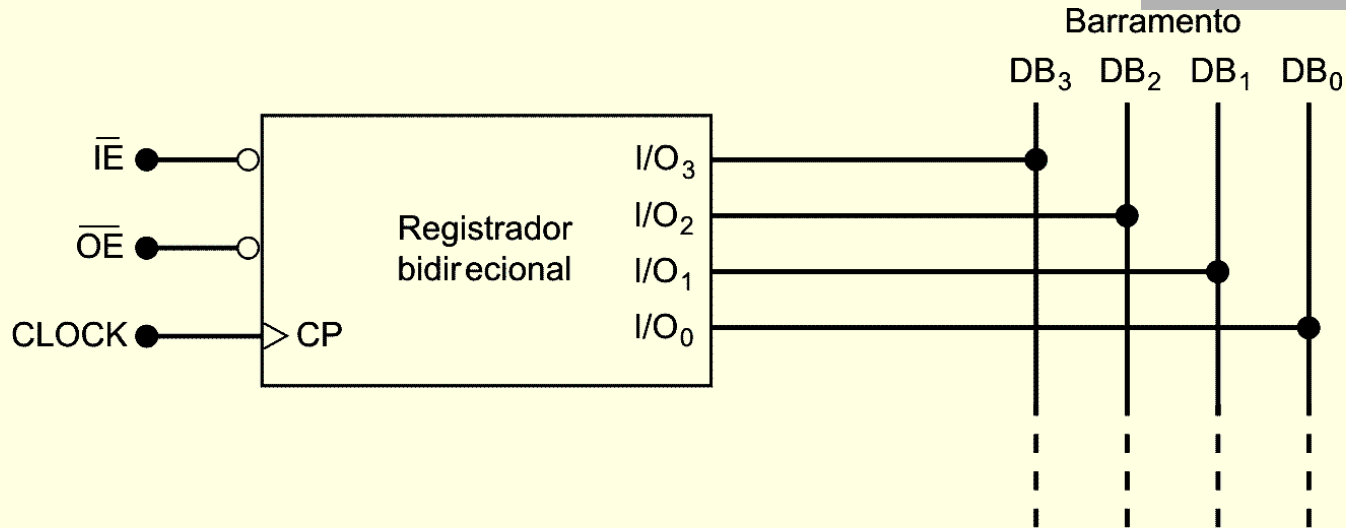
H = Nível de tensão ALTO
L = Nível de tensão BAIXO
X = irrelevante

Q_0 = saída antes da transição positiva

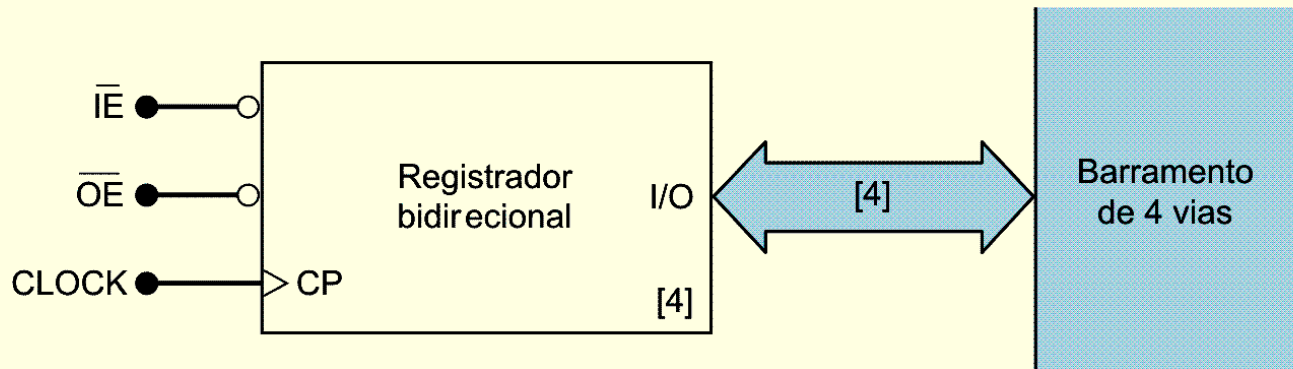
Apenas a saída de um dos registradores deve ser habilitada de cada vez



Barramento bidirecional

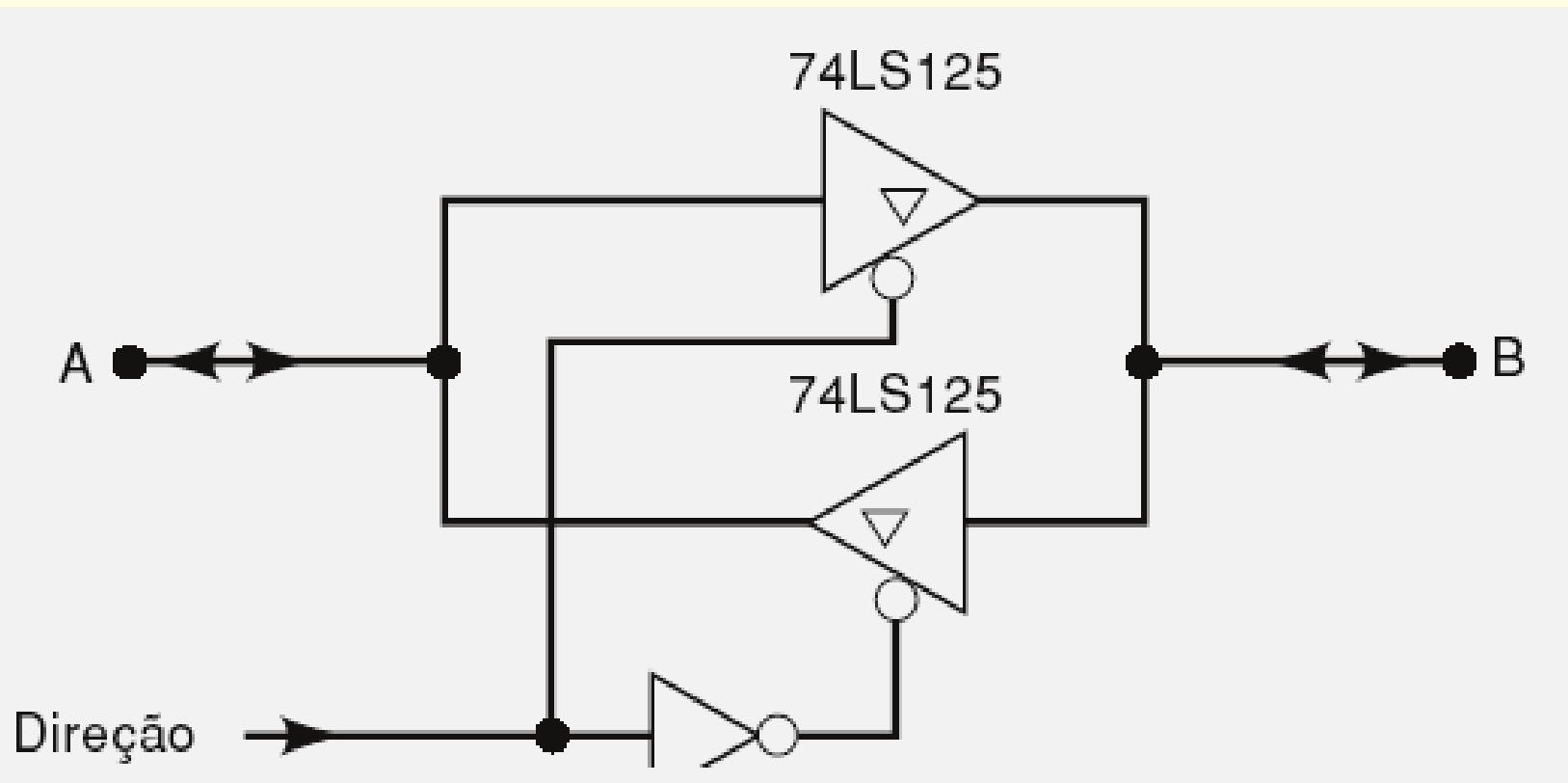


(a)



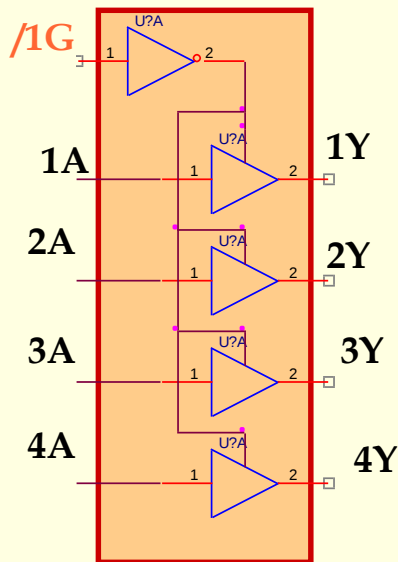
(b)

Porta Bidirecional Utilizando Tristate



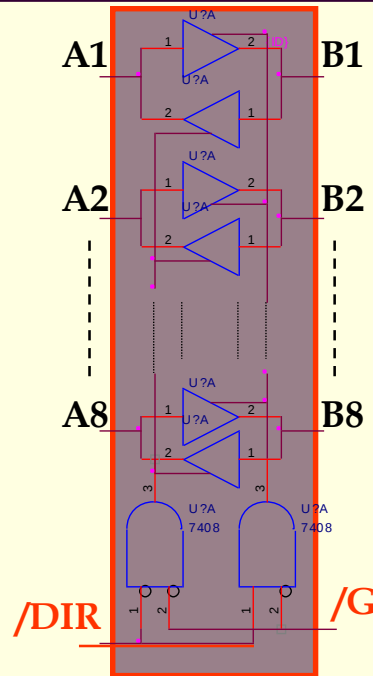
Portas de três estados (“3-state”)

c. Exemplo de Circuitos



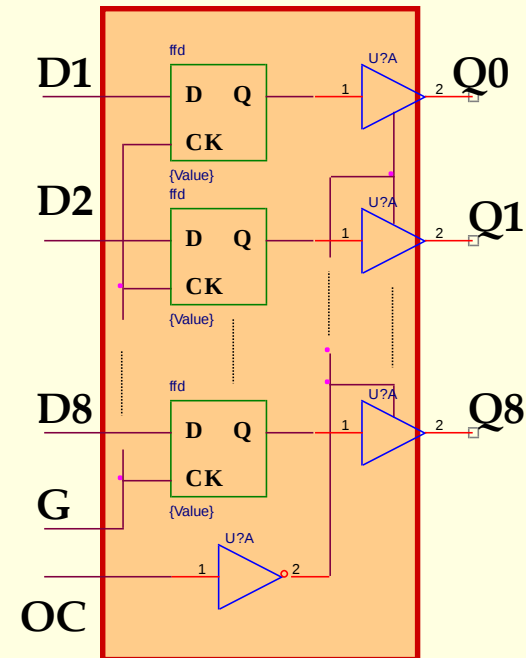
74LS244

/1G	Yi
0	Ai
1	Z



74LS245

/G	/DIR	operação
0	0	Bi para Ai
0	1	Ai para Bi
1	x	Z



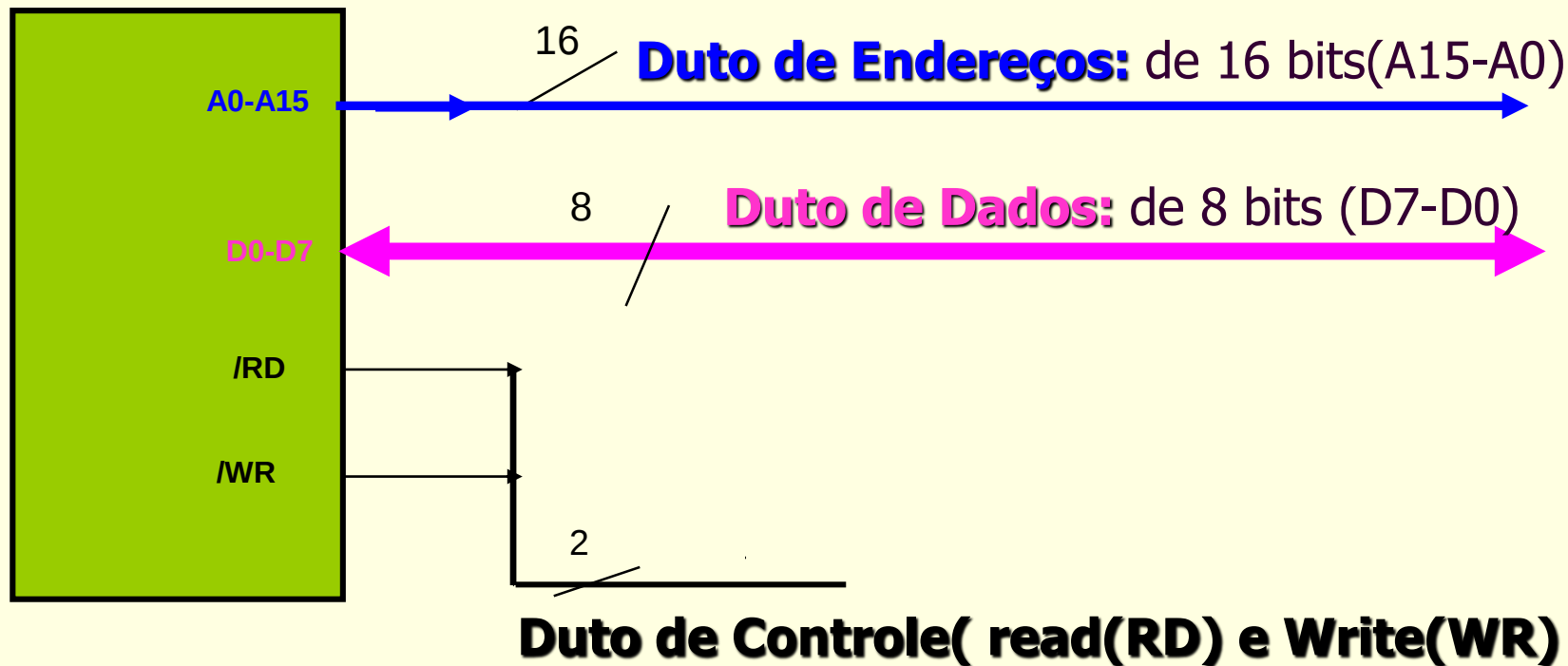
74LS373

Para G= “1”

OC	Qi
0	Q dos FF
1	Z

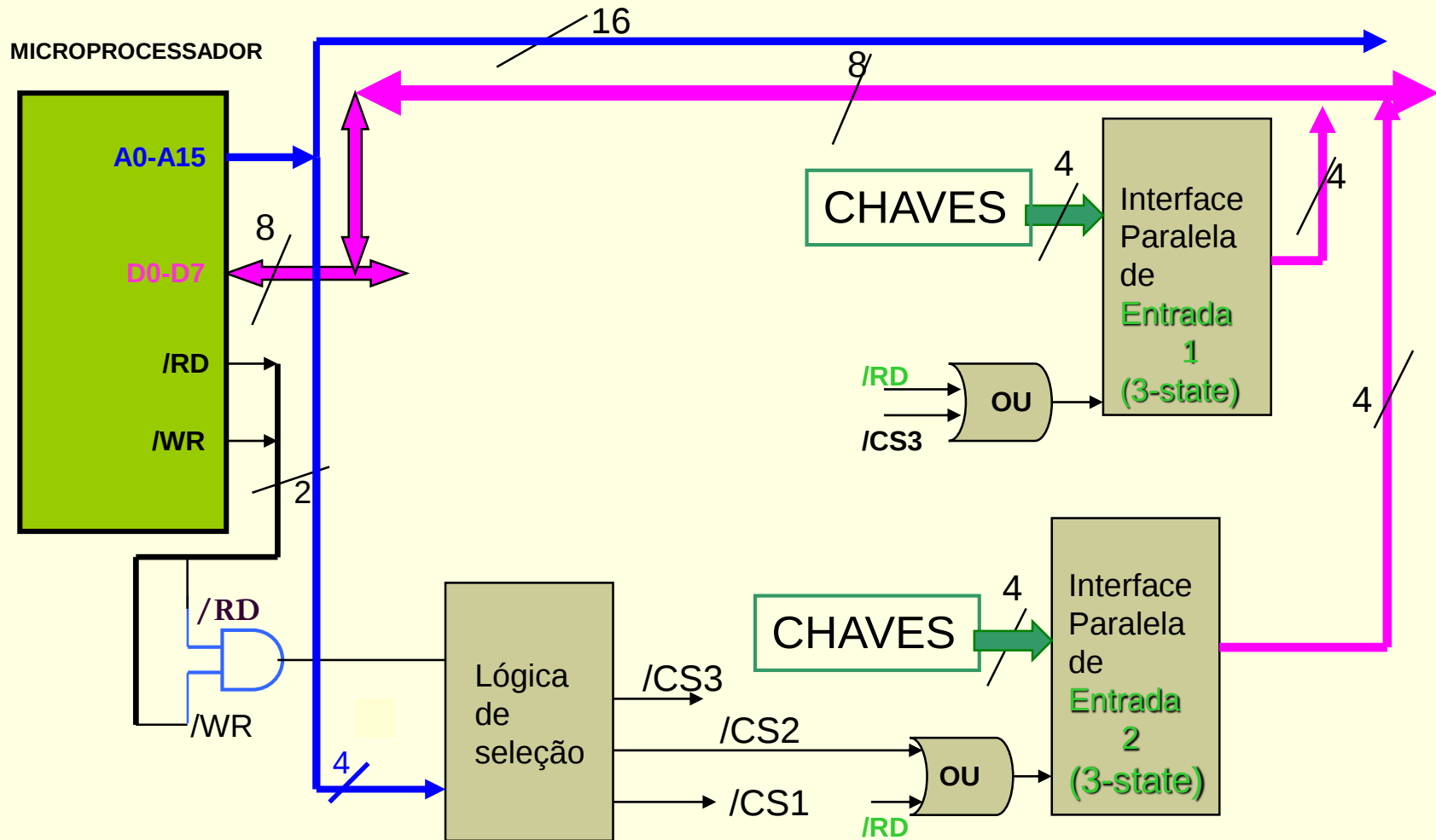
Representação de um Microprocessador

MICROPROCESSADOR



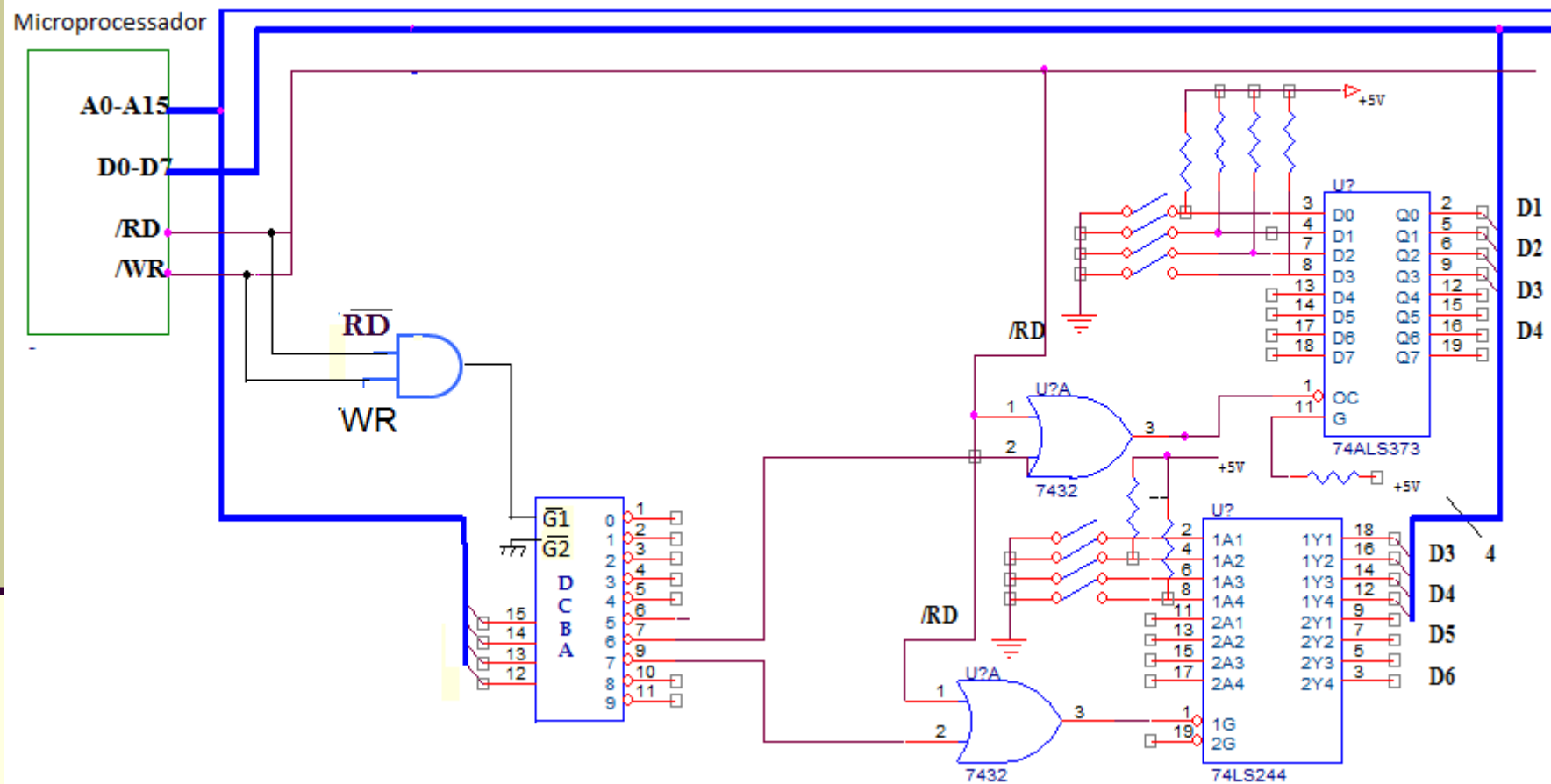
Exemplo de Aplicação

Microprocessador com dispositivo de entrada (chaves)



Exemplo de Aplicação:

dispositivo de entrada (chaves) ligado ao Microprocessador através de interface (circuito tristate)

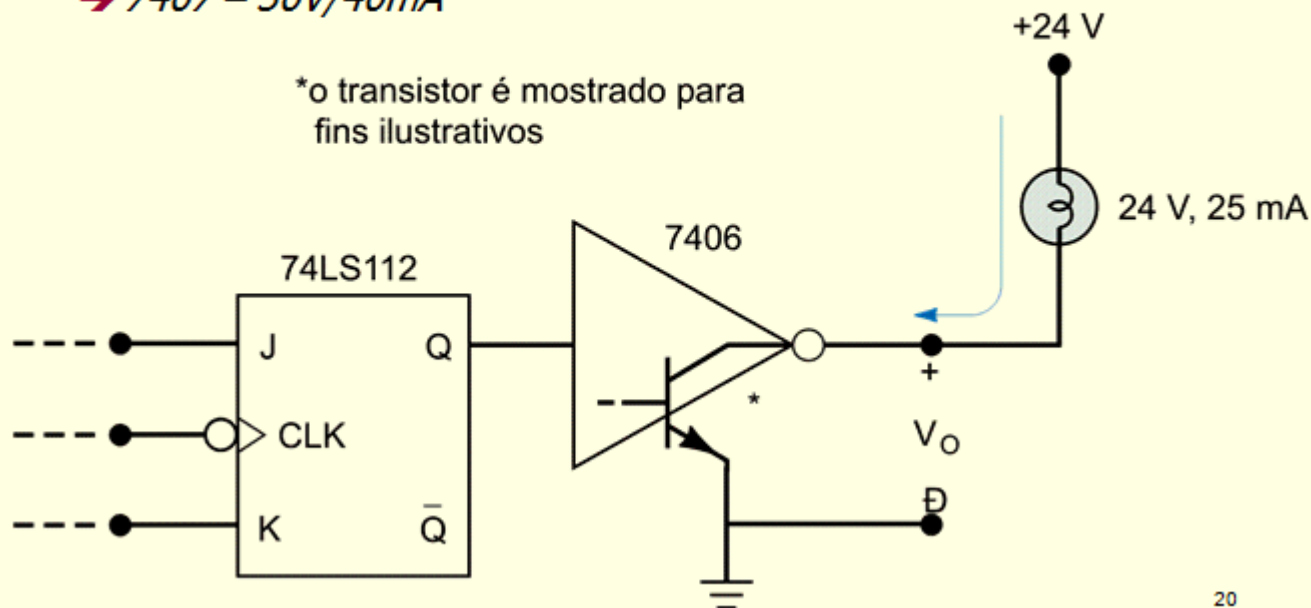


Coletor (dreno) Aberto

■ EX. DE APLICAÇÕES:

→ **Drivers**

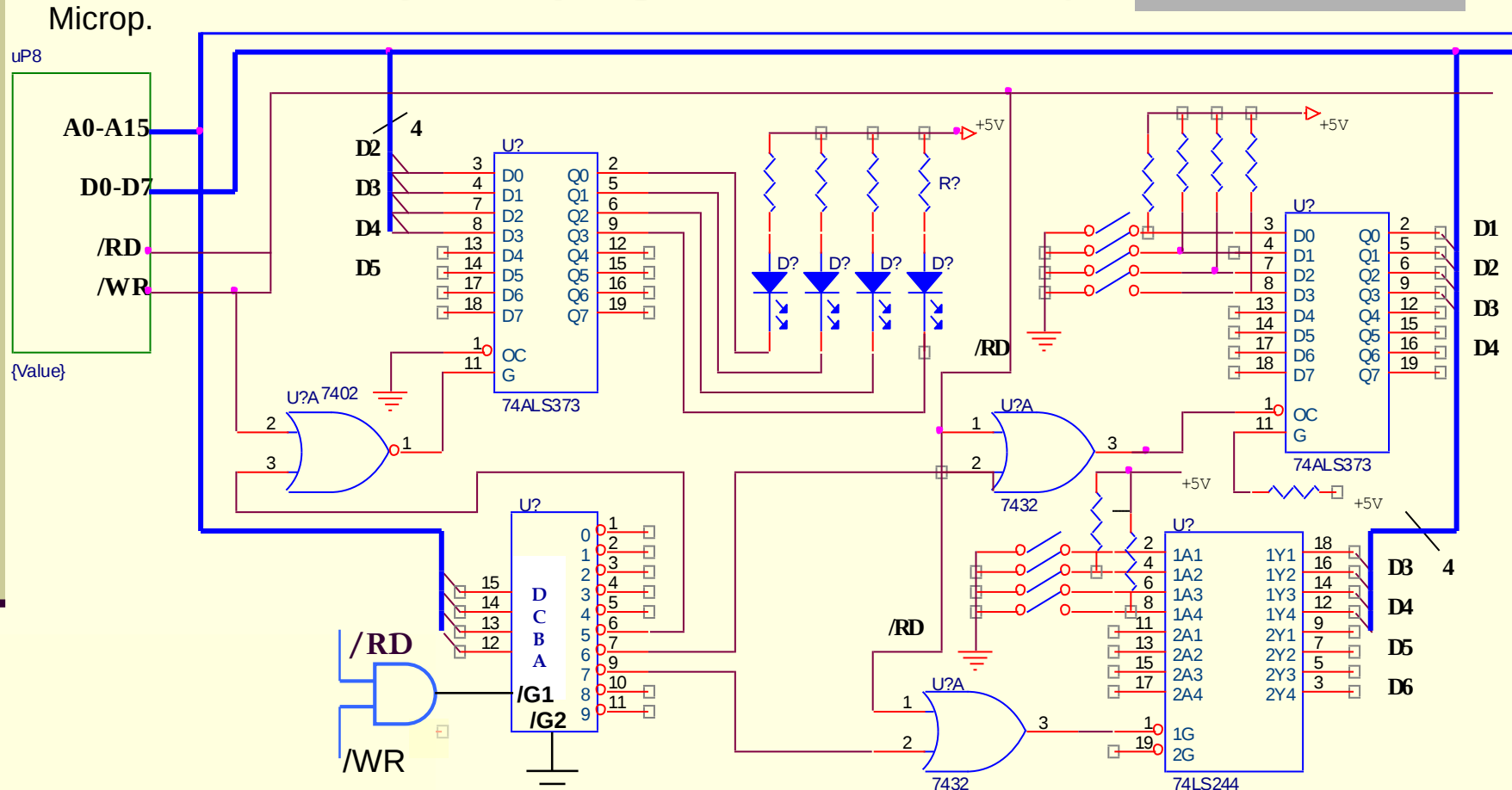
→ 7407 – 30V/40mA



Entre Microprocessador (ou microcontrolador) e os dispositivos de saída deve ser inserido circuitos coletor(dreno) aberto com objetivo de fornecer corrente suficiente ao dispositivo de saída (Ex: LEDs) e *latches* para possibilitar visualização.

Exemplo de Aplicação:

Dispositivos de entrada(chaves) e dispositivos de saída (LEDs) ligados ao microprocessador



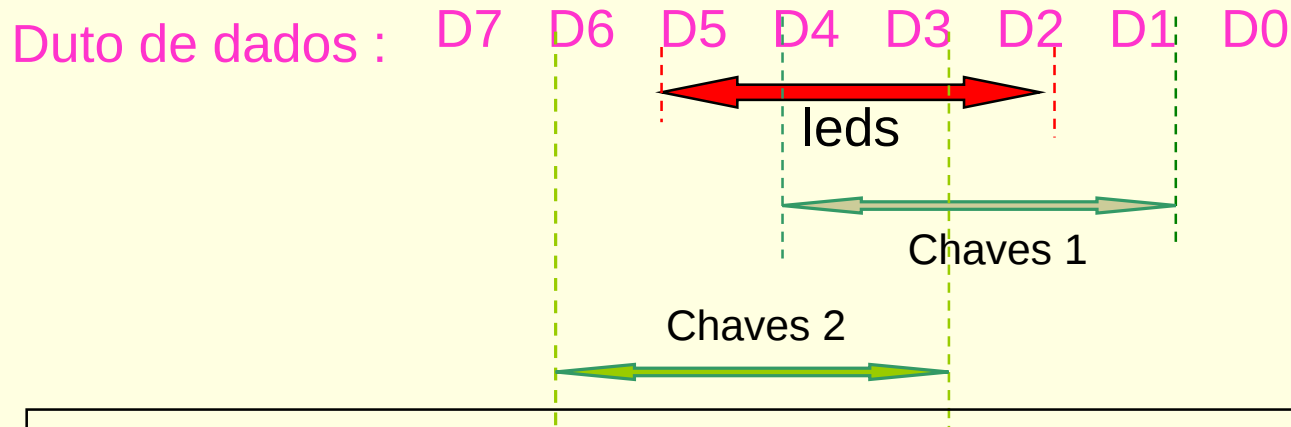
Exemplo de Aplicação

Como o microprocessador lê de um conjunto de chaves:

- o microprocessador gera um endereço que seleciona uma das interfaces que contem o conjunto de chaves do qual se quer ler;
- O microprocessador gera o sinal de leitura /RD;
- O sinal de seleção /CS mais o sinal de leitura atuam na entrada de controle da interface de forma a habilitar a passagem dos valores das chaves daquele conjunto, para as saídas Qi, e portanto para o duto de dados.
- O microprocessador lê essa informação no final do sinal de leitura e guarda-a internamente num dos registradores internos

Exemplo de Aplicação

Algoritmo para ler da Chaves e mostrar nos leds



A: acumulador, que é um registrador de 8 bits

Algoritmo para ler das chaves e mostrar valor nos leds:

1. lê chaves 1 e guarda em A
2. rotaciona A uma vez à esquerda
3. grava no circuito dos leds
4. chama rotina de espera
5. lê chaves 2 e guarda em A
2. rotaciona A uma vez à direita
3. grava no circuito dos leds

Exemplo de Aplicação

Determine a faixa de endereço que seleciona cada interface

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
0	1	0	1	X	X	X	X	X	X	X	X	X	X	X	X	X - LEDS
0	1	1	0	X	X	X	X	X	X	X	X	X	X	X	X	X - Chaves1
0	1	1	1	X	X	X	X	X	X	X	X	X	X	X	X	X - Chaves2

Em Hexadecimal:

LEDS: 5000H a 5FFFH

Chaves1: 6000H a 6FFFH

Chaves2: 7000H a 7FFFH

Obs: X representa irrelevante.

NOMENCLATURA E TERMOS ESPECÍFICOS

MSB : bit mais significativo

LSB : bit menos significativo

Duto: Conjunto de bits que tem a mesma função

Byte : Conjunto de 8 bits

Nible : Conjunto de 4 bits

H : Hexadecimal

b : Binário

Tamanho da palavra : é o nível primário no qual os dígitos binários são agrupados no micro.

Programa : é uma seqüência de instruções do microprocessador, armazenada na memória em forma binária, elaborada pelo programador, para que o microprocessador execute determinada tarefa.

NOMENCLATURA E TERMOS ESPECÍFICOS (cont.)

Duto de Dados: de 8 bits

transporta uma informação que pode representar:

- Código de uma instrução do microprocessador
- um dado



Duto de Dados

- É bidirecional :

- constituído por 8 bits:
MSB → D7 D6 D5 D4 D3 D2 D1 D0
- Define o tamanho da palavra de memória (8 bits) a ser usada
- Tipo de Informação que trafega nesse duto:
 - . Opcodes
 - . Dados de 8 bits
 - . 8 LSB de dados de 16 bits
 - . 8 MSB de dados de 16 bits

Grupo de Sistemas Digitais

NOMENCLATURA E TERMOS ESPECÍFICOS (cont.)

Duto de Endereços: de 16 bits
 - contém um endereço que indica a localização do dado a ser lido ou gravado.

Duto de Endereços

- é gerado pelo microprocessador
- constituído por 16 bits de endereço:

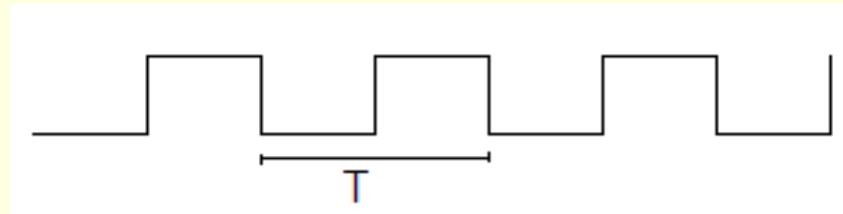
MSE →

A15A14A13A12A11A10A9A8A7A6A5A4A3A2A1A0

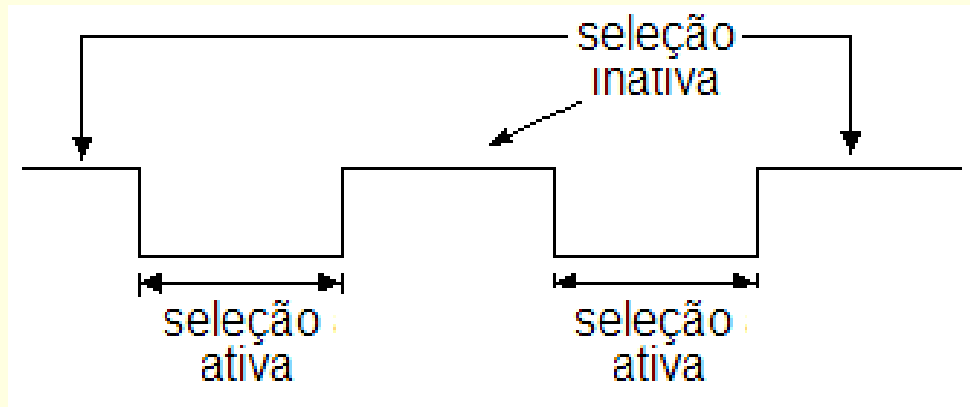
- representação: 
- define a máxima capacidade de endereçamento do μP (o Espaço de Endereçamento):
 $2^{16} = 64 \text{ Kbytes}$, onde $1 \text{ kbytes} = 1024 \text{ bytes}$
- destina-se ao endereçamento e seleção de memórias e dispositivos de I/O
- lógica de seleção é determinada pela posição de cada dispositivo no espaço de endereço

NOMENCLATURA E TERMOS ESPECÍFICOS (cont.)

Sinal de Clock: é um sinal digital, gerado por hardware, o qual possui uma frequência específica dependendo do microprocessador. Obs: Um determinado microprocessador pode ter mais de um clock.

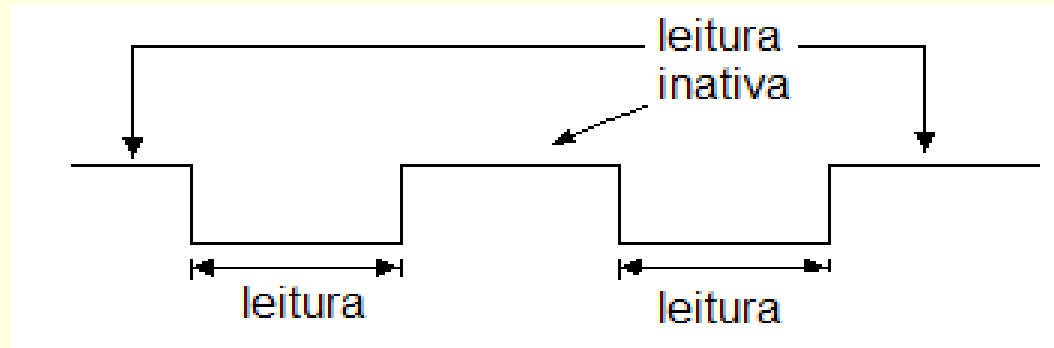


Sinal de CS: é um sinal de seleção, ativo em "0" → seleciona algum dispositivo (ex: memória)

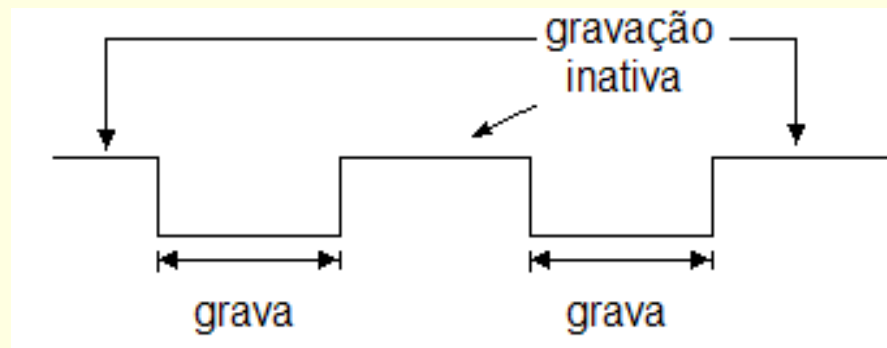


NOMENCLATURA E TERMOS ESPECÍFICOS (cont.)

Sinal de $\overline{RD}$: é um sinal de leitura, ativo em “0” → lê qdo está em nível “0”.



Sinal de $\overline{WR}$: é um sinal de gravação, ativo em “0” → grava qdo está em nível “0”.



FIM