



**Departamento de Engenharia Elétrica e de Computação  
SEL 384 – Laboratório de Sistemas Digitais I**

**“Guia de projeto em esquemático utilizando o Software  
QUARTUS II da ALTERA”**

**Profa. Luiza Maria Romeiro Codá  
(Colaboração: Josias Pereira da Costa)**

O Quartus II da altera é um software para projetos com PLD o qual é apropriado para projetos de dispositivos alta densidade (high-density) Field-Programmable Gate Array (FPGA), projetos de FPGA de baixo custo, e projetos de Dispositivos lógicos Programáveis Complexos (Complex Programmable Logic Devices –CPLD). O tutorial é organizado como segue. A primeira seção dá ponteiros ao Web site de Altera de onde pode ser feito download deste software e as instruções para instalar este software e como pode ser encontrada a licença. A segunda seção descreve passo a passo o projeto de um decodificador 2 a 4 simples usando o editor do diagrama esquemático de Quartus II. Finalmente a terceira seção descreve o processo da simulação para verificar o projeto do decodificador. Cada seção é ilustrada com figuras de cada etapa que conduz ao processo seguinte.

## **1. Download e instalação do Quartus II**

### **1.1 Download**

O download do software pode ser realizado do página da altera ([www.altera.com](http://www.altera.com) ) da seguinte URL.

[https://www.altera.com/support/software/download/altera\\_design/quartus\\_we/dnl-quartus\\_we.jsp](https://www.altera.com/support/software/download/altera_design/quartus_we/dnl-quartus_we.jsp)

### **1.2 Instruções de instalação**

As instruções para instalação do software podem ser encontradas no seguinte URL.

[https://www.altera.com/support/software/download/altera\\_design/quartus\\_we/ins-webdnl\\_consol.html](https://www.altera.com/support/software/download/altera_design/quartus_we/ins-webdnl_consol.html)

### **1.3 configuração da licença**

As instruções para obter a licença gratuita de estudante pode ser encontrada na seguinte URL.

<https://www.altera.com/support/software/download/ins-license.html>

## 2. Criando projetos com o Quartus II :

Nesta seção, será mostrado como a criar um projeto novo usando Quartus II. Para a facilidade na compreensão, será descrita cada etapa e ilustrada com figuras, do projeto de um circuito digital simples, um decodificador 2 a 4. O QuartusII trabalha com hierarquia de projetos. Portanto para cada projeto novo, deve-se criar uma pasta com o nome do projeto principal, ou seja, o de hierarquia mais alta.

**1º PASSO:** Depois de instalar com sucesso o software Quartus II e ajustar a licença, abre-se o software(Figura2.1), e na barra de ferramentas seleciona-se **FILE** e em seguida o “**New Project Wizard**”, como mostra a Figura 2.2, abaixo.

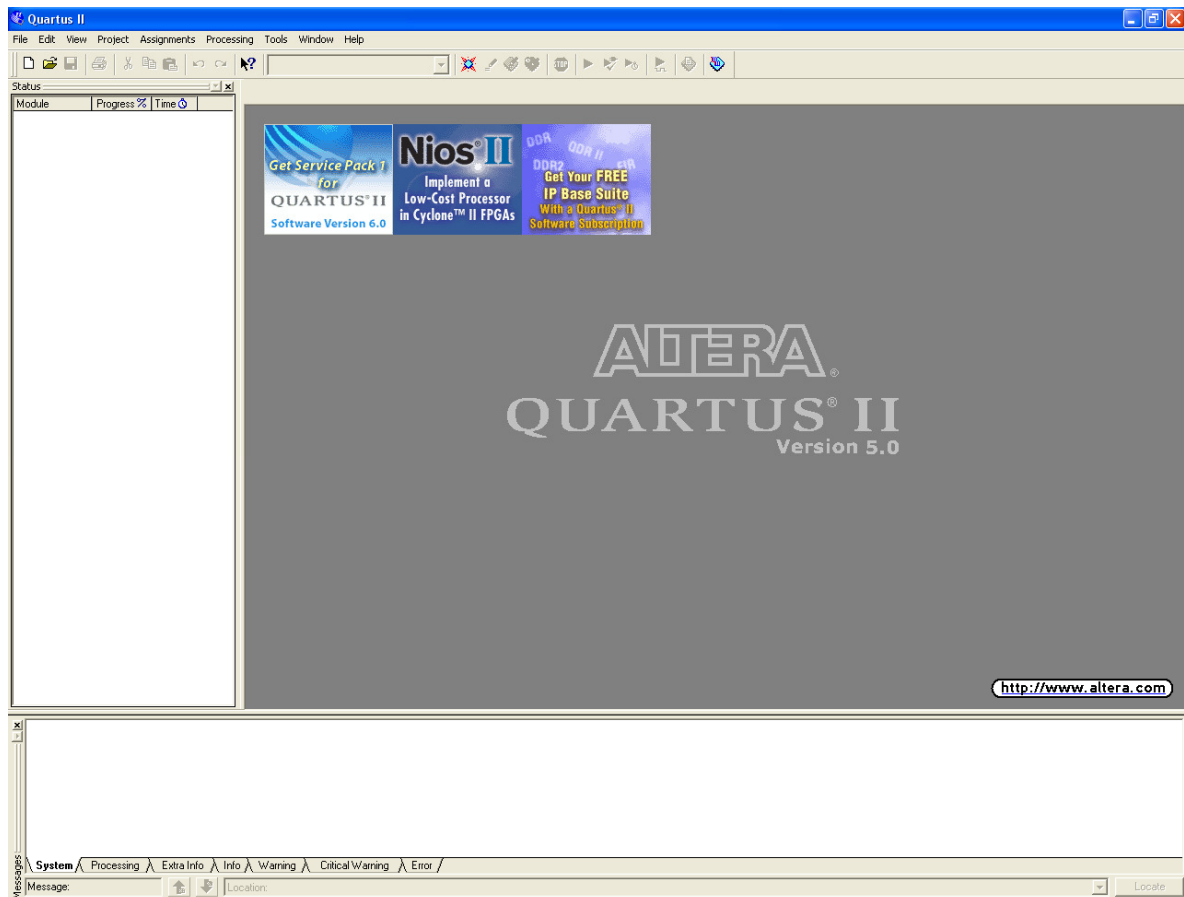
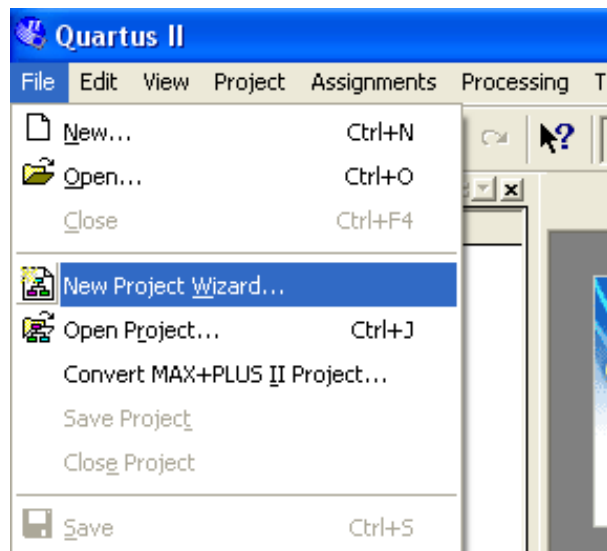


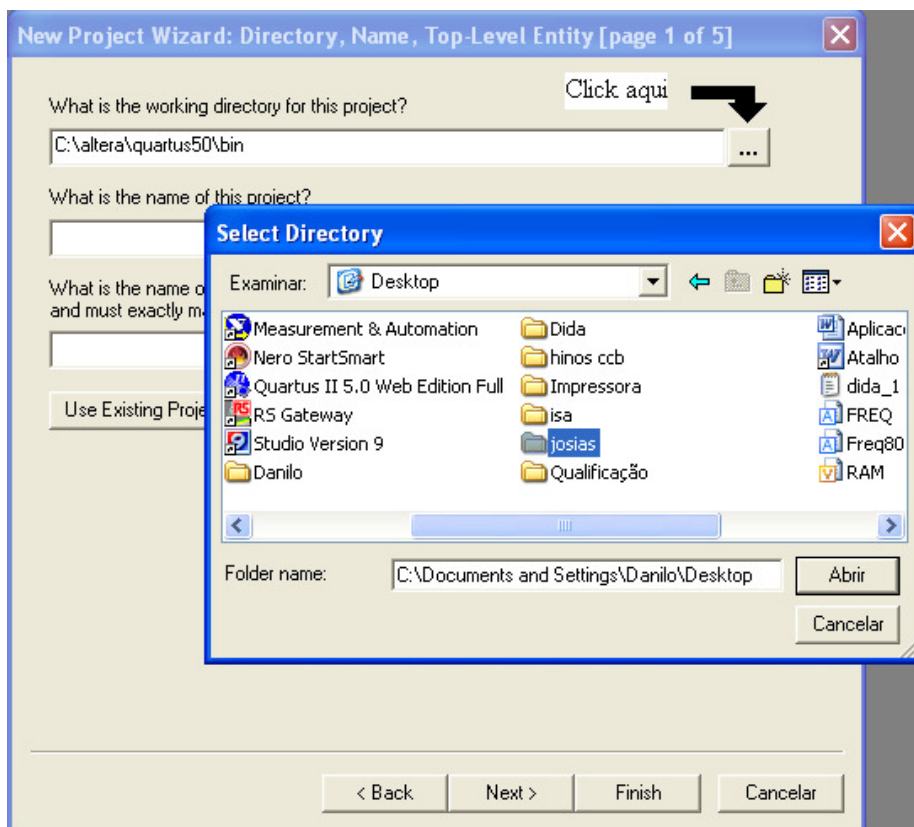
Figura 2.1- Tela inicial do Quartus II

Isto abrirá a caixa de diálogo do “New Project Wizard”. A primeira tela pede que sejam fornecidos os nomes do diretório de funcionamento do projeto, o nome do projeto e o nome da entidade do nível superior no projeto. É necessário preencher todos estes campos com a informação relevante. Para uma melhor organização deve-se criar na pasta **USUÁRIOS** uma pasta com sua área e em seguida criar uma pasta exclusiva para projeto que será realizado no momento, ou seja para cada projeto serão criadas pastas diferentes.



**Figura 2.2- Criando Projeto - Passo 1**

Isto é necessário devido ao grande número de arquivos gerado pelo “Quartus”. Para o nome do projeto recomenda-se que este seja informativo do conteúdo do projeto. A Figura2.3 ilustra este processo.



**Figura 2.3 - -Primeira tela da caixa de diálogo ‘New Project Wizard’**

A segunda tela pede que sejam adicionadas partes ao projeto que eventualmente tenham sido projetadas anteriormente. Caso não exista nenhuma parte do projeto já realizada, simplesmente pressiona-se a tecla “Next” para saltar esta etapa. A tela 2 é mostrada na Figura 2.4.

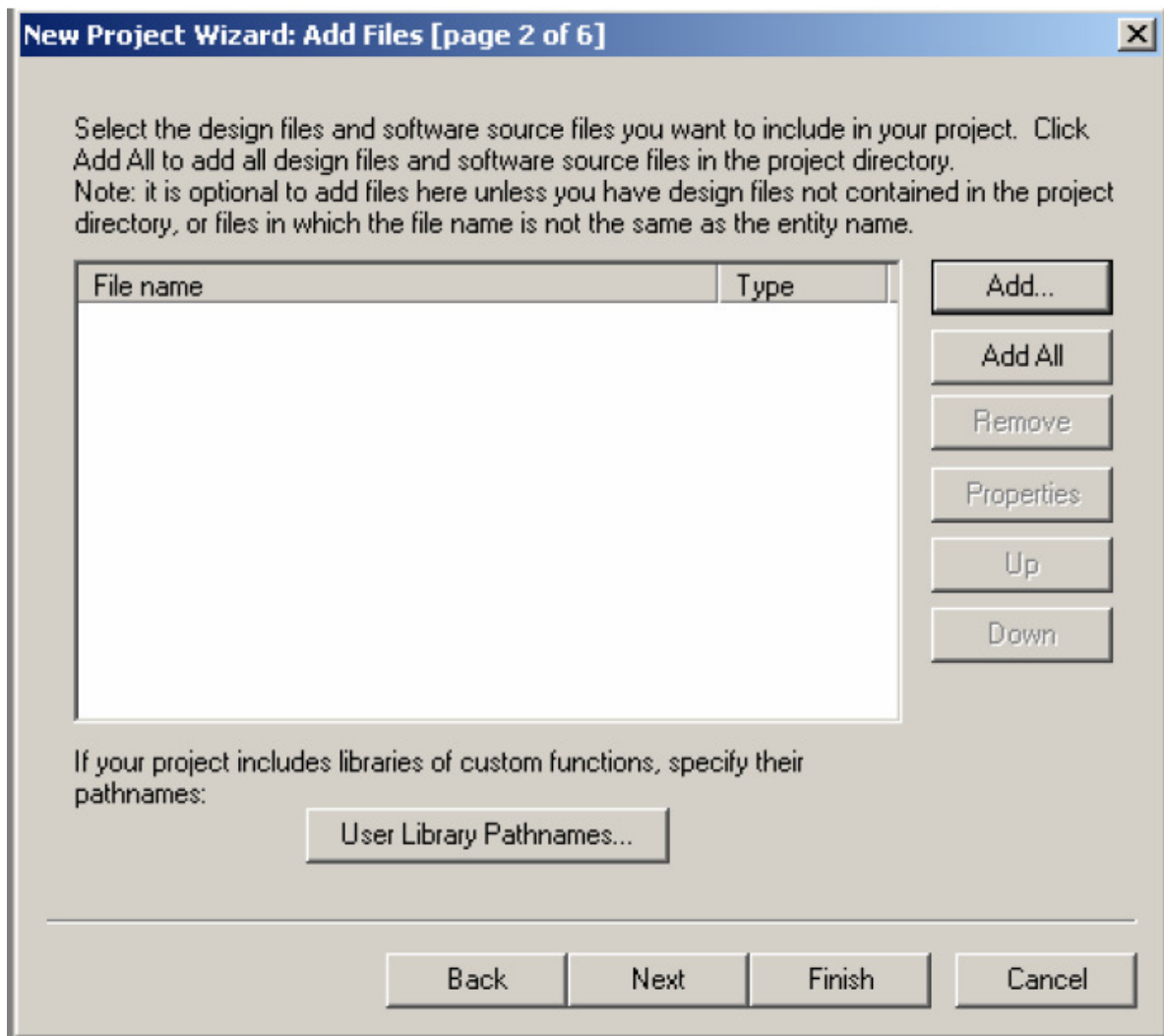


Figura 2.4-segunda tela da caixa de dialogo 'New Project Wizard'

A tela 3 da caixa de dialogo '**New Project Wizard**' solicita informação sobre a família do dispositivo que será utilizado no projeto. Para a maioria dos projetos em SEL384, será selecionado o dispositivo da família "MAX7000S" e em seguida o dispositivo EPM7128SCL84-7. Esta etapa é mostrada em Figura 2.5.

O Quartus permite que os usuários familiarizados com outras ferramentas de PLD integrem seus projetos naquelas ferramentas com projetos gerados no Quartus II. A tela 4 pergunta basicamente se existe outras ferramentas aparte do Quartus II que planeja-se usar durante o projeto. Caso não haja nenhuma ferramenta a ser usada, simplesmente pula-se este passo pressionando a tecla "**Next**". A tela 4 é mostrada na Figura 2.6.

Finalmente a tela 5 informa que '**New Project Wizard**' está terminado e o projeto novo com os ajustes mostrados está criado. Esta etapa é mostrada na Figura 2.7.

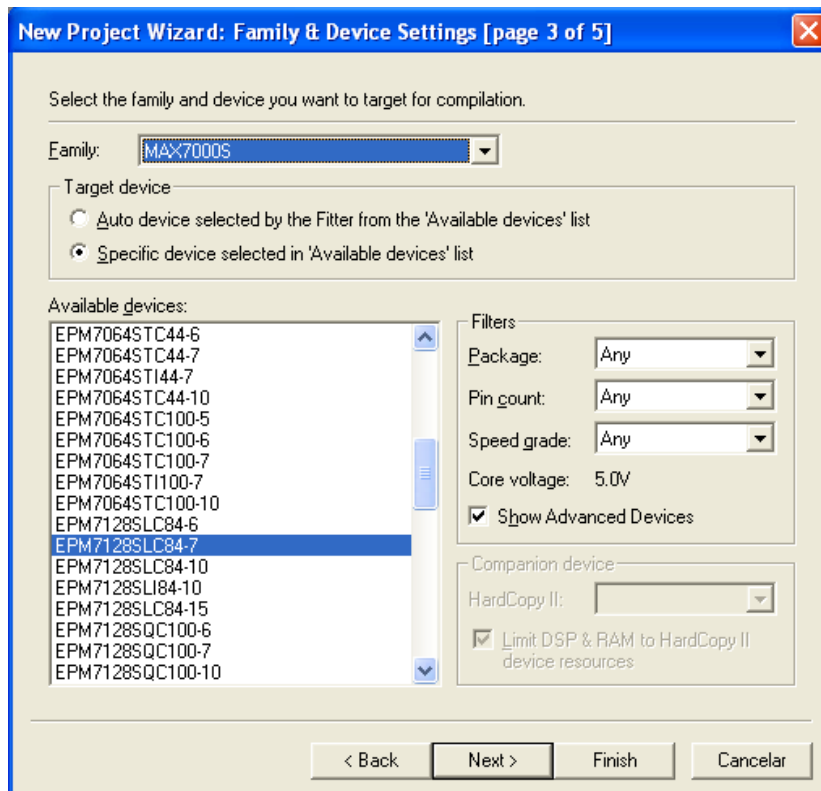


Figura 2.5-Terceira tela da caixa de dialogo 'New Project Wizard'

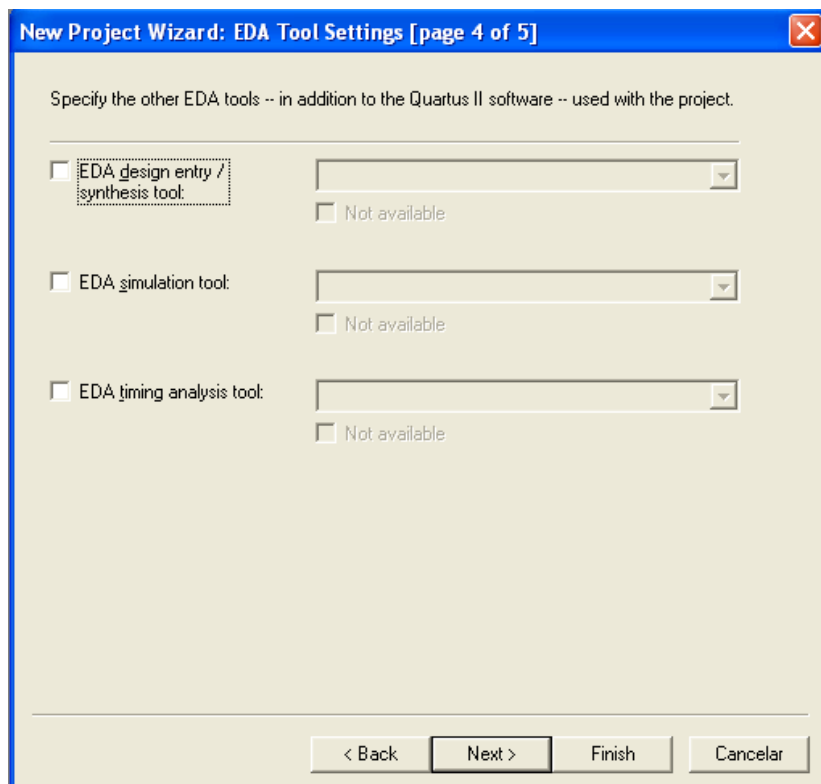


Figura 2.6 - Quarta tela da caixa de dialogo 'New Project Wizard'

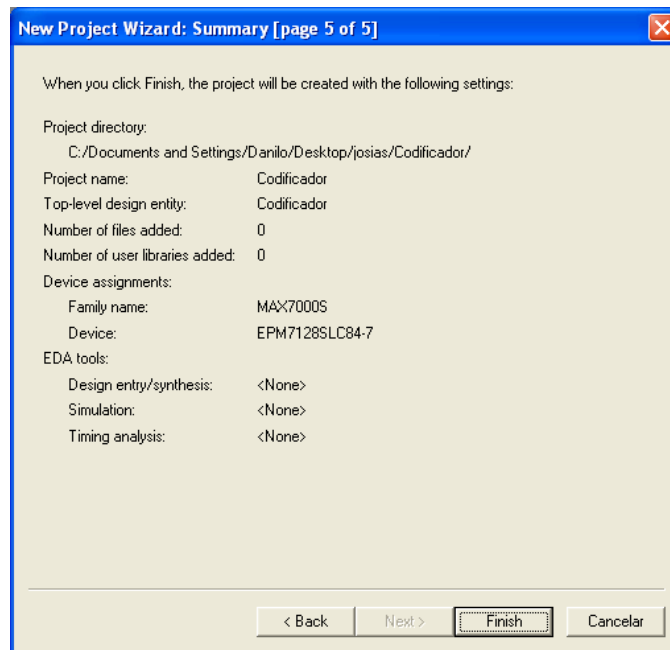


Figura2.7 - Quinta tela da caixa de dialogo 'New Project Wizard'

### 3. Criado um projeto em esquemático:

Uma vez criado o espaço do projeto, o próximo passo agora é criar o arquivo .bdf de projeto o qual se transformará após a compilação em um projeto. Nessa etapa do curso será utilizado o “**Block Diagram/Schematic File**” como método de projeto. Para criar um arquivo novo de projeto, na barra de ferramentas em “**FILE**” seleciona-se o “**New**” o qual irá abrir a caixa de dialogo “**New File**” mostrada na Figura 3.1.

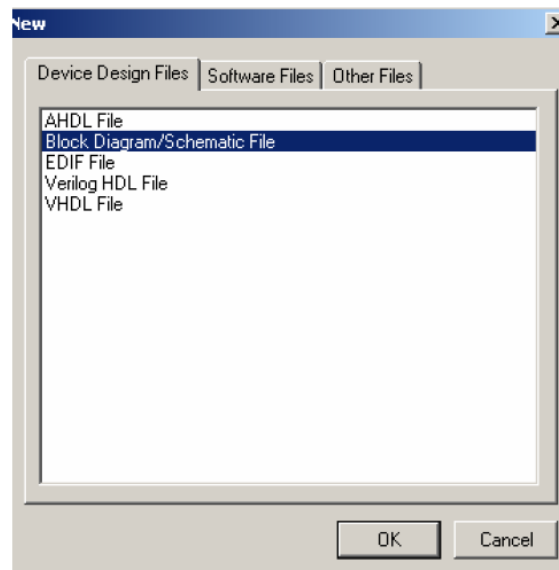


Figura 3.1- Criando um novo esquemático baseado em “design file”.

Uma vez selecionado o “**Block Diagram/Schematic File**” e pressionado o “**OK**”, o Quartus II abrirá um editor esquemático com uma

disposição das ferramentas do esquemático arranjadas em “**Sidebar**”. A Figura 3.2, mostra o editor esquemático e as ferramentas relacionadas presentes no toolbar. O significado de cada botão da barra de ferramentas (“**Symbol Tool**”). ) do esquemático estão mostrados na Figura 3.3. Caso a barra de ferramentas do esquemático mostrada na Figura 3.2 não apareça, escolher na barra de ferramentas do software a chave “**Tools**”, depois “**Customize...**” então abrirá uma janela, mostrada na Figura 3.4, onde têm-se a opção de se escolher várias barras de ferramentas. A ferramenta para edição do esquemático é a “**Block & Symbol Editors**”.

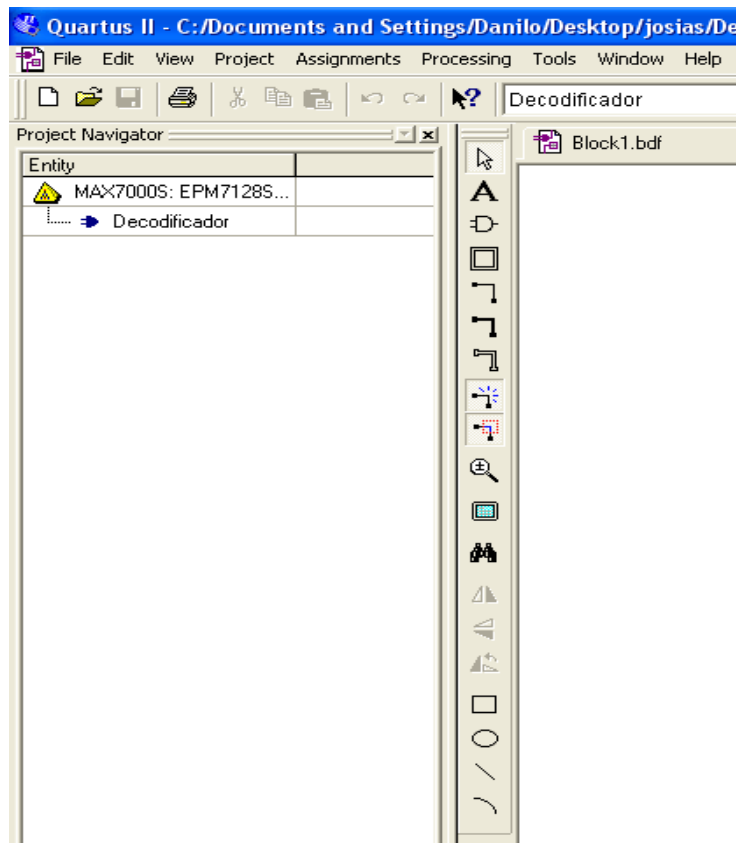
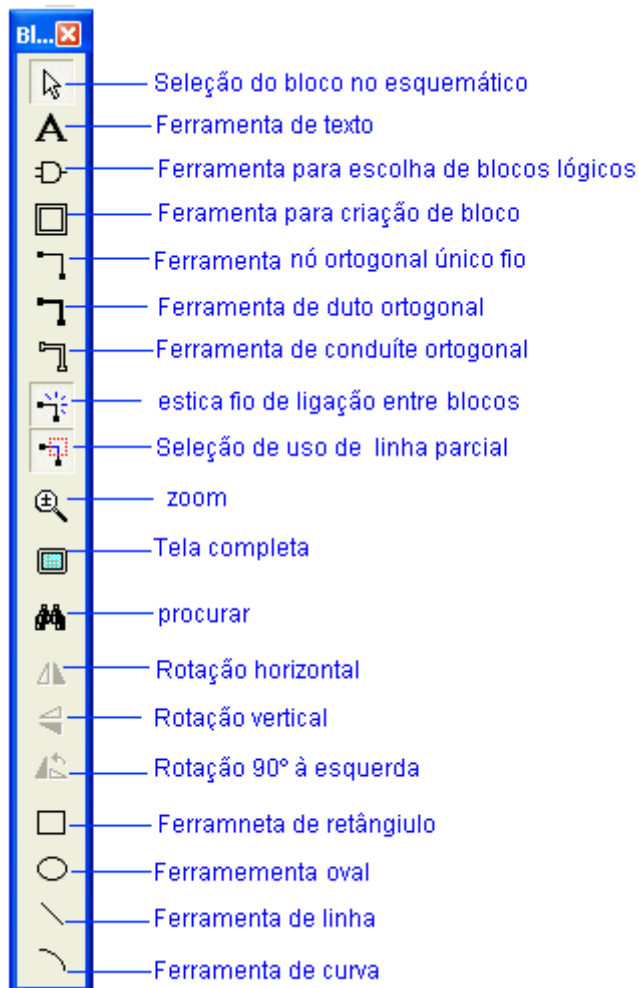
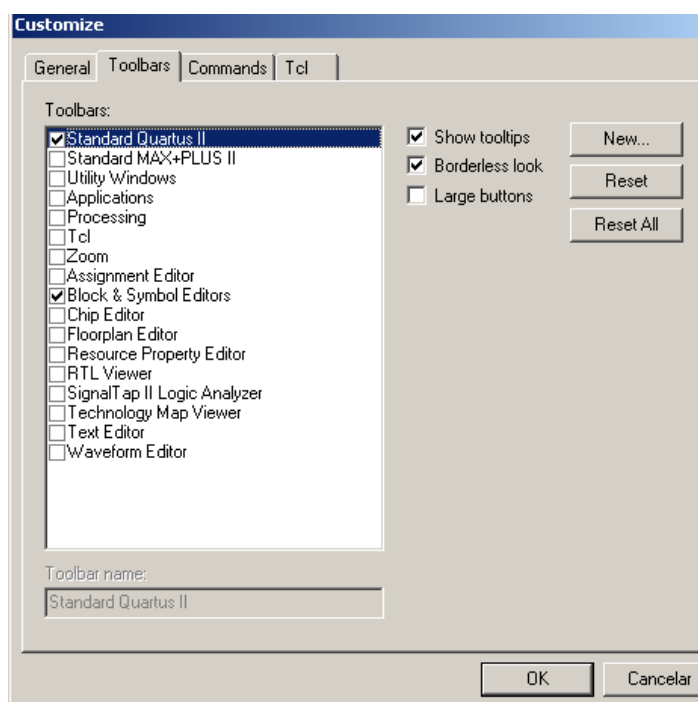


Figura 3.2 Ferramentas do editor esquemático.



**Figura 3.3** Significado dos botões da barra de ferramentas do esquemático.




**Figura 3.4** Janela para escolha da barra de ferramentas a serem visualizadas.



### 3.1 Inserindo um símbolo no projeto:

Um arquivo .bdf, esquemático pode conter tanto **símbolos blocos** criados pelo projetista(explicado em uma seção posterior), como símbolos esquemáticos “ordinários”. O software Quartus II fornece símbolos para uma variedade de funções lógicas, incluindo primitivas, funções de bibliotecas de Módulos Parametrizados(LPM), e outras megafunções.

Para entrar com uma porta AND de duas entradas os passos seguintes devem ser seguidos:

1. Para aparecer a janela com os símbolos e bibliotecas disponíveis para o projeto, pode-se tanto clicar duas vezes com o botão direito do mouse em qualquer espaço em branco do editor de texto, como clicar no botão  da barra de ferramentas. A janela que se abre é mostrada na Figura 3.6.

2. Na lista “Libraries” clicar no ícone + para expandir e aparecer os subitens, então da mesma maneira expandir a pasta “**primitives**” e a “**logic**”.

3. Na pasta logic. Selecionar a primitiva **AND2**. Uma réplica do símbolo aparece na caixa de diálogo, como mostra a Figura 3.7.

4. Clicar “**OK.**” E um símbolo **AND2** é ligado ao ponteiro.

5. Clique o ponteiro na posição de projeto na janela do Editor esquemático e insira o símbolo **AND2** dentro do arquivo de projeto. Para desconectar o ponteiro, pressionar a tecla “**Esc**”, ou clicar com o botão da direita do mouse aparecerá uma janela coma as opções “**insere here**”, para inserir o símbolo e “**cancel**” para desconctar o símbolo do ponteiro.

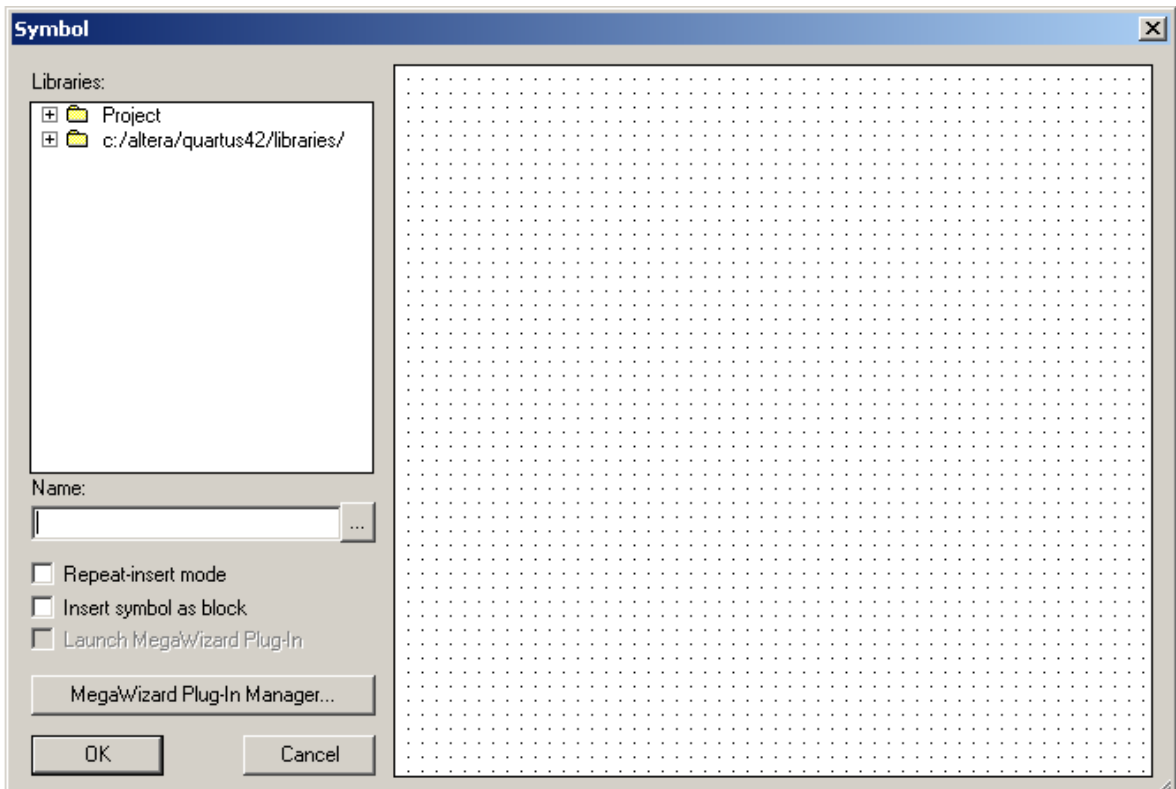
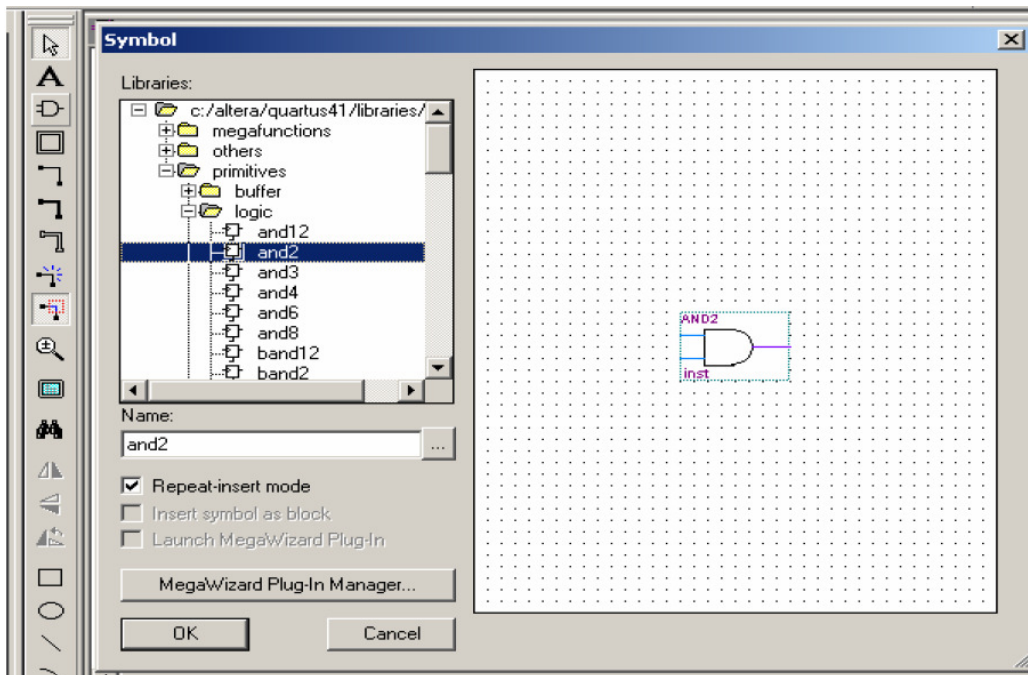
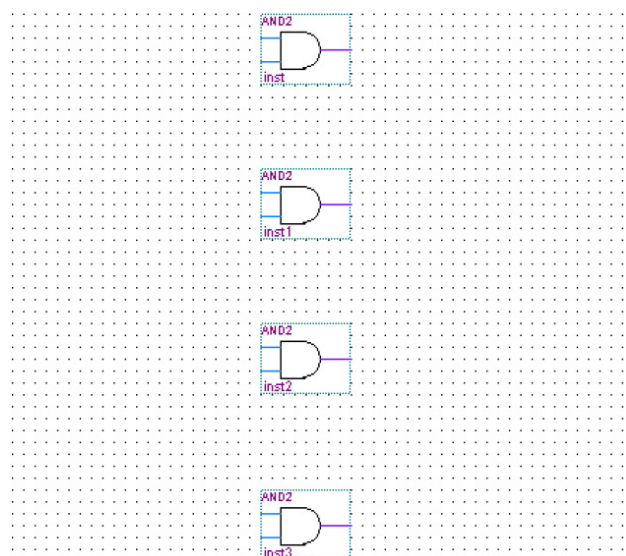


Figura 3.6 caixa com as bibliotecas e símbolos para editor esquemático.

No exemplo do projeto do decodificador, será utilizado o “**Symbol Tool**” para colocar todos os elementos da lógica requeridos no circuito decodificador, no caso são quatro portas “AND” e duas portas “NOT” como também pinos de entradas e saídas. As figuras 3.8( a – d) ilustram este processo. Os pinos de entrada e saídas são requeridos no caso em que se deseja ter acesso externo à essas entradas e saídas. Figure 3.9 mostra todos os elementos da lógica, sem fiação, e a disposição do projeto na área do esquemático.



**Figura 3.7** prévia do símbolo escolhido para esquemático.



**Figura 3.8a.** Inserção de portas and no projeto através da primitiva “AND2”

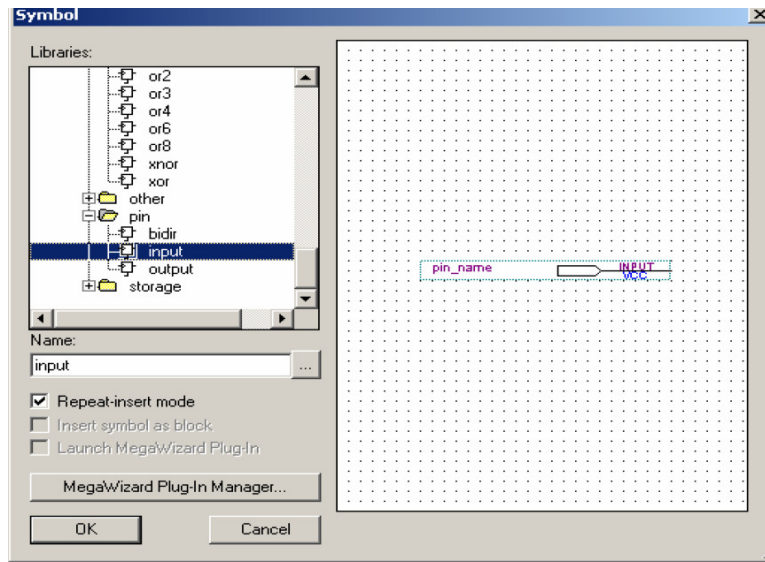


Figura 3.8b. Inserção de pinos de entrada no projeto através da primitiva “INPUT”.

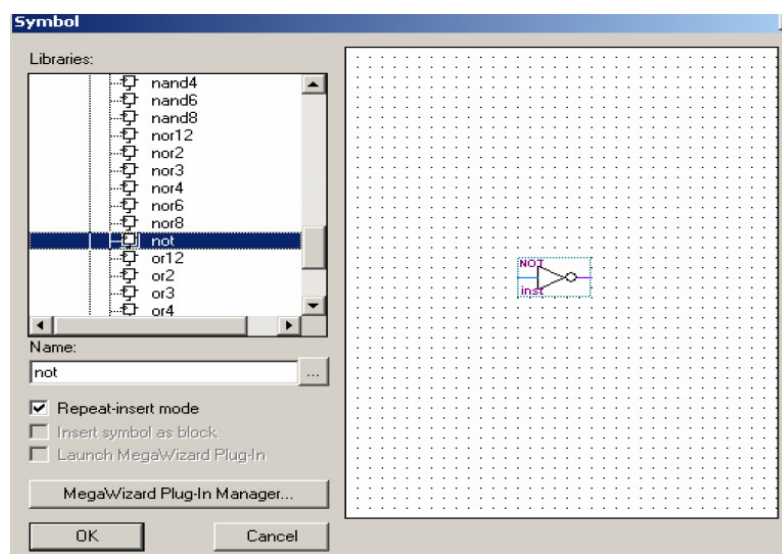


Figura 3.8c. Inserção de porta not no projeto através da primitiva “NOT”.

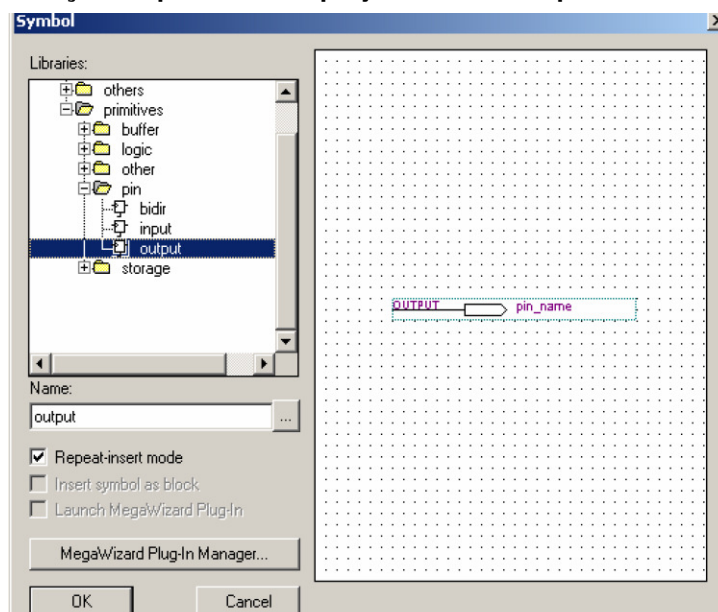


Figura 3.8d. Inserção de pinos de saída no projeto através da primitiva “OUTPUT”.

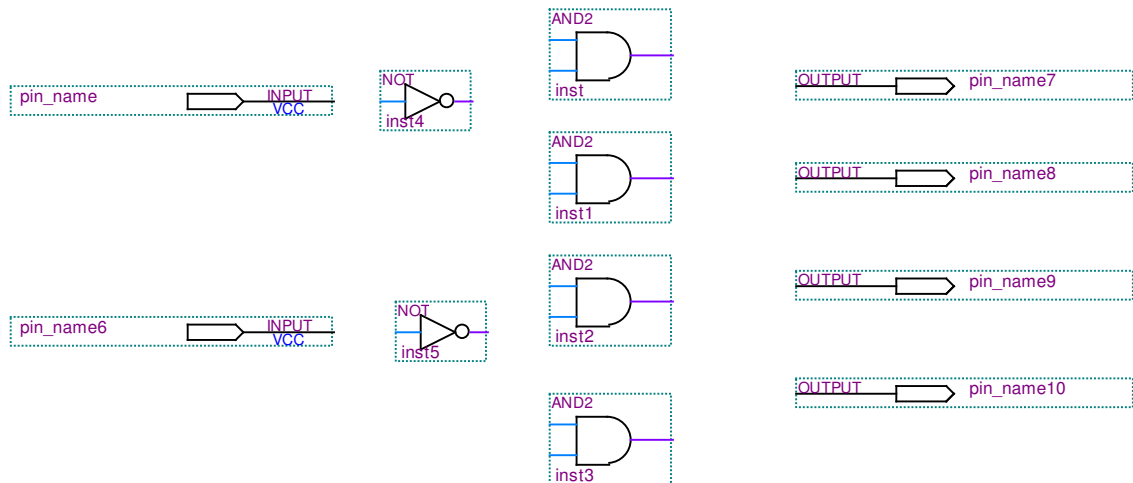


Figura 3.9 Todos os elementos inseridos no editor esquemático

### 3.2 Nomear pinos de entrada e saída:

Após inserção dos pinos de entradas e saídas é necessário nomeá-las. Para isso clicar duas vezes sobre a figura do pino com o botão da esquerda do mouse e então uma janela como mostra a Figura 3.10 irá aparecer. Para colocar o nome, no caso **A**, onde aparece **pin\_name** e clicar em “**OK**”. E, então após nomear-se as entradas e saídas a projeto no esquemático fica como mostra a Figura 3.11.

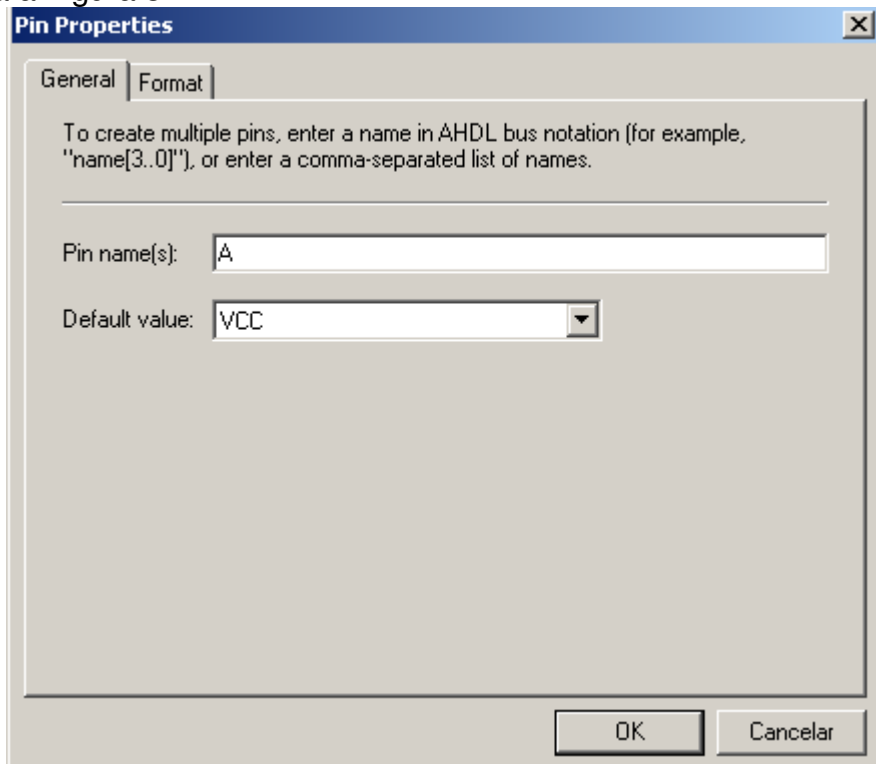


Figura 3.10 janela para nomear pinos de entrada e saída.

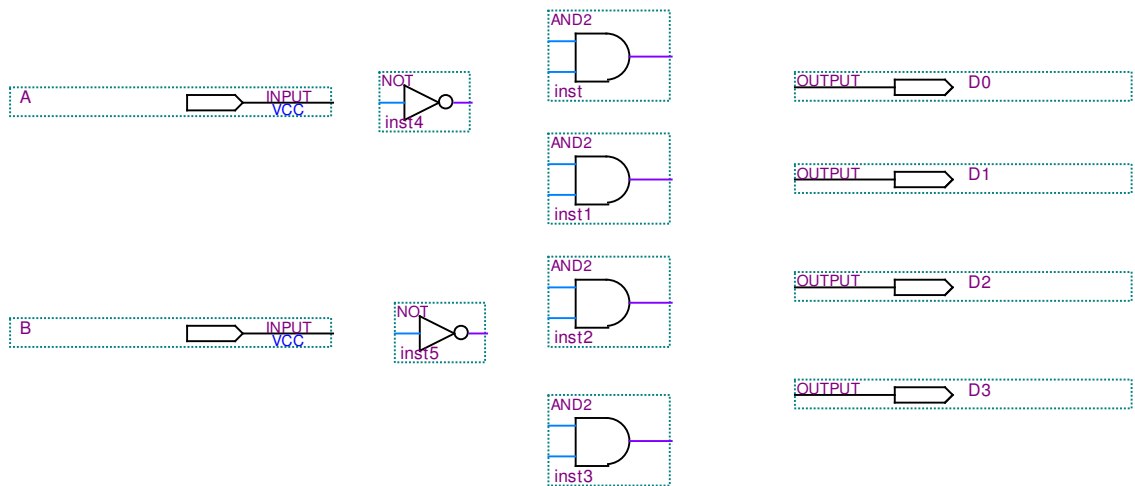



Figura 3.11 Projeto esquemático com os pinos de entradas e saídas nomeados.

### 3.3 Conectando os diversos componentes do projeto:

Após inserir todos os símbolos deve-se interligá-los. Para isso escolhe-se na barra de ferramentas o botão  para interligar com apenas um fio os diversos blocos. E então o projeto final do decodificador fica como mostra a Figura 3.12, com todos os elementos interconectados.

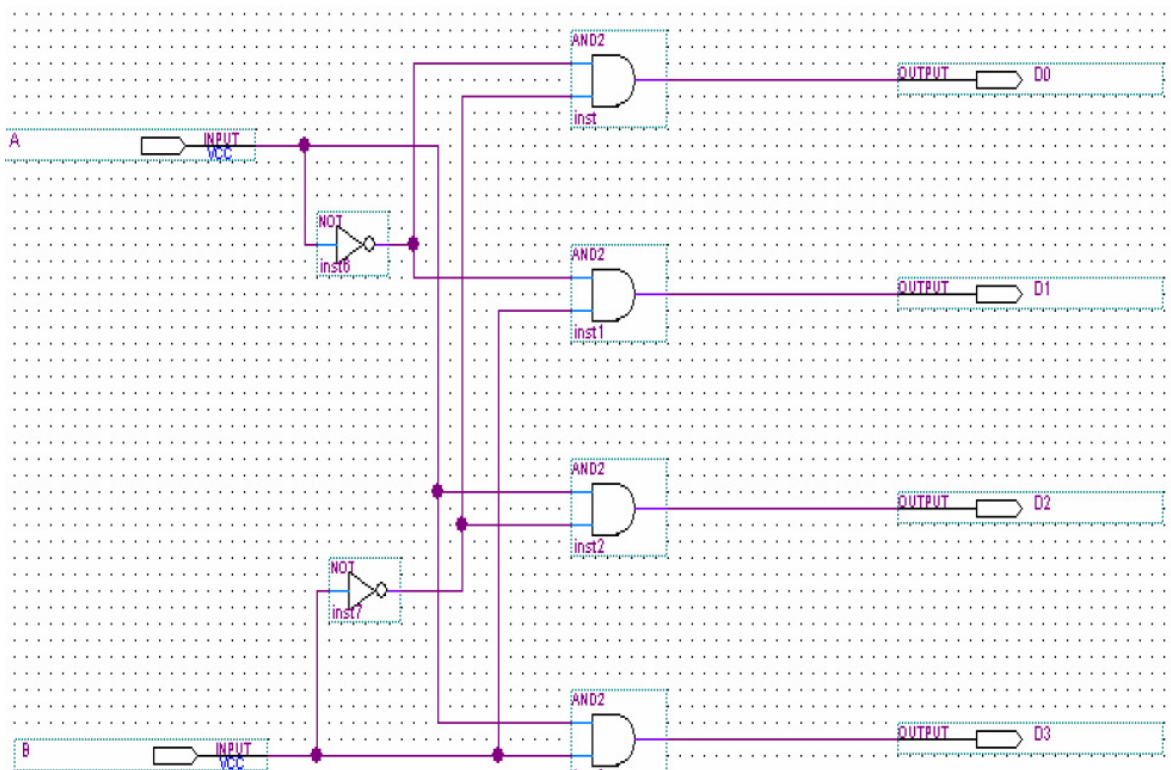


Figura 3.12 projeto esquemático final do decodificador.

### 3.4 Salvando o projeto:

O próximo passo é salvar o projeto. Para isso escolhe-se na barra de ferramentas do software a opção “FILE” e “Save Project”. Deve-se salvar o projeto na pasta em que foi criada com o mesmo nome do projeto como mostra a Figura 3.13.

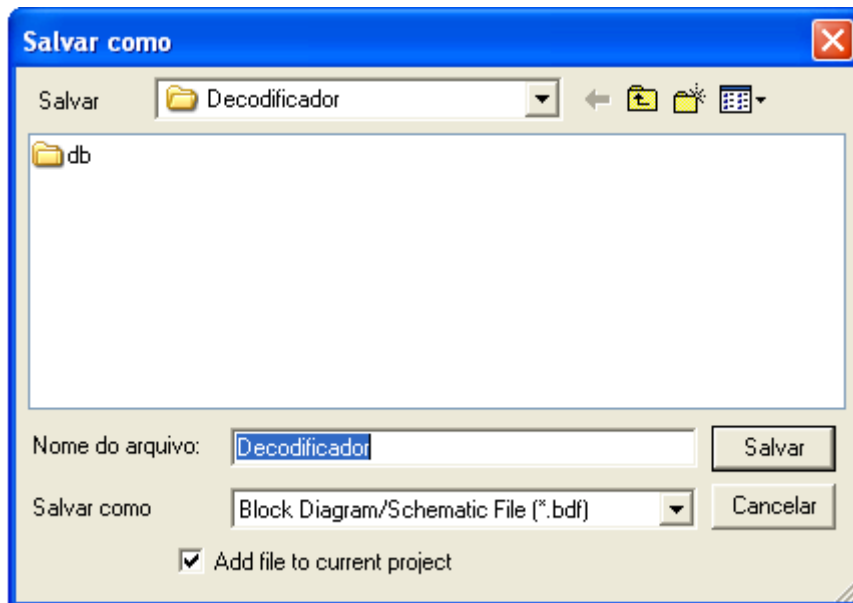
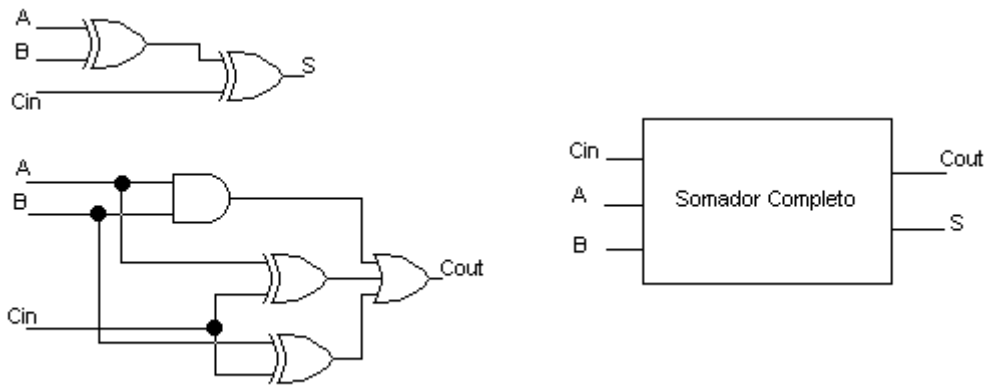


Figura 3.13 Janela para salvar o projeto decodificador.


### 3.5 Criando um bloco :

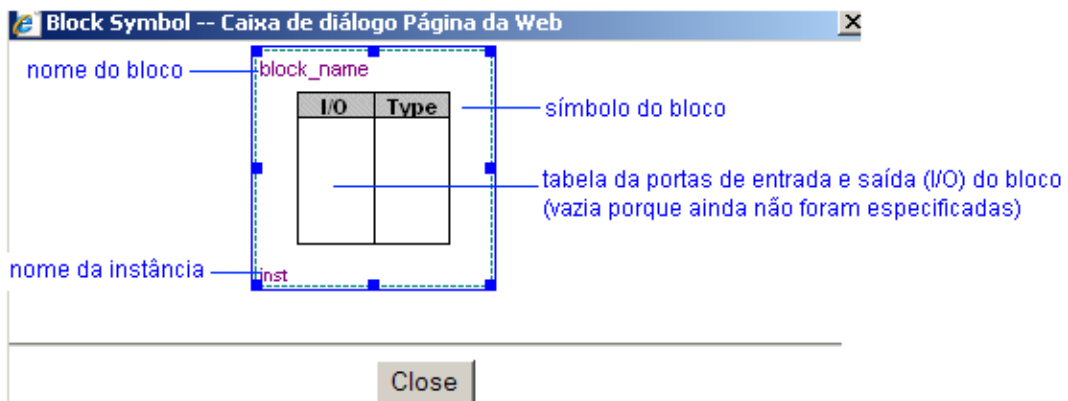
Quando um projeto é extenso, muitas vezes é útil criar blocos de partes deste projeto, de tal maneira que sejam vistas como bloco e não mais seus detalhes internos do circuito. Como exemplo tem-se na Figura 3.14a o esquema de um somador completo o qual foi transformado em um diagrama em blocos na Figura 3.14b. Portanto, só tem-se acesso às entradas e às saídas.




**Figura 3.14 (a)Circuito de um somador completo de 1bit;  
(b) Diagrama em bloc de um somador completo de 1 bit.**

Para criar o bloco os passos seguintes devem ser seguidos:

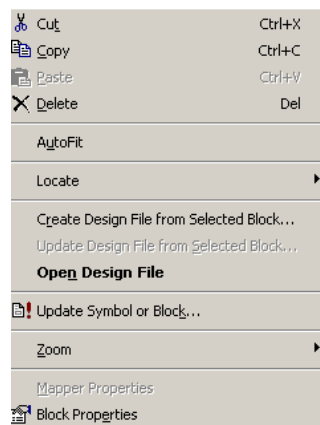
1. Os passos do item 2 devem ser todos executados para criar uma pasta para o projeto de hierarquia máxima com o nome **somacomp**, mesmo nome do projeto.
2. Na barra de ferramentas do editor esquemático  "Block Tool" .
3. Clicar no espaço em branco no editor esquemático e abrir um retângulo com a ferramenta "Block Tool" atada ao ponteiro do tamanho que se deseja, como mostra a Figura 3.15.



**Figura 3.15 janela para criação do bloco.**

4. Clicar no botão  na barra de ferramentas e então clicar duas vezes sobre "**block\_name**" para trocar o nome do bloco para o nome que se deseja, no caso **somacomp**.
5. Pode-se também clicar com o botão da direita do mouse sobre o bloco e então uma janela com as propriedades do bloco se abrirá, como mostra a Figura 3.16, e então escolhe-se nessa janela a opção "**Block Properties**" e então uma nova caixa se abre, mostrada na Figura 3.17, onde pode-se nomear o bloco na opção "**General**" e nomear entradas e saídas(Figura 3.18).

6. Nessa mesma caixa, na opção “I/O”, **deve-se nomear as entradas e saídas**. Para cada entrada deve-se colocar o nome e o tipo , **INPUT, OUTPUT ou BIDIR** em “**Type**”, em seguida clicar em “**ADD**”, para adicionar. Fazer o mesmo procedimento com as saídas, como mostra a Figura 3.18.
7. Quando terminar de nomear todas as entradas e saídas clicar em “OK”, então aparecerá o bloco com as propriedades especificadas como mostra a Figura 3.19.
8. Com o botão da direita do mouse clicar uma vez no bloco a janela da Figura 3.16 aparecerá novamente, escolher “**AutoFit**” para ajustar o tamanho do bloco proporcionalmente à tabela de entradas e saídas, assegurando que todos os dados do bloco possam ser visíveis.
9. Para criar o projeto do somador completo, clicar com o botão da direita do mouse uma vez sobre o bloco, e então quando a janela mostrada na Figura 3.16 se abrir, escolher a opção “**Create Design File from Select Block...**”. A janela da Figura 3.20 irá aparecer, e então escolhe-se a opção “**schematic**” e clica em “**OK**”. Um editor esquemático irá se abrir com as especificações (número de entradas e saídas) escolhidas para o bloco, como mostra a Figura 3.21.
10. Deve-se então salvar esse bloco na pasta do projeto esquemático e em seguida continuar nos passos adiante (itens seguintes) para finalizar e implementar o projeto.



**Figura 3.16 Janela para modificar as propriedades do bloco.**



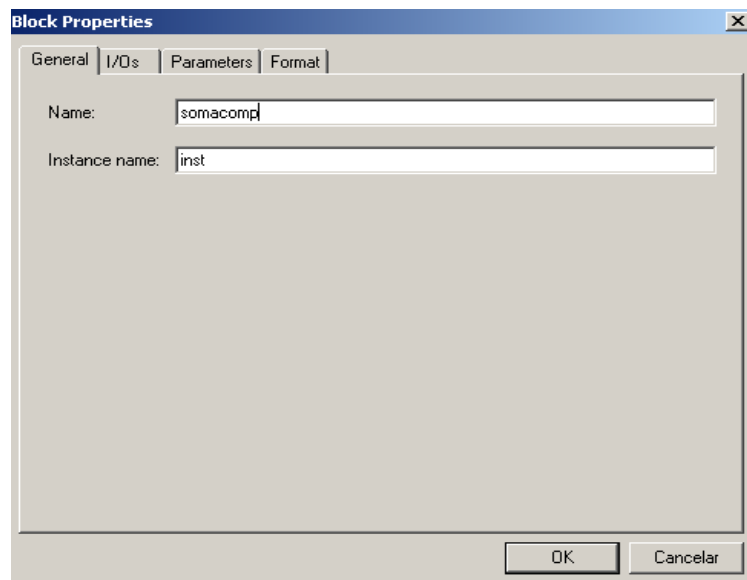


Figura 3.17 Caixa de seleção das propriedades do bloco: nomear bloco.

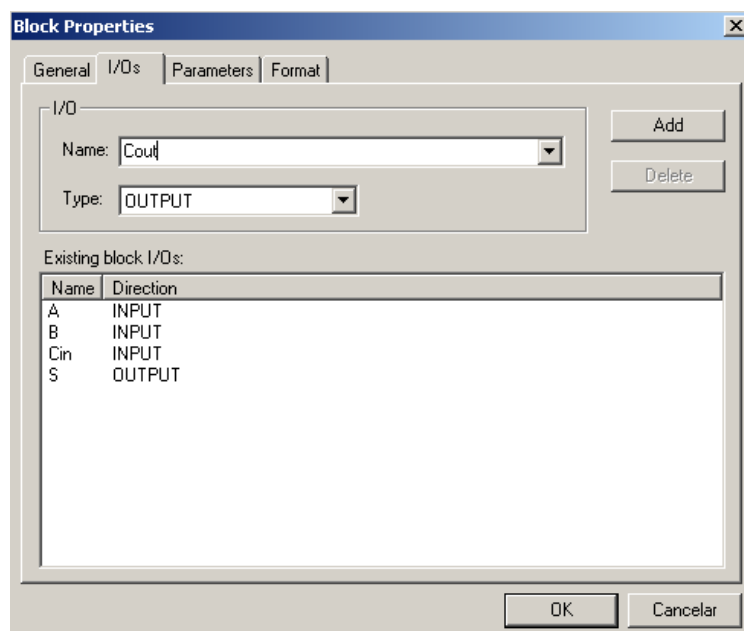


Figura 3.18 nomeando entradas e saídas do bloco

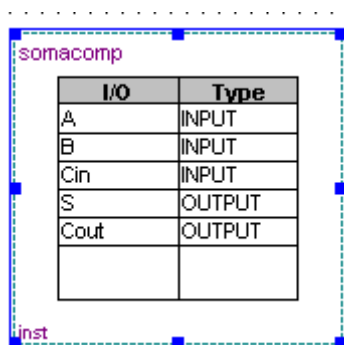


Figura 3.19 Bloco no editor esquemático com as propriedades especificadas .

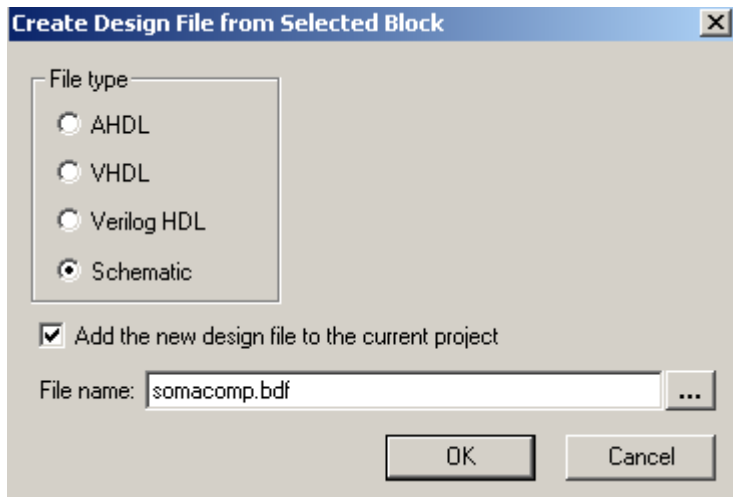



Figura 3.20 Janela para escolha do tipo de projeto do bloco criado.



Figura 3.21 Editor esquemático criado para o bloco somador completo.

Para interligar blocos em um projeto seguir os passos:

1. Clicar na barra de ferramentas no botão conduíte  e ligar um bloco ao outro como mostra a Figura 3.22 .
2. Em seguida especificar as propriedades do conduíte, ou seja, quais sinais do bloco1 que ele está interligando ao bloco2. Para isso, clicar em cima do conduíte para selecioná-lo e com o botão da esquerda do mouse clicar sobre o conduíte, onde vai aparecer uma caixa com a opção “**properties**”. Ao escolhê-la vai aparecer uma janela, mostrada na Figura 3.24, onde deve-se indicar quais sinais dos blocos estão interligados.
3. Nessa janela, pode-se dar nome ao conduíte, nome ao sinal, e indicar qual sinal do bloco1 está ligado ao bloco2, como mostra a Figura 3.25. E também têm-se a opção de mudar cor e tipo do texto.
4. Após as escolhas necessárias clicar em “**OK**” e então o esquemático apresenta o conduíte com as propriedades escolhidas (Figura3.26).
5. Esse mesmo procedimento deve ser feito para os pinos de entradas e saídas como mostra a Figura 3.27.

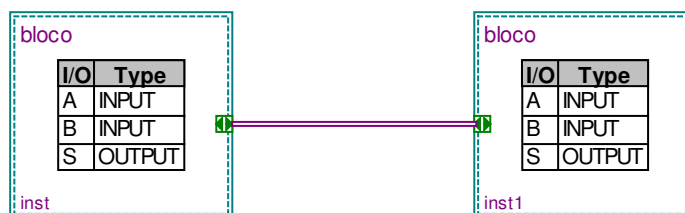


Figura 3.22 Ligação por conduíte de um bloco à outro.

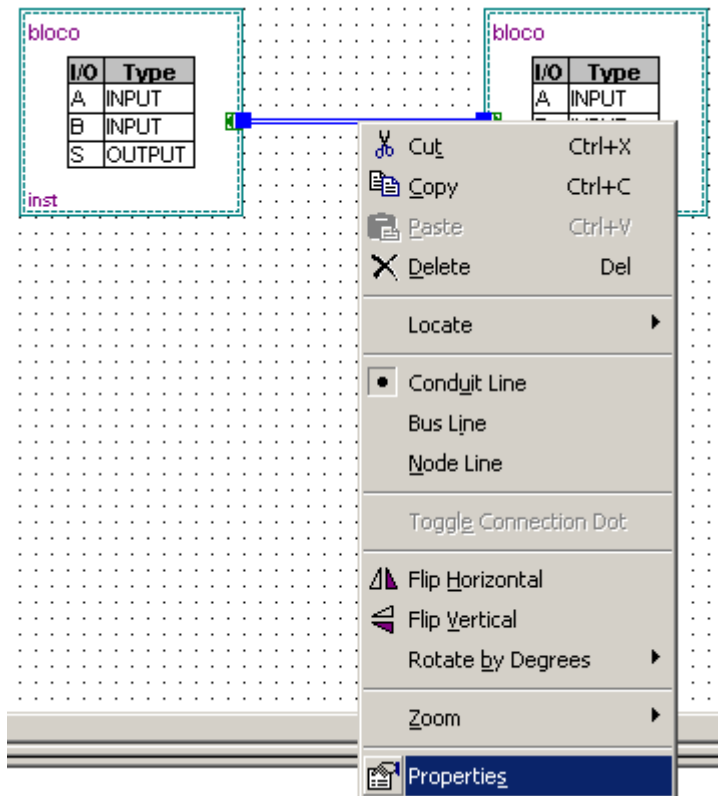


Figura 3.23 Caixa com as opções de escolha das propriedades do conduíte.

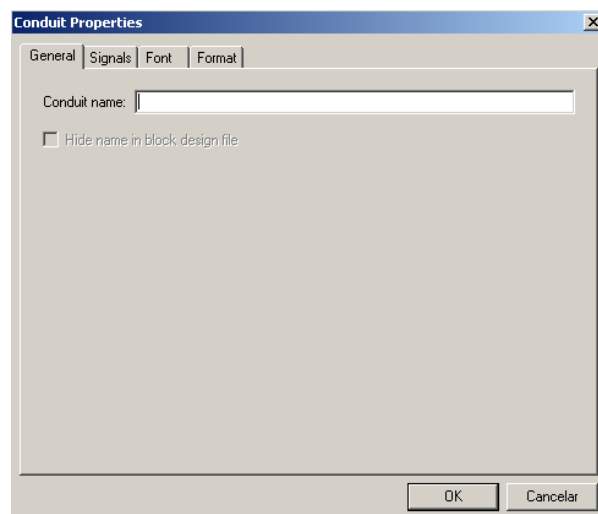


Figura 3.24 Tela para especificar as propriedades do conduíte.

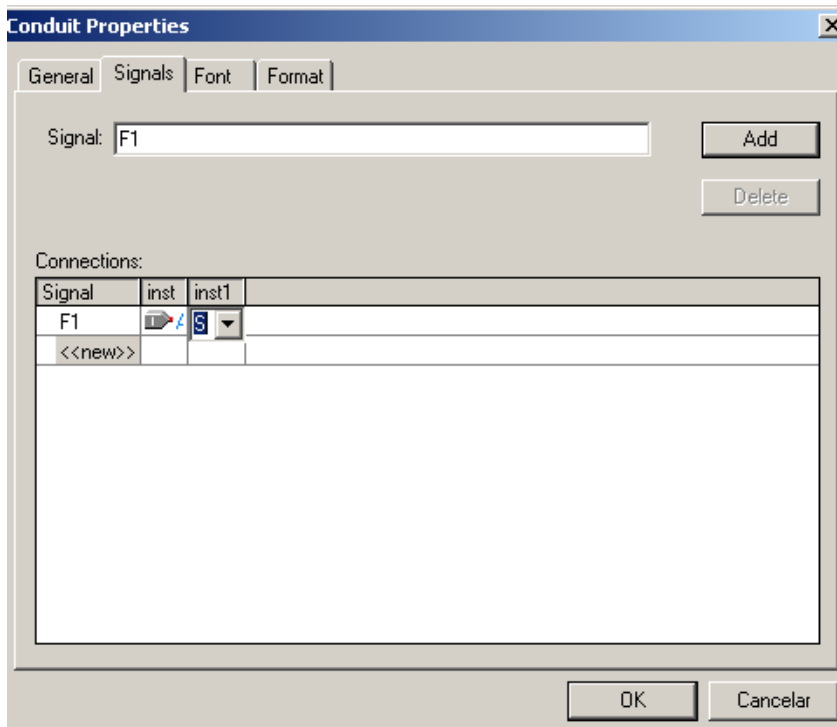


Figura 3.26 Indicando os sinais dos dois blocos que estão interligados ligados.

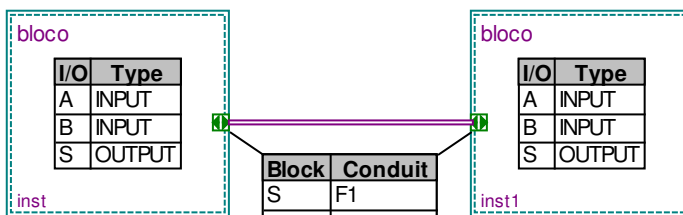


Figura 3.26 Esquemático com as propriedades do conduíte.

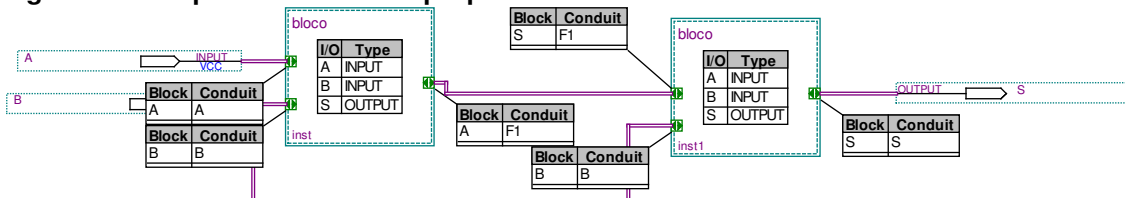


Figura 3.27 Pinos de entrada e saída interligados.

### 3.6 Criando um Símbolo para o Projeto:

Com um projeto aberto, escolher no menu **FILE** a opção **CREATE/UPDATE** e **CREATE /SYMBOL FILES FOR CURRENT FILE** . O programa cria um símbolo para o projeto em questão que irá aparecer em uma pasta **PROJECT** na biblioteca com o nome do projeto.


## 4. Compilando o projeto:

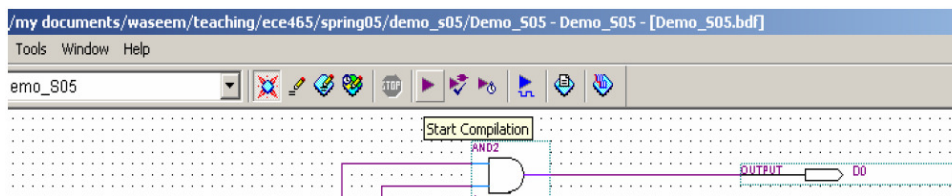
O Compilador do Quartus II consiste de um conjunto de módulos independentes que checam os erros do projeto, sintetizam a lógica, ajusta o

projeto dentro do dispositivo Altera e gera arquivos de saída para simulação, análise de tempo e programação do dispositivo. O Compilador consiste em módulos de “Analysis & Synthesis”, “Fitter”, “Assembler”, e “Timing Analyzer”, os quais podem ser corridos individualmente ou juntos.

Durante uma compilação completa, o módulo “**Compiler's Analysis & Synthesis**” primeiro extrai informação que define as conexões entre arquivos de projeto e os projetos e verifica erros básicos do projeto. Então cria um mapa organizacional do projeto e combina todos os arquivos de projeto dentro de um database que pode ser processado eficientemente. A seguir, “**Fitter**” seleciona o padrão ótimo de interconexão, atribuição de pinagem e atribuição de células lógicas necessárias para ajustar o projeto dentro do dispositivo da Altera selecionado. O “**Assembler**” então completa o processamento do projeto convertendo as atribuições do “**Fitter**” dentro de uma imagem de programação para o dispositivo. Finalmente, “**Timing Analyzer**” corre automaticamente para reportar as informações de tempo para toda a lógica no projeto.

Para compilar um projeto, deve seguir os seguintes passos:

1. Com o projeto aberto, no caso do decodificador, escolher na barra de ferramentas a opção “**Tools**”, depois “**Compiler Tool**” e “**Start**” ou simplesmente na barra de ferramentas o botão , como mostra a Figura 4.1.



**Figura 4.1 Botão de compilação na barra de ferramentas**

2. Durante a Compilação, aparecem mensagens de toda a compilação numa janela de Mensagens, como mostra a Figura 4.2. É possível selecionar uma mensagem e localizar sua fonte no arquivo de projeto ou outro arquivo.
3. Para localizar a fonte de uma mensagem gerada pelo compilador deve-se clicar na janela de mensagem no ícone + e expandí-lo para encontrar uma unidade de projeto, incluindo uma entidade. (Figura 4.3)
4. Clicar duas vezes na mensagem de erro (mostrada na Figura 4.4), o ponteiro irá mostrar qual unidade de projeto e qual símbolo (instância) é geradora do problema.

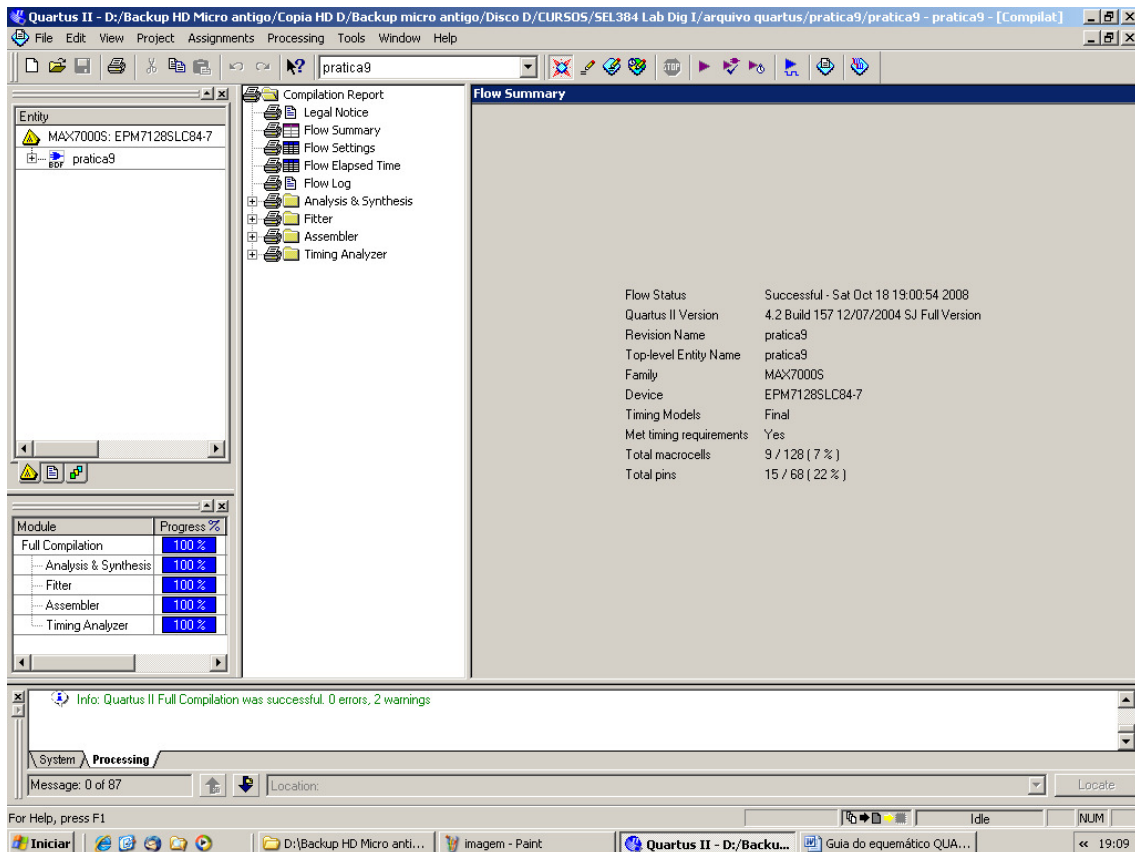


Figura 4.2 Tela gerada pela compilação de um projeto.

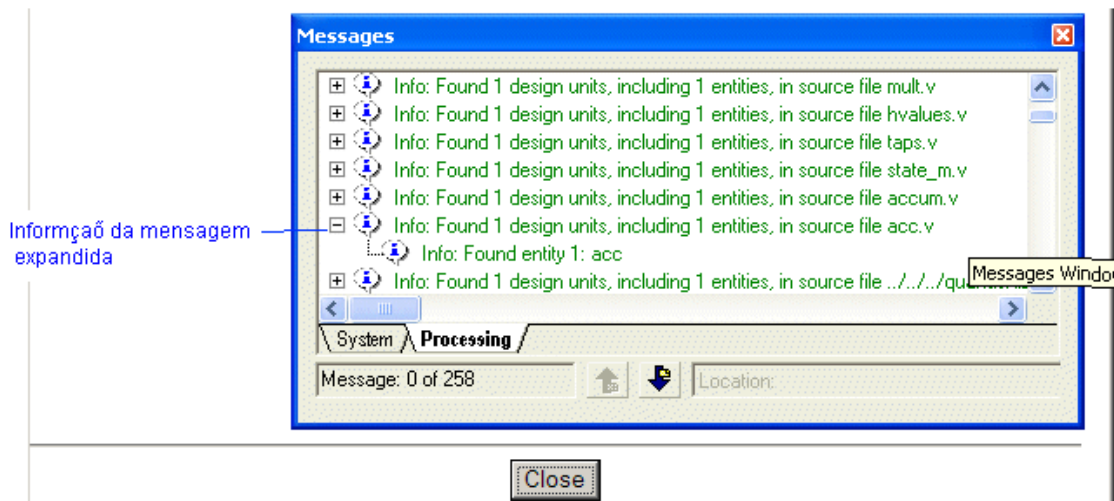


Figura 4.3 Janela com a mensagem expandida..

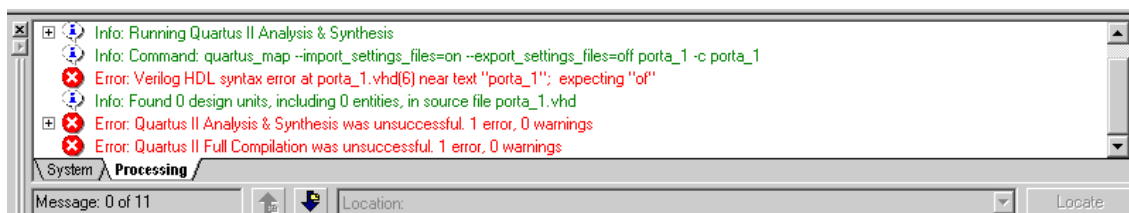


Figura4.4 Janela com as mensagens de erro.

## 5. Simulando circuitos projetados:

A simulação de um projeto se faz necessária quando o projetista quer ter certeza de que seu projeto, ou parte de seu projeto, foi logicamente projetado.

### Passo 1: criando um novo arquivo de simulação

Para criar um “**New Vector Waveform File**” extensão VWF :, seguir os passos:

1. Escolher “**New**” no menu File. A caixa de diálogo “**New**” aparece . como mostra a Figura 5.1.
2. Clicar em “**Other Files**” e selecionar “**Vector Waveform File**”, como mostra a Figura5.2.
3. Click “**OK**”, na tela da Figura 5.2 e O Editor da forma de onda da simulação irá se abrir mostrando um arquivo vazio, como mostra a Figura5.3.

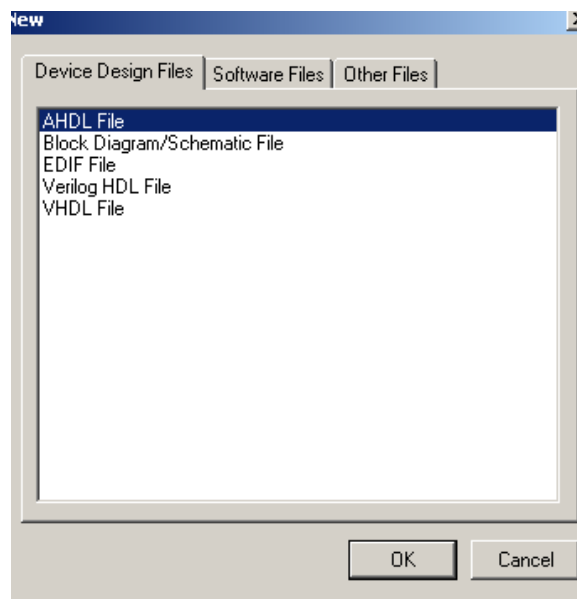


Figura 5.1 Janela da opção NEW do menu FILE.

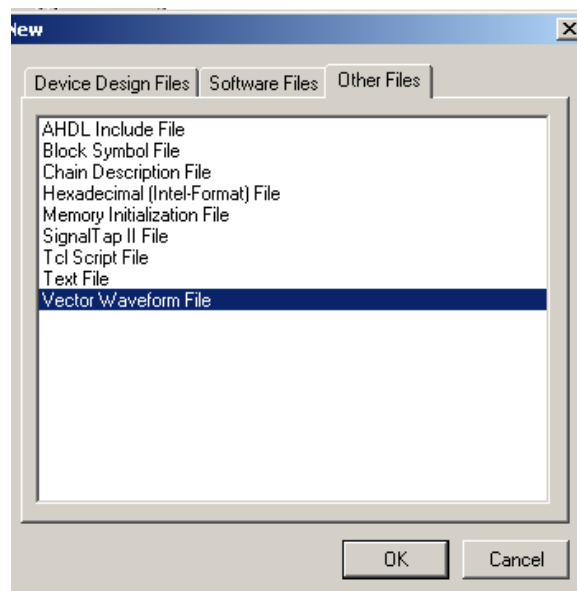


Figura 5.2 Tela para início da criação de um novo arquivo de simulação.

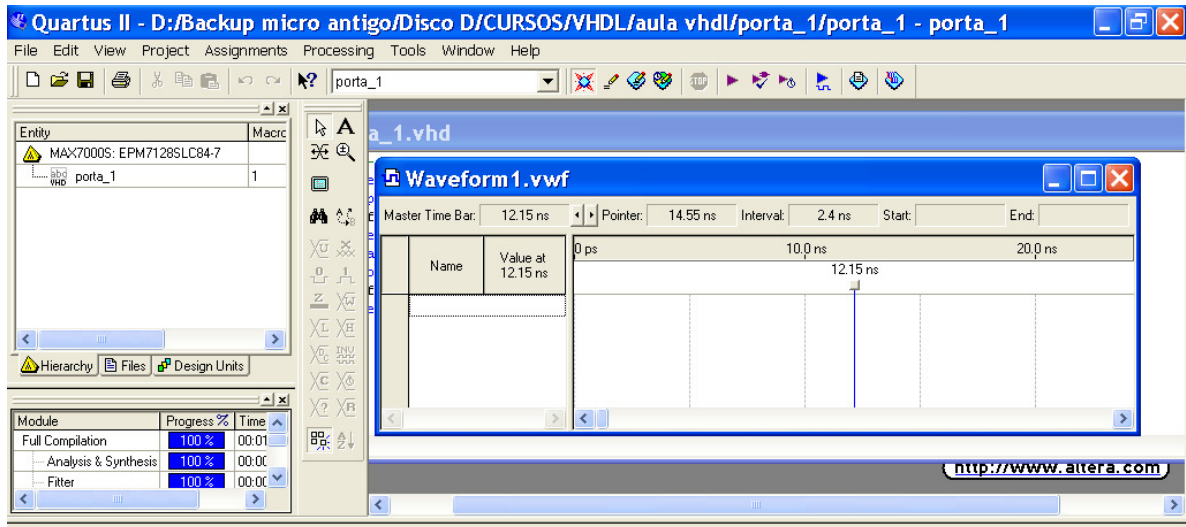


Figura 5.3 O Editor da forma de onda da simulação.

4. Para mudar o tempo final ("end time") para o arquivo, escolher no menu "Edit" a opção "End Time".
5. Na Figura 5.4, a caixa mostra o tempo "Time"(1.0) e a seleção da unidade ( $\mu$ s).
6. Clicar em "OK".
7. Para salvar o arquivo como **porta\_1.vwf**, escolher no menu "File", "Save As". A caixa de diálogo "Save As" irá aparecer.
8. Clicar em "Save."

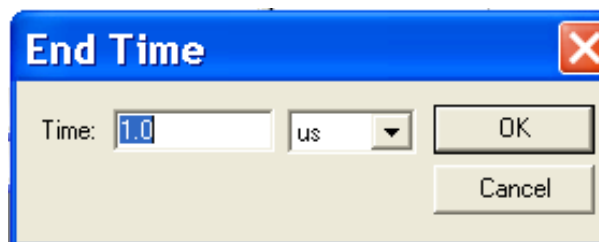


Figura 5.4 caixa de seleção do tempo final da simulação

9. Clicando em **OK** na tela da Figura 5.4 a janela da Figura 5.5 irá aparecer onde serão definidas as entradas da simulação. Clica-se com o botão da esquerda do mouse, como mostra a Figura 5.5, onde irá aparecer a janela com a opção "INSERT NODE OR BUS...". Escolhendo essa opção irá aparecer a janela mostrada na Figura 5.6. Nessa janela clica-se em "NODE FINDER" e então aparecerá a tela da Figura 5.7. Na janela "FILTER" pode-se escolher os diferentes pinos que deseja-se simular, por exemplo: pinos de entrada, saída, bidirecional, etc, ou todos como é o caso do exemplo da Figura 5.8, e então clica-se em "LIST" e então aparecerão os sinais escolhidos, como mostra a Figura 5.9, no caso todos os sinais (entradas e saídas).



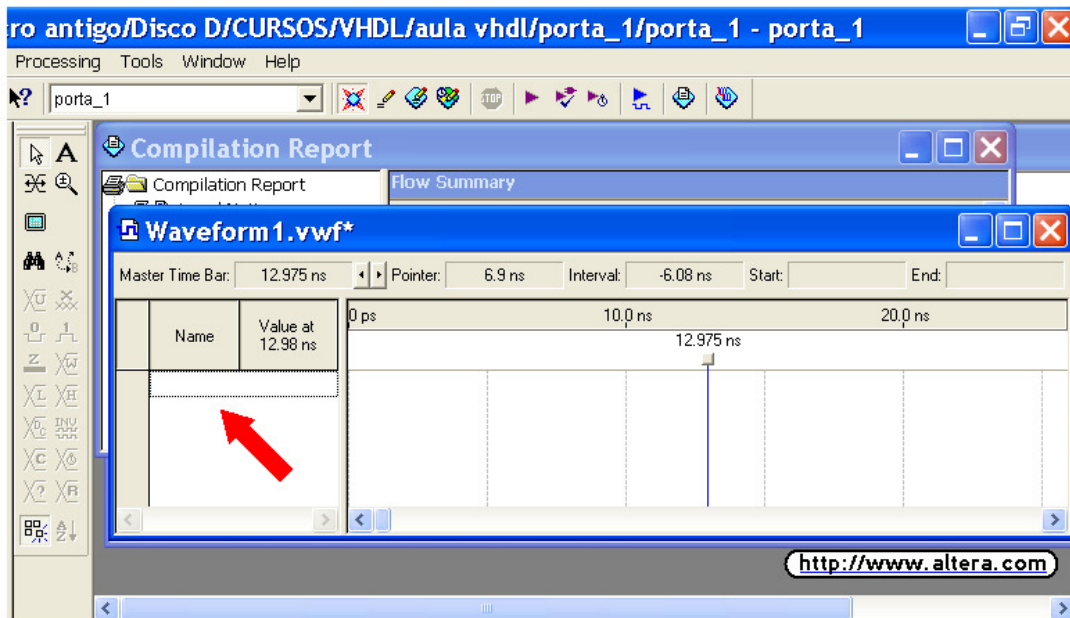


Figura 5.5 Tela mostrando posição do mouse para escolha dos nós a serem simulados

## Passo 2: Adicionar Nós de Entradas & Saídas no arquivo:

Você pode completar o VWF entrando com as formas de ondas dos nós de entradas e projetar as formas de ondas das saídas.

Para adicionar nós de entradas e saídas seguir os passos :

1. Clica-se com o botão da esquerda do mouse, como mostra a seta na Figura 5.5, onde irá aparecer a janela com a opção **“INSERT NODE OR BUS...”**, (Figura 5.6). escolhendo essa opção irá aparecer a janela da Figura 5.7, onde escolhendo a opção **“Node Finder**, irá aparecer a janela da Figura 5.8.

Outra opção para fazer o item 1 é ir no menu **‘View’** , seleciona **‘Utility Windows’** e então selecionar **‘Node Finder’**.

2. A janela da Figura 5.8 nos permite escolher na opção **“Filter”** os nós de entrada, saída ou todos como mostrado na Figura 5.8, pela escolha da opção **“Pins: all”**

3. Para encontrar os nós que se deseja adicionar ao VWF, clicar em "List" e todos os nós irão aparecer na janela, Figura 5.9.

4. Através das setas na parte central da janela da Figura 5.9, pode-se ir selecionando os nós a serem simulados, eles aparecerão na parte direita da janela como mostra a Figura 5.10. Clicar "OK".

5. Clicando em "OK" aparecerá a janela da Figura 5.11, a qual possibilita a escolha dos nós como entrada, saída, etc, e também mostrar o sinal como binário, hexadecimal, etc. Escolhendo as opções desejadas e clicando em "OK" aparecerá a janela da Figura 5.12, a qual é a janela para inserção dos níveis lógicos dos nós para a simulação.

6. A escolha dos níveis lógicos das entradas é feita na tela da Figura 5.13, onde clicando sobre uma das entradas a barra de ferramentas do "Waveform editor" vai ficar habilitada como pode-se observar na Figura 5.13. Escolhendo a seta na barra de ferramentas, arrasta-se o mouse clicado no botão da esquerda escolhendo-se os espaços sobre as formas de onda, e na barra de ferramentas à esquerda da tela escolhe-se o nível lógico desejado. Existem muitas opções na barra de ferramentas como , por exemplo, incluir nas entradas uma variação como contador, binário, hexadecimal, etc

7. Após colocar todos os sinais desejados, deve-se salvar o projeto da simulação com o mesmo nome do arquivo, no caso, por exemplo, Porta\_1 e extensão vwf, na pasta do projeto Porta\_1. Em seguida clicar na opção



da barra de ferramentas, e então irá aparecer a tela da Figura 5.14 com as formas de onda da saída.

8. Observe que na Figura 5.14 existe um atraso na resposta da saída f. que é de 7ns de acordo com o atraso do dispositivo escolhido. Para retirar esse atraso, ir na barra de ferramentas opção "TOOLS", depois clicar em "Simulator Tool", irá aparecer a janela da Figura 5.15, na qual na opção "Simulation Mode" troca-se de "Timing" para "Functional" e então irá aparecer a opção "Generate Functional Simulation Netlist". Clicar nela e então uma nova compilação será feita e clicando em "START" uma simulação será feita, aparecendo a tela da Figura 5.16 com as formas de onda sem o atraso de propagação .

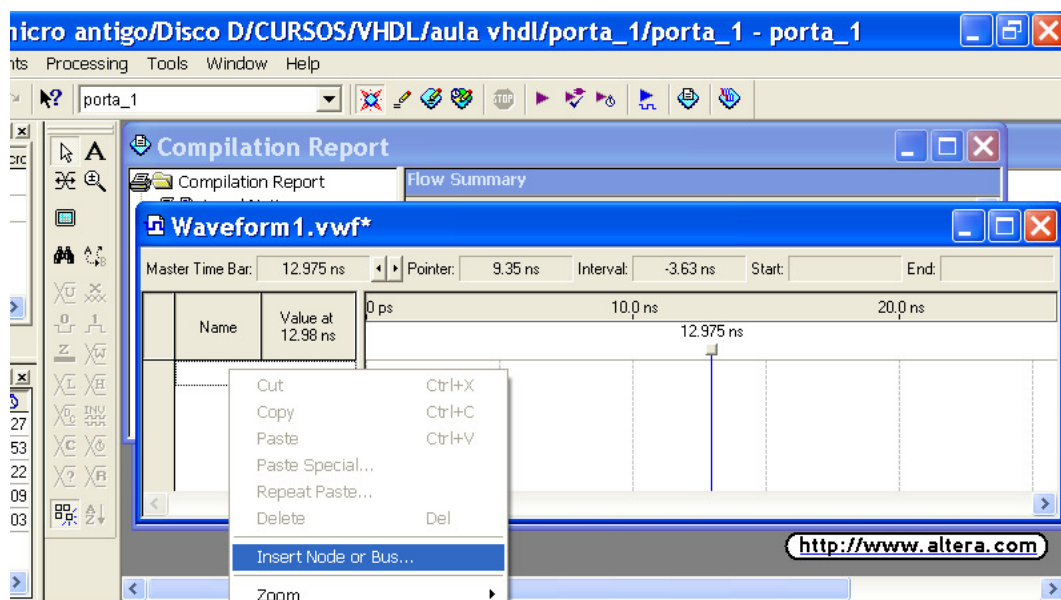


Figura 5.6 Janela com a opção de inserir nós ou bus a serem simulados.

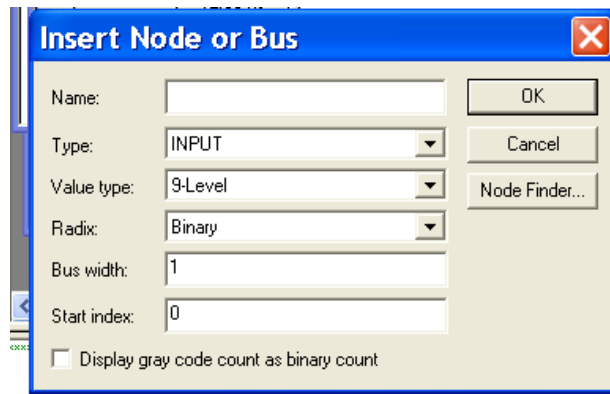


Figura 5.7 Janela para encontrar os nós a serem simulados

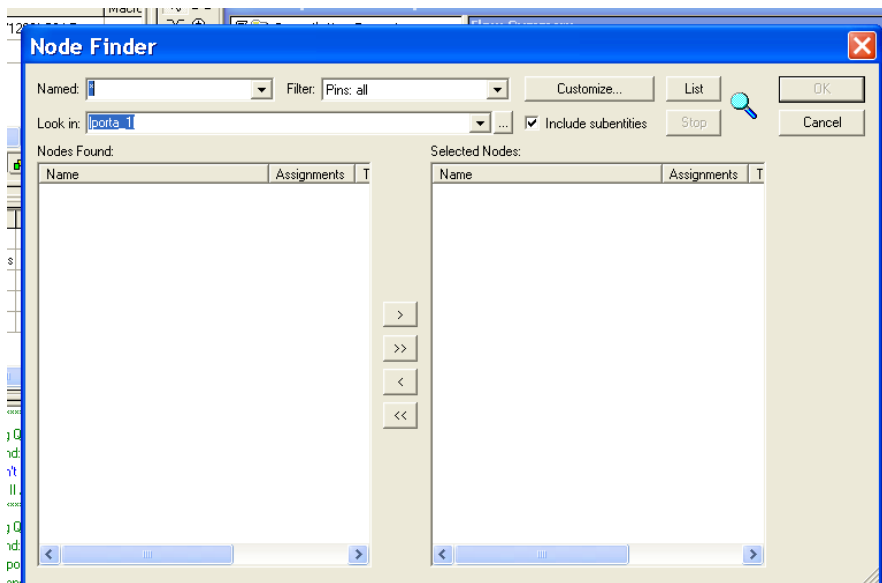


Figura 5.8 Janela para escolha dos nós a serem simulados

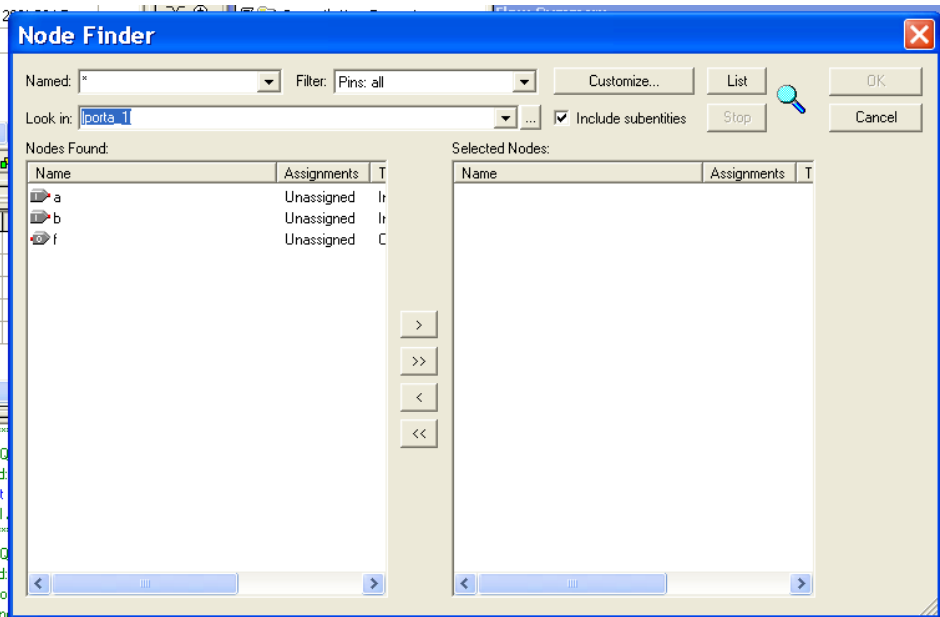


Figura 5.9 Lista de todos os nós do projeto.

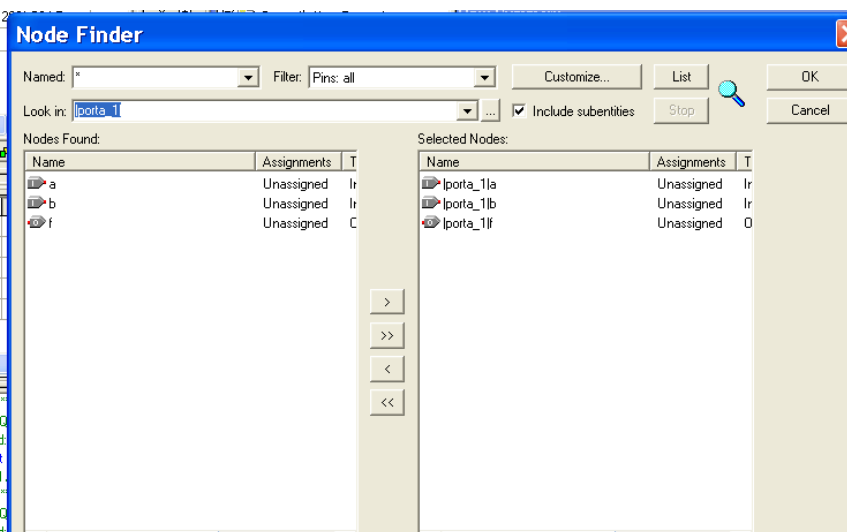


Figura 5.10 Nós do projeto escolhidos para simulação

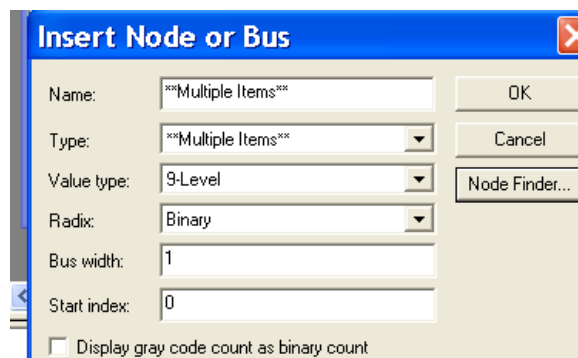


Figura 5.11 Opção de escolha de nome, tipo, etc para nós na simulação

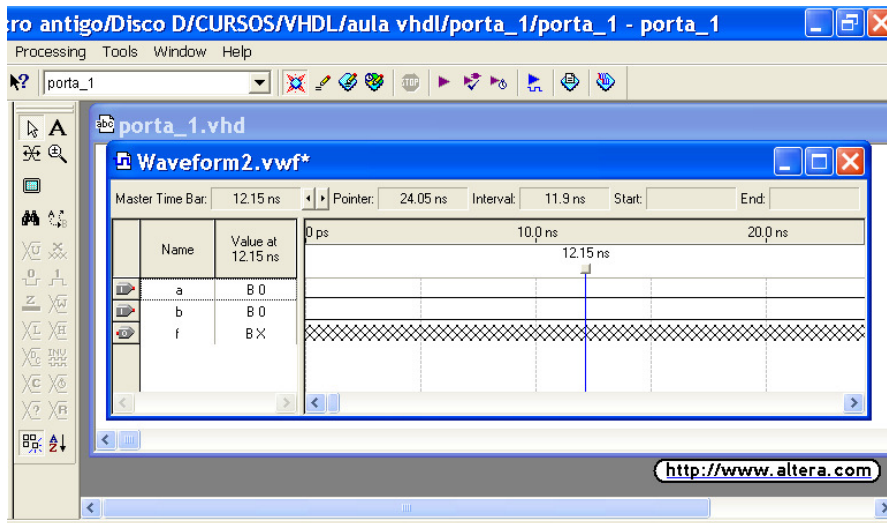


Figura 5.12 Tela de inserção do níveis lógicos dos nós para simulação.

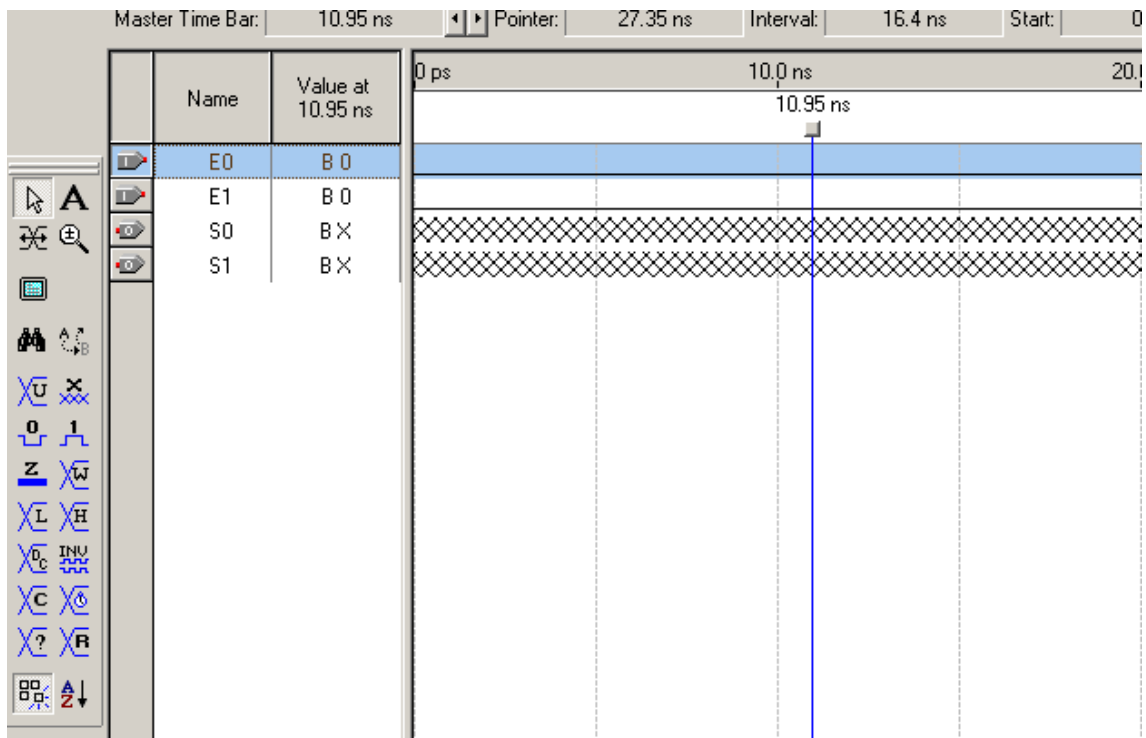


Figura 5.13 Escolha dos níveis lógicos das entradas para simulação.

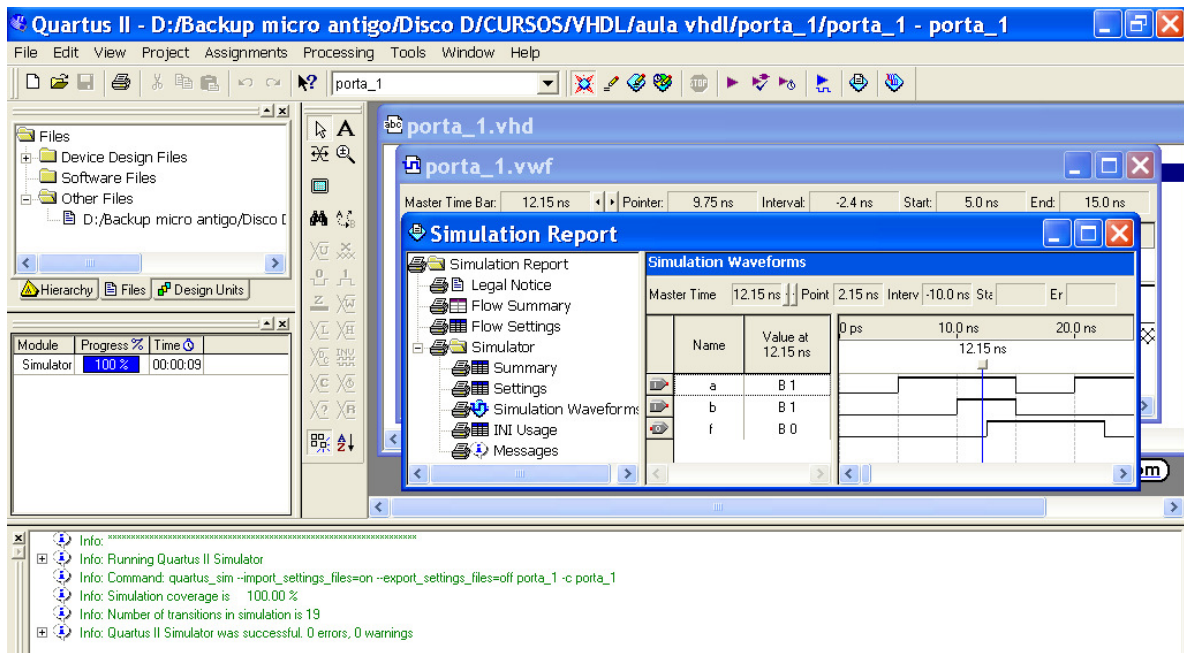


Figura 5.14 resultado da simulação do projeto Porta\_1 com o atraso de propagação.

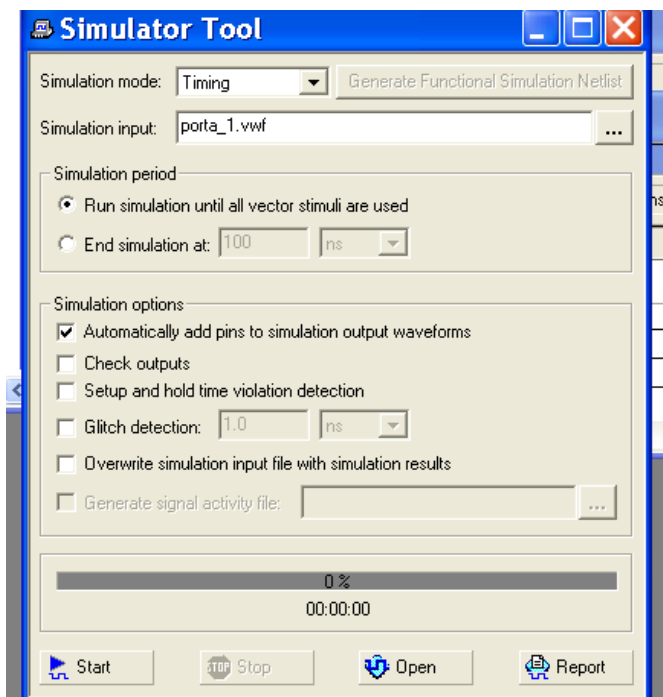


Figura 5.15 janela para eliminar atraso de propagação da simulação

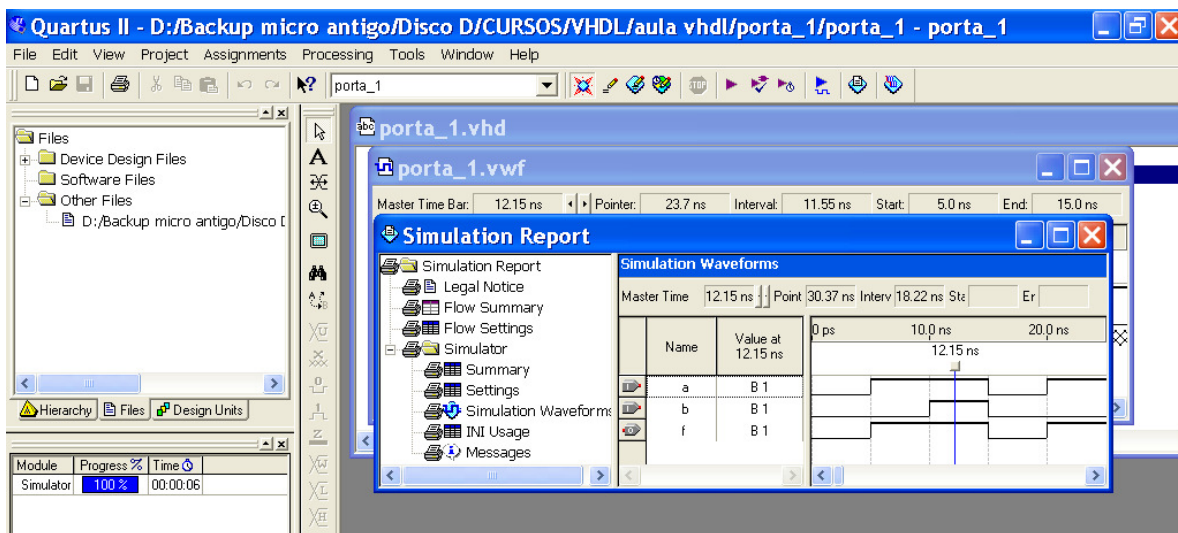
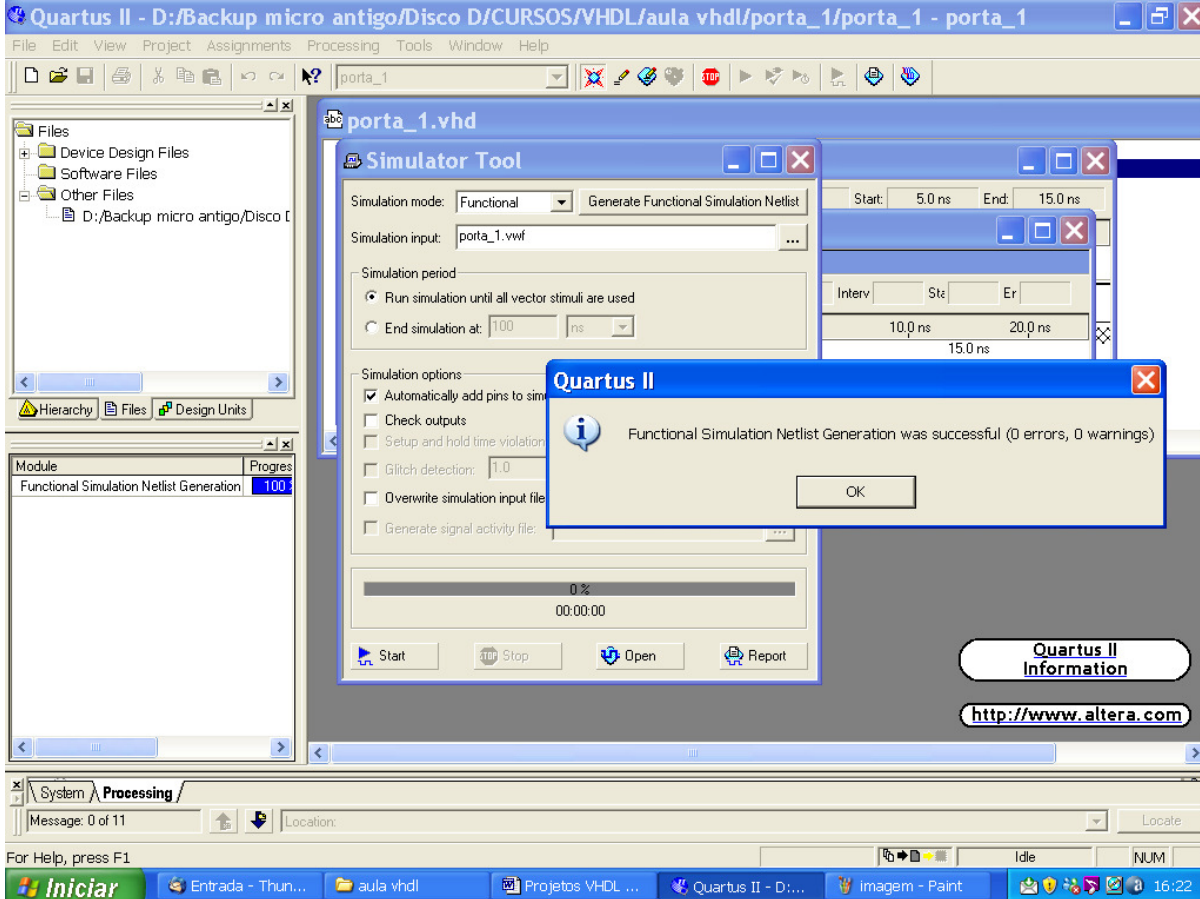



Figura 5.17 Formas de onda da nova simulação sem atraso de propagação.

## 6. Colocação dos Pinos pra Preparar a Programação:

Quando é feita a compilação, o próprio programa executa a colocação dos pinos automaticamente. Para verificar essa pinagem clicar na barra de

ferramentas em  e então irá aparecer a tela da Figura 6.1. Clicando com o botão esquerdo do mouse na tela cinza irá aparecer a janela da Figura 6.2 com as diversas opções de visualização do dispositivo, inclusive o topo do dispositivo com sua pinagem, mostrada na Figura 6.3.

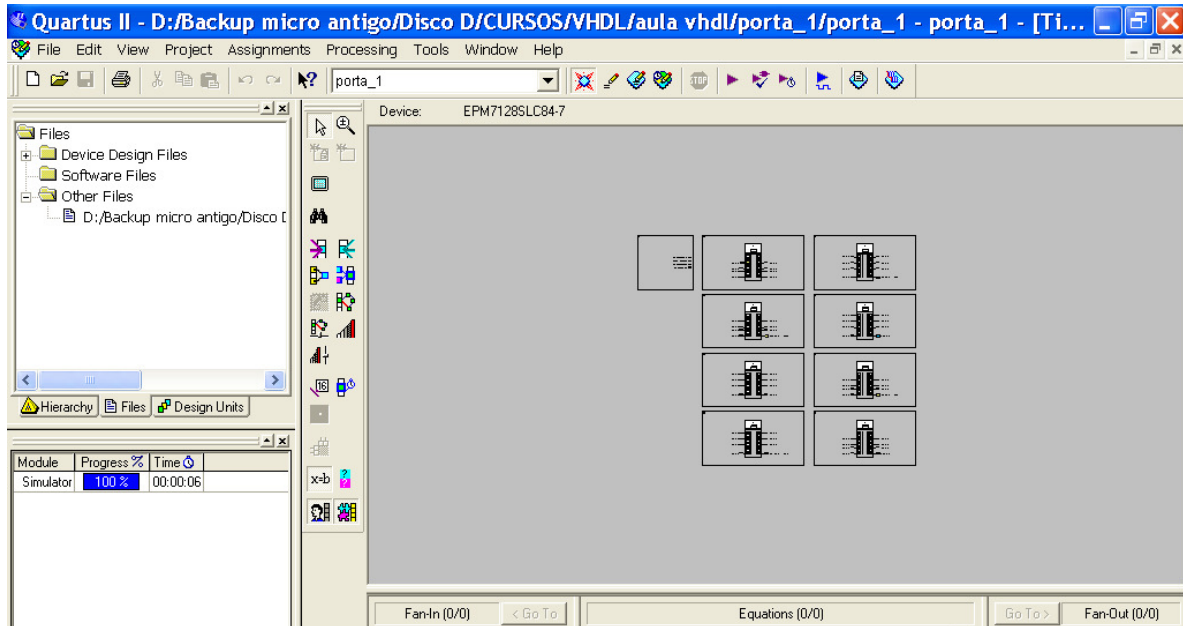


Figura 6.1 Visualização das células interiores (“Interior Cells”) do dispositivo

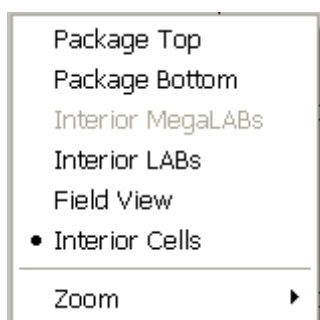
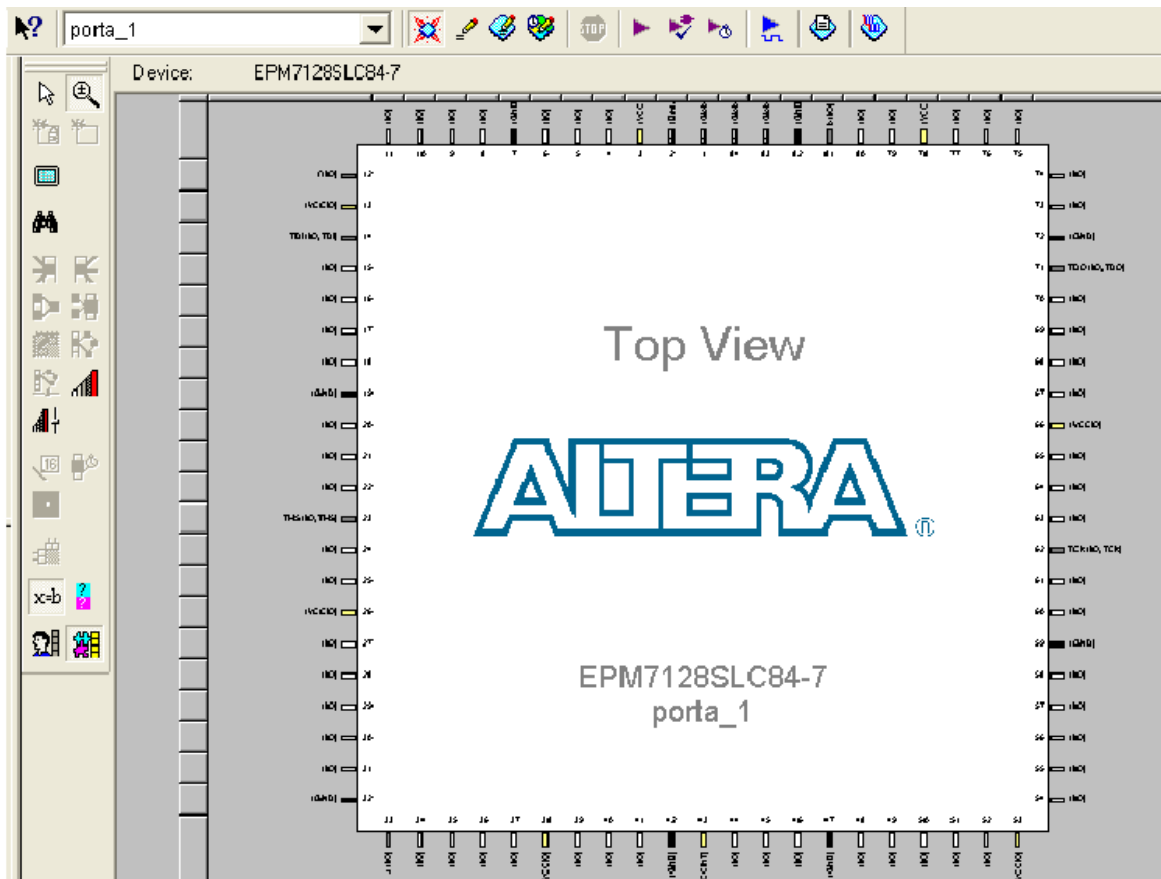


Figura 6.2 Janela de opções de visualização do dispositivo utilizado no projeto





**Figura 6.3 Vista do topo do dispositivo com sua pinagem colocada automaticamente pelo software**

Caso o usuário deseje ele mesmo estabelecer a pinagem, deve seguir os seguintes passos:

1. Ir na barra de ferramentas na opção “Assignments” e depois “Pins”, isso fará com que abra uma tela como mostra a Figura 6.4.
2. Clicando duas vezes com o botão da esquerda do mouse sobre o lugar onde mostra a seta na Figura 6.5, os nomes dos pinos do projeto aparecerão, como mostra a Figura 6.6.
3. Com o mouse seleciona-se um dos pinos(entrada ou saída) como mostra a Figura 6.7,
4. Na outra coluna, “**location**”, clica-se duas vezes com o botão da esquerda do mouse, no lugar indicado pela Figura 6.8, para aparecer a listagem do número da pinagem do CI, mostrada na Figura 6.9. Deve-se observar que existem pinos dedicados, como por exemplo, Pino1 é o Global Clear. Esses pinos dedicados não podem ser utilizados para atribuição de pinos normais de entrada/saída, portanto deve-se escolher pinos para I/O.
5. Correndo o ponteiro do mouse pela numeração, ou apenas digitando o número do pino que se deseja atribuir à entrada/saída, vai se atribuindo um a um todos os pinos, como mostra a Figura 6.10.
6. Após terminar a atribuição da pinagem deve-se compilar o projeto novamente para reconhecer as mudanças na numeração.

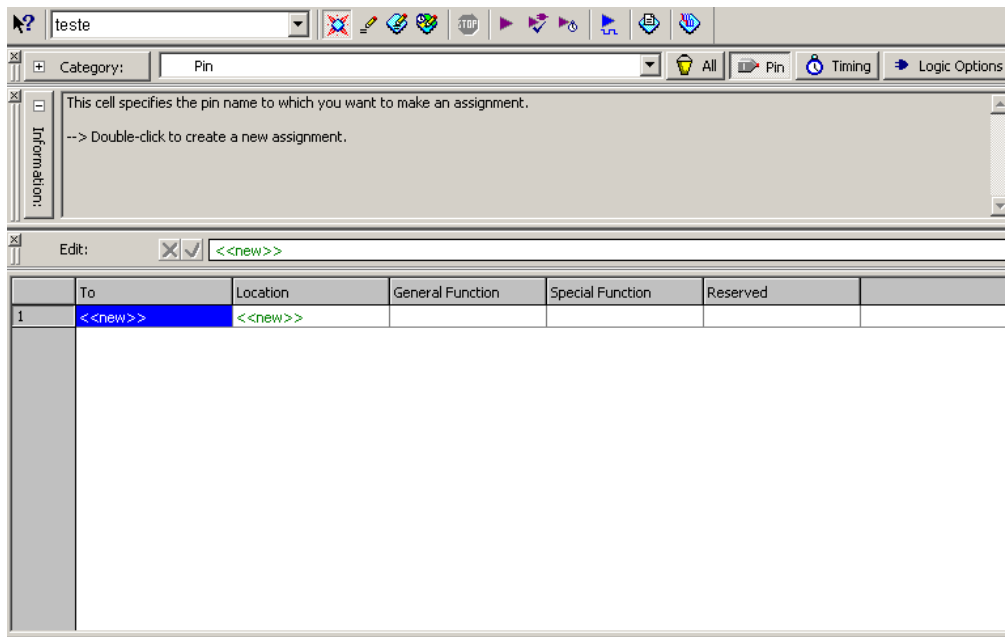


Figura 6.4 Tela para escolha de pinagem do projeto

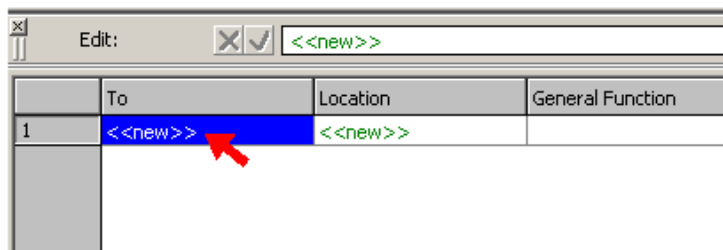


Figura 6.5 Lugar indicado onde clicar para aparecer o nome pinos

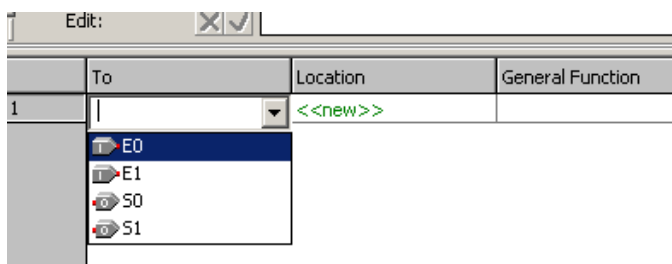


Figura 6.6 Listagem do nome dos pinos a serem atribuídos número da pinagem.

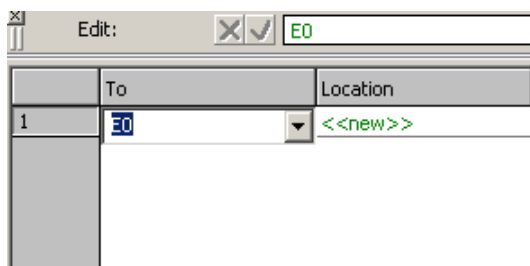


Figura 6.7 seleção do pino a ser atribuído número de pinagem

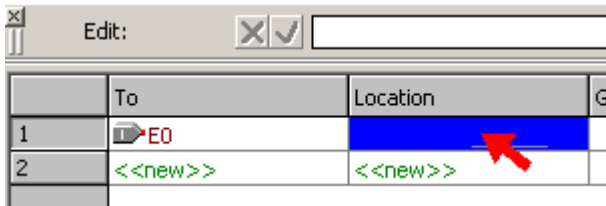


Figura 6.8 Lugar indicado onde clicar para aparecer o número dos pinos.

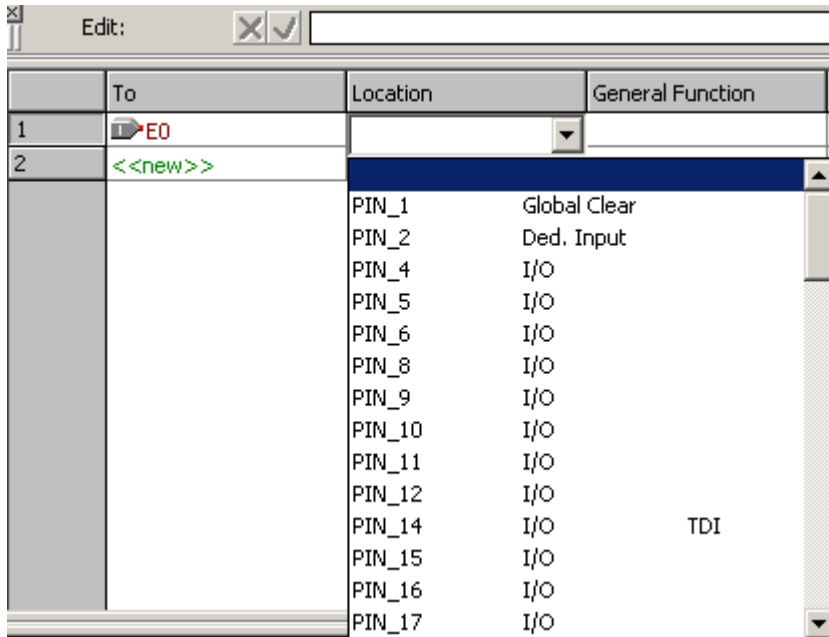


Figura 6.9 Listagem da numeração dos pinos do CI escolhido.

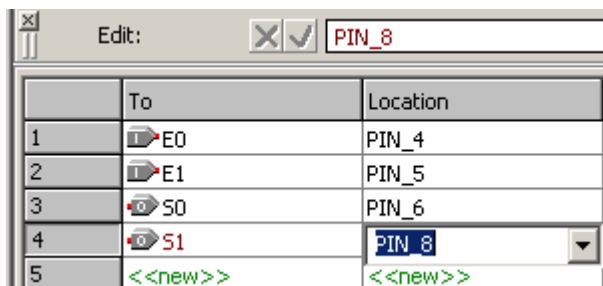



Figura 6.10 Atribuição de números de pinagem aos pinos de entrada e saída do projeto.

## 7. Programando o projeto no Dispositivo:

Para Programar, ou seja, configurar o dispositivo com o o projeto criado, deve-se ir na barra de ferramentas “Tools” e depois escolher “Compiler Tool” ou simplesmente ir na barra de ferramentas no botão

“Programmer”  e então irá aparecer a janela de programação, mostrada na Figura 7.1.

Caso nenhum hardware esteja selecionado, como indica a Figura 7.1. Adicionar hardware para isso sehir os seguintes passos:

1. Ir na opção “**Hardware Setup**” e a janela de escolha do hardware, mostrada na Figura 7.2, irá aparecer.
2. Clicar no botão “**Add Hardware**” a caixa de diálogo do “**Add Hardware**” irá aparecer (Figura 7.3). Na lista “**Hardware type**” selecionar **ByteBlasterMV** ou **ByteBlaster II** ou **MasterBlaster** e se necessário selecionar a porta em “**Port**”.
3. Clicar “**OK**”
4. Clicar “**Close**”.

Após a escolha do hardware e projeto com extensão .pof selecionada, (no caso da família Max 7000), o projeto está pronto para ser programado no dispositivo. Então é só escolher “**Program/Configure**” na barra de ferramentas e clicar em “**Start**”, como mostra a Figura 7.4, e então o projeto é programado no dispositivo, e este está pronto para teste no protoboard.

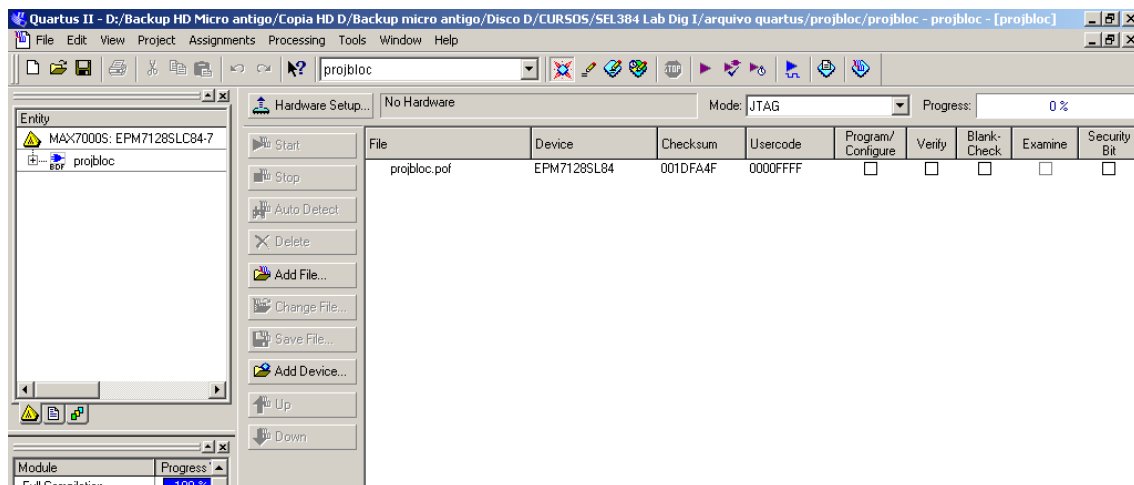


Figura 7.1 Janela de programação do Quartus II.

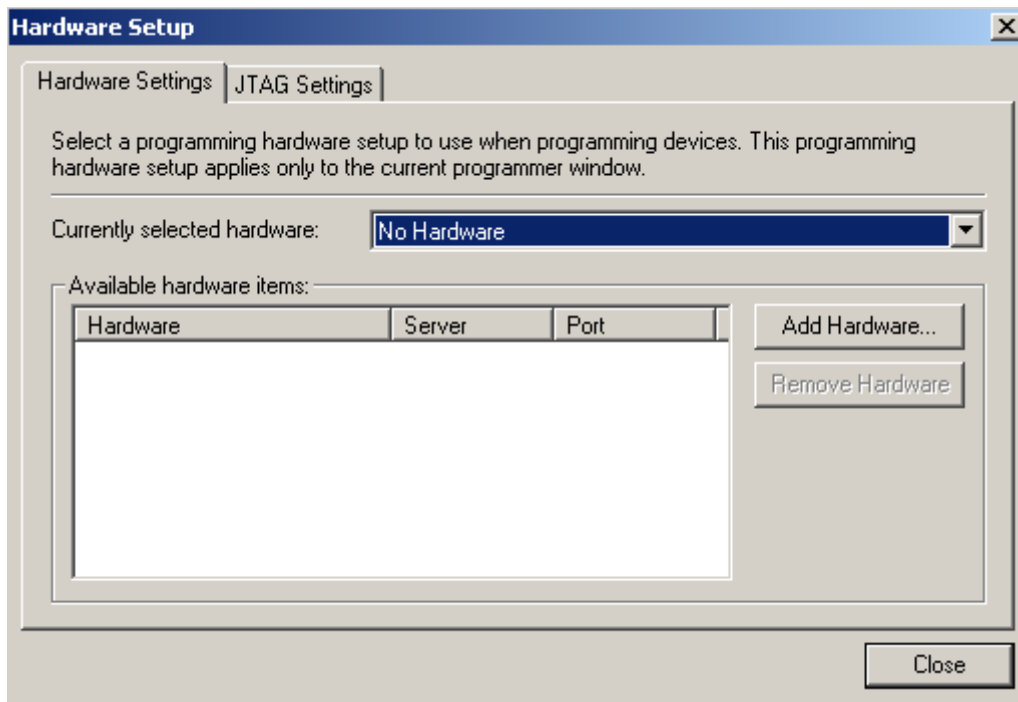


Figura 7.2 Janela para adição de hardware.

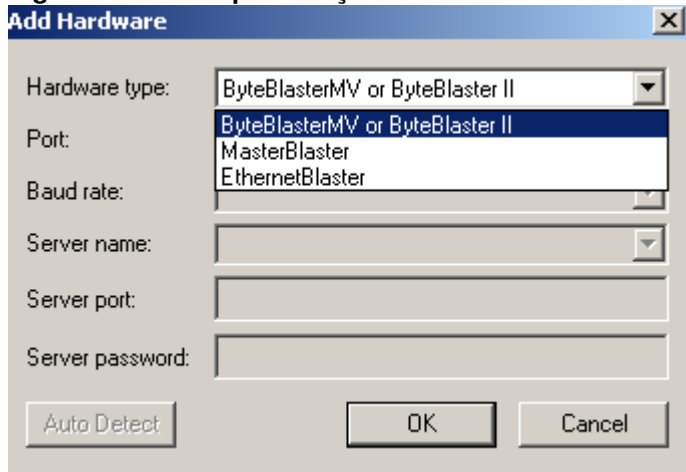


Figura 7.3 Lista de Hardware a ser inserido

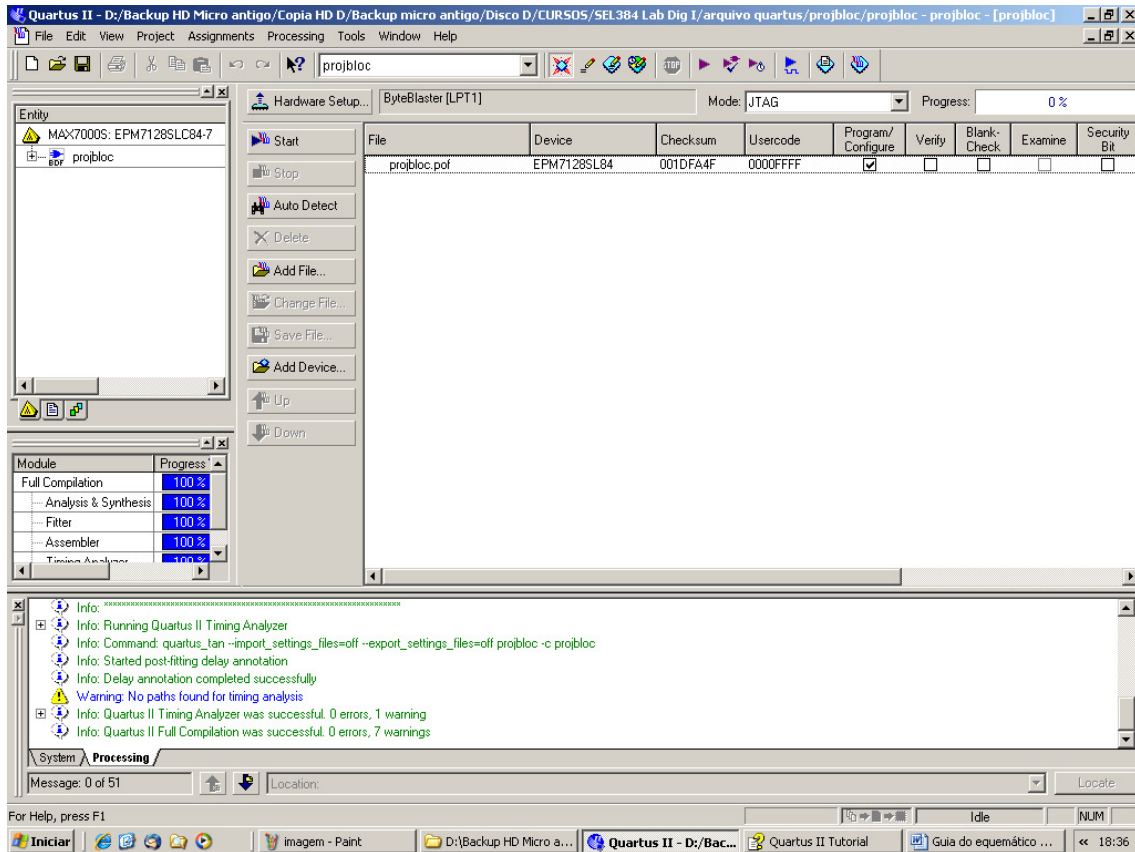


Figura 7.4 Projeto escolhido pronto para iniciar a programação.