

Capítulo 5

Aula 11: A Chave Digital

57

PSI3262: Fundamentos de Circuitos Eletrônicos Digitais e Analógicos

Aula(s)	Data(s)	Assunto	Capítulo
1	04/08/2015	A abstração em circuitos eletrônicos	1
2	05/08/2015	Redes resistivas	2
3	11/08/2015		
4	12/08/2015	Teoremas de redes	3
5	18/08/2015		
6	19/08/2015		
7	25/08/2015		
8	26/08/2015	Análise de circuitos não lineares	4
9	01/09/2015		
10	02/09/2015	A abstração digital A chave MOSFET	5 6
11	15/09/2015	Elementos para armazenamento de energia	9
12	16/09/2015		
13	22/09/2015	Impedância e frequência em regime permanente senoidal	13
14	23/09/2015		
15	29/09/2015	Exercícios	
16	30/09/2015	Prova 1	

58

11ª Aula:

Introduzindo outros elementos (não lineares) em nossos circuitos

Ao final desta aula você deverá estar apto a:

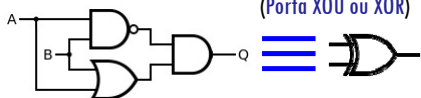
- Implementar circuitos digitais simples (portas lógicas) empregando transistores FET como chaves
- Analisar o comportamento de portas lógicas utilizando modelos de chaves equivalentes para transistores FET

59

Como fazer essas portas com componentes discretos?

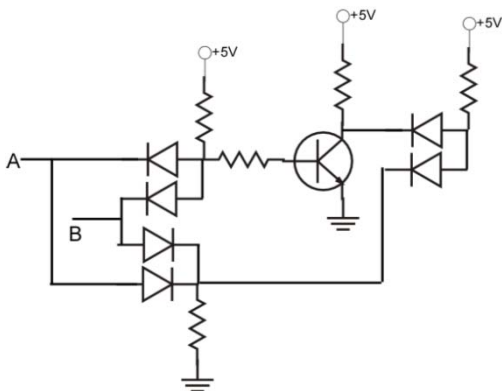
OU EXCLUSIVO

(Porta XOU ou XOR)

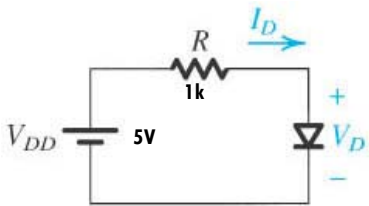


Problemas???

- Quedas de Tensão inaceitáveis para muitas conexões série
- Dissipação de Potência interna

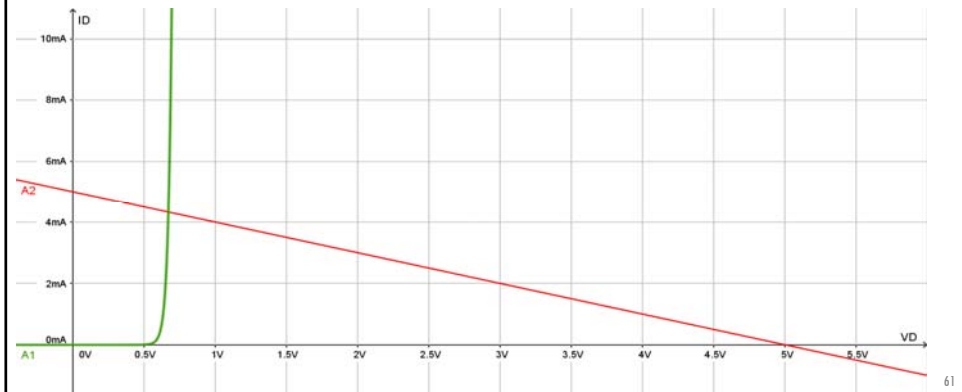


Chaves mais eficientes!

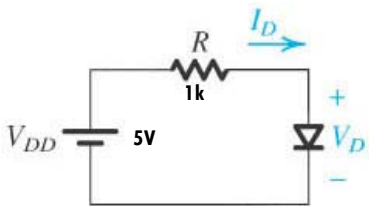


$$I_D = \frac{5V - V_D}{1k\Omega}$$

$$I_D = I_S (e^{V_D/nV_T} - 1)$$



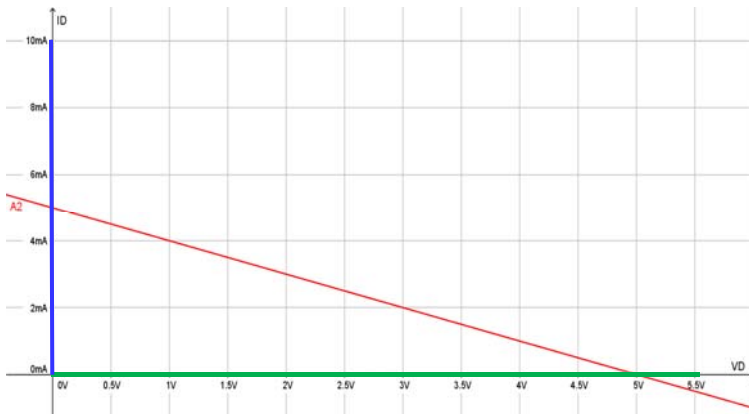
Chaves mais eficientes!



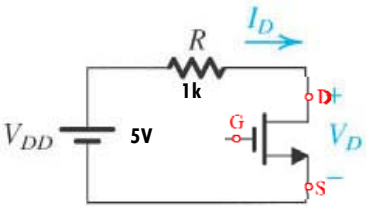
$$I_D = \frac{5V - V_D}{1k\Omega}$$

Chave :

$$I_D = \frac{V_{DD}}{\infty} \text{ ou } V_D = I * 0$$



Chaves mais eficientes!

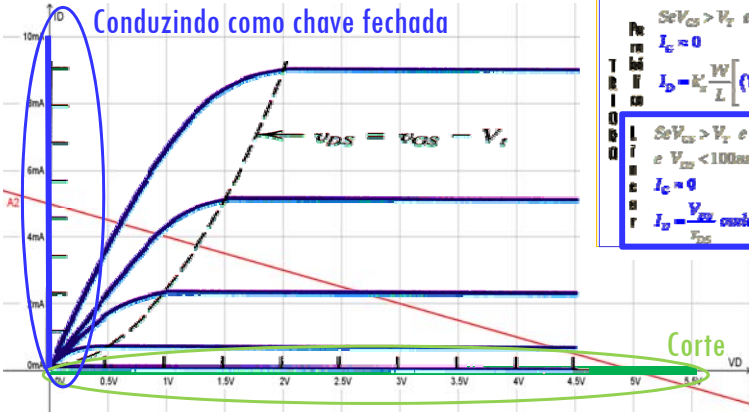


$$I_D = \frac{5V - V_D}{1k\Omega}$$

Leis do Transistor FET

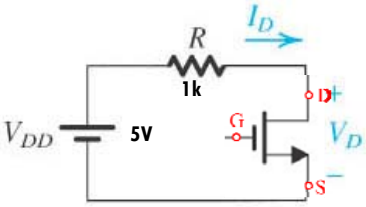
S	Se $V_{GS} > V_T$ e $V_{DS} > V_{GS} - V_T$
A	$I_G \approx 0$
C	$I_D = K'_n \frac{W}{L} \frac{(V_{GS} - V_T)^2}{2}$
T	
N	
A	
-	
O	
C	Se $V_{GS} < V_T$
O	$I_G = I_D = I_S = 0$
R	
T	
E	

Conduzindo como chave fechada



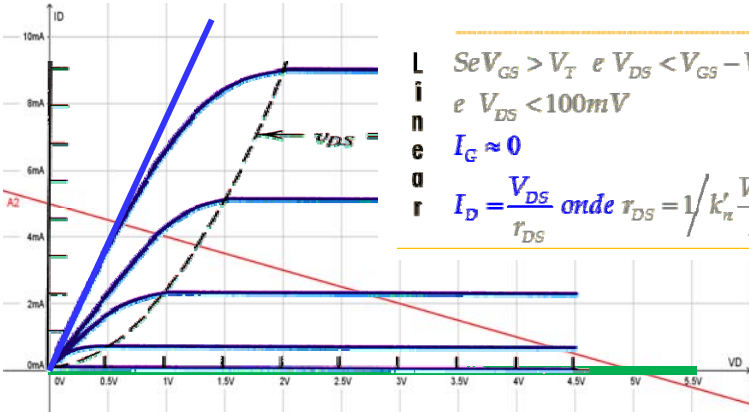
63

Chaves mais eficientes!



CORTE

$$\begin{aligned} \text{Se } V_{GS} < V_T \\ I_G = I_D = I_S = 0 \end{aligned}$$

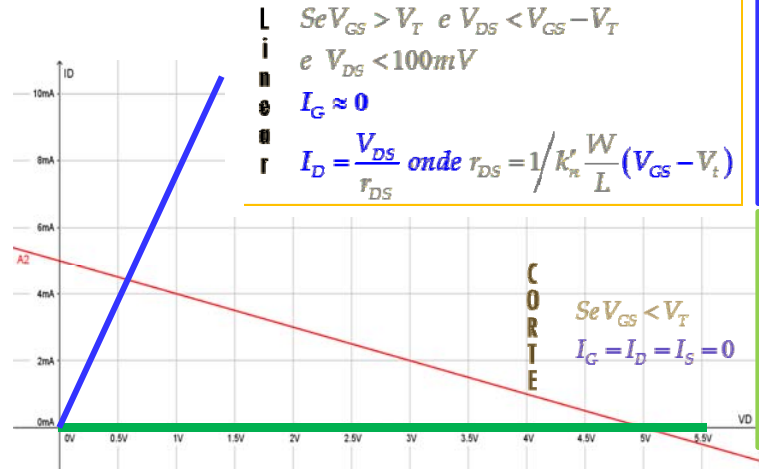
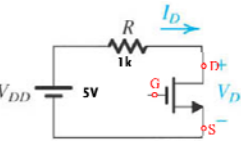


Linear

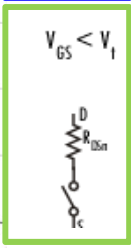
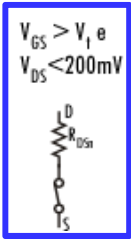
$$\begin{aligned} \text{Se } V_{GS} > V_T \text{ e } V_{DS} < V_{GS} - V_T \\ \text{e } V_{DS} < 100mV \\ I_G \approx 0 \\ I_D = \frac{V_{DS}}{r_{DS}} \text{ onde } r_{DS} = 1 / K'_n \frac{W}{L} (V_{GS} - V_T) \end{aligned}$$

64

Chaves mais eficientes!

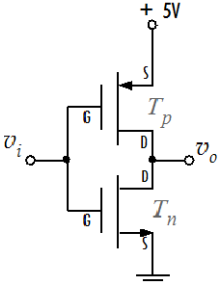
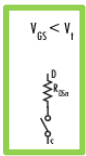
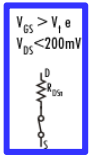
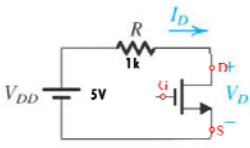


Se $V_{GS} > V_T$ e $V_{DS} < V_{GS} - V_T$
e $V_{DS} < 100mV$
 $I_G \approx 0$
 $I_D = \frac{V_{DS}}{r_{DS}}$ onde $r_{DS} = \frac{1}{k'_n \frac{W}{L} (V_{GS} - V_T)}$

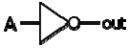


Chaves mais eficientes!

O Inversor Lógico da Atualidade

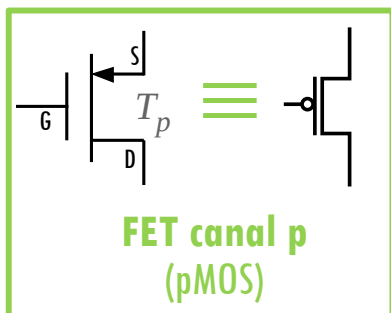
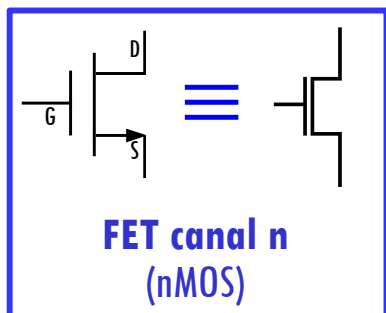


Inversor
(Porta NÃO ou NOT)



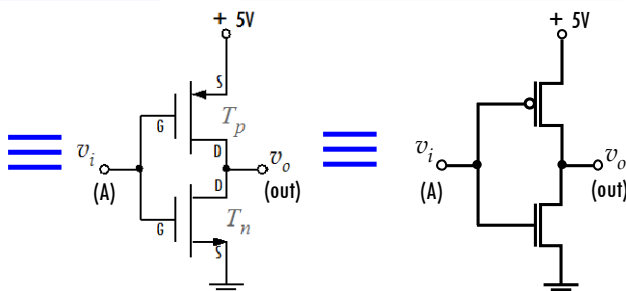
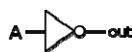
Componente	Modelo Equivalente	
FET canal n	$V_{GS} > V_T$ e $V_{DS} < 200mV$	$V_{GS} < V_T$
FET canal p	$V_{GS} < V_T$ e $V_{DS} < 200mV$	$V_{GS} > V_T$

Melhorando a facilidade de desenhar o circuito



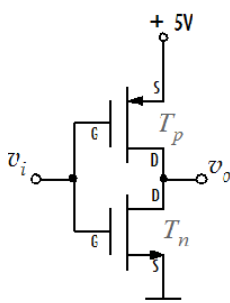
Inversor

(Porta NÃO ou NOT)



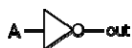
67

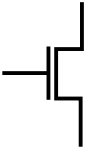
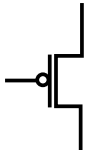
Chaves mais eficientes! O Inversor Lógico da Atualidade



Inversor

(Porta NÃO ou NOT)

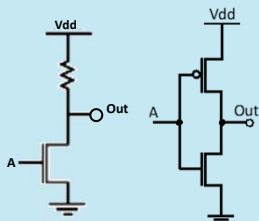


Componente	Modelo Equivalente	
FET canal n	$V_{GS} > V_t$ e $V_{DS} < 200\text{mV}$	$V_{GS} < V_t$
		
FET canal p	$V_{GS} < V_t$ e $V_{DS} < 200\text{mV}$	$V_{GS} > V_t$
		

68

Exercício: Portas Lógicas da Atualidade

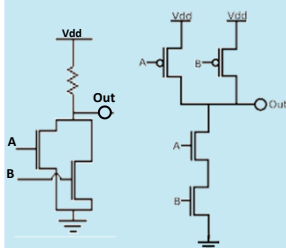
Porta NÃO (ou NOT) Inversor



só nMOS

nMOS
e pMOS

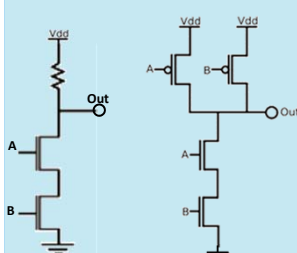
Porta NOU (ou NOR)



só nMOS

nMOS
e pMOS

Porta NE (ou NAND)

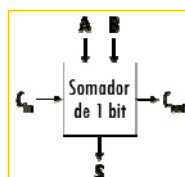
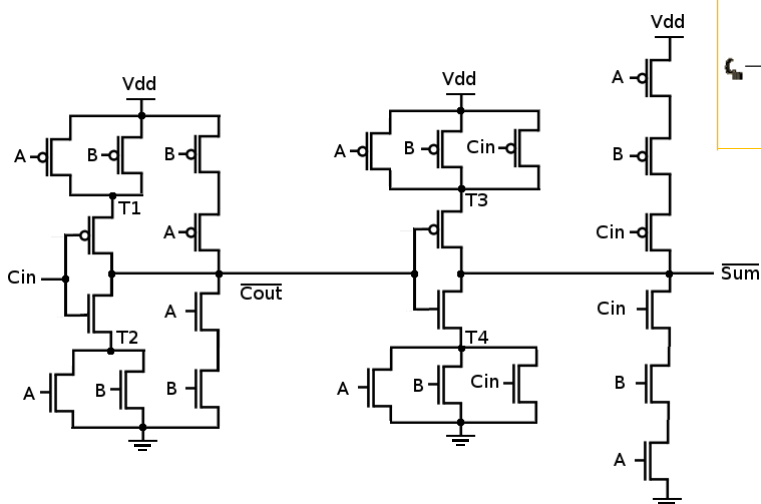


só nMOS

nMOS
e pMOS

69

Exercício: Prove que o circuito abaixo é um somador de 1 bit completo (com vem um e vai um)



70