

PSI3441 – Arquitetura de Sistemas Embarcados

Bus DMA

Escola Politécnica da Universidade de São Paulo

Prof. Gustavo Rehder – grehder@lme.usp.br



Primeiro Semestre de 2017

PSI3441 – Arquitetura de Sistemas Embarcados

Bus (Barramento)

Escola Politécnica da Universidade de São Paulo

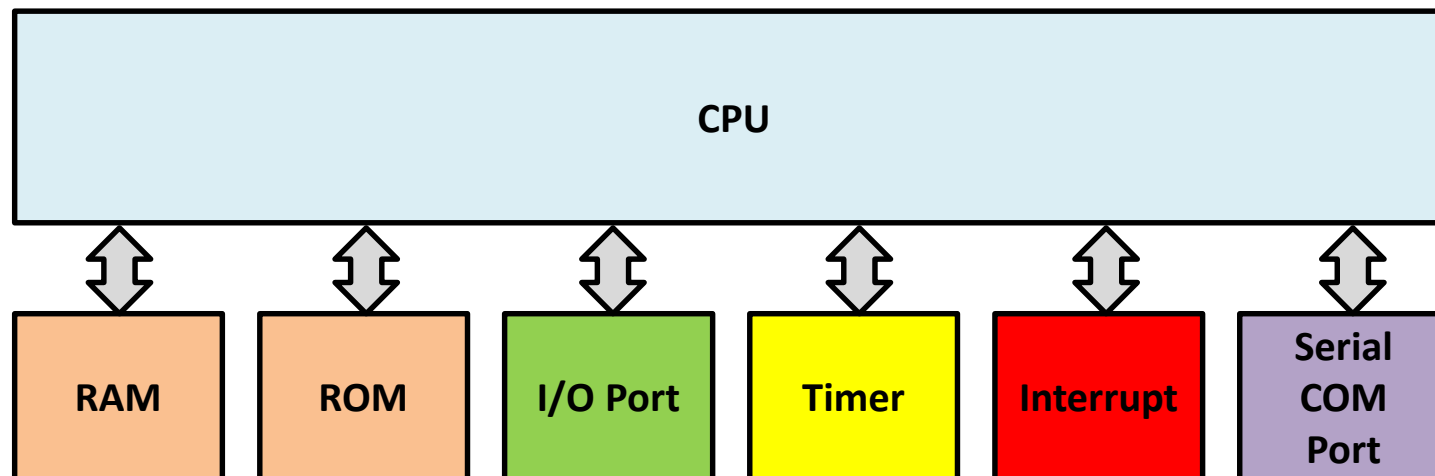
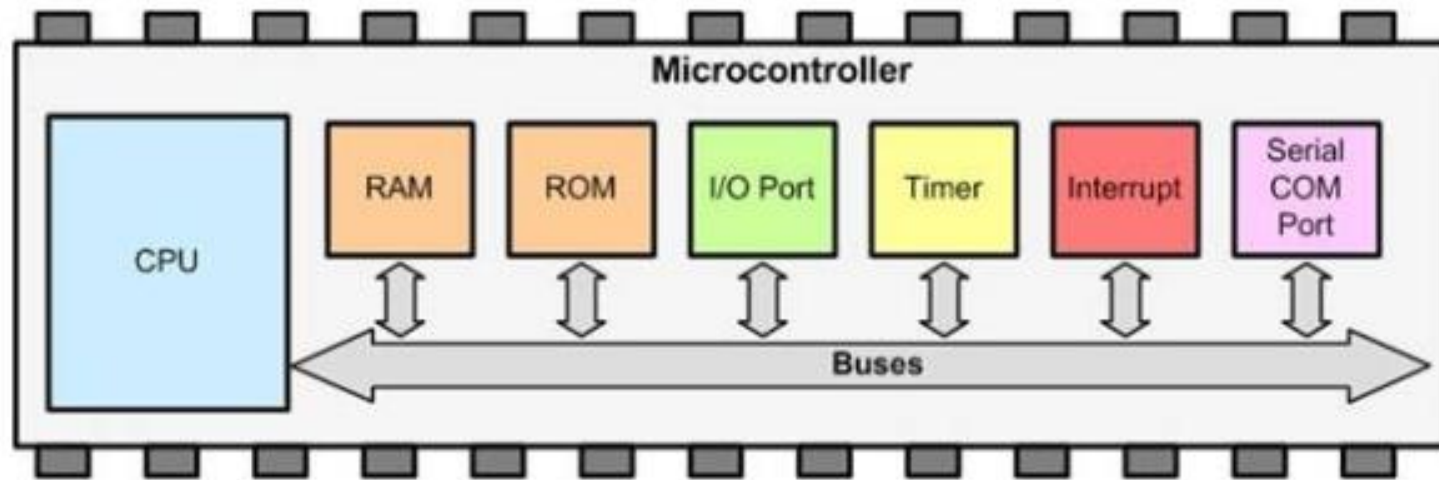
Prof. Gustavo Rehder – grehder@lme.usp.br



Primeiro Semestre de 2017



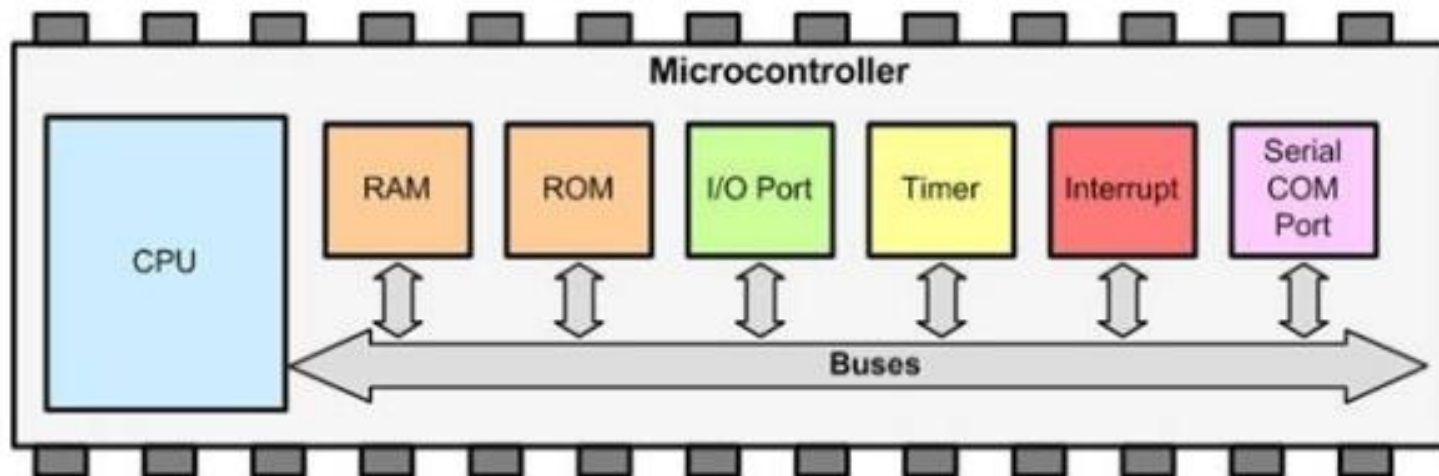
Por que os Microcontroladores usam Bus?





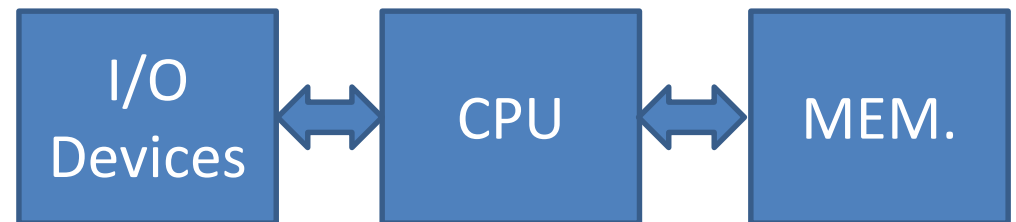
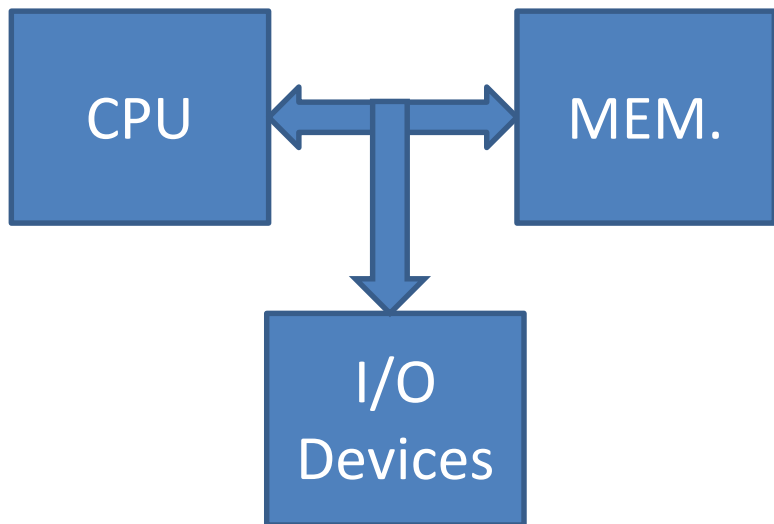
Bus (Barramento)

- Mecanismo com o qual o CPU comunica com a memória e dispositivos de I/O;
- Trilhar (fios) em paralelo;
- Protocolo de comunicação entre dispositivos.





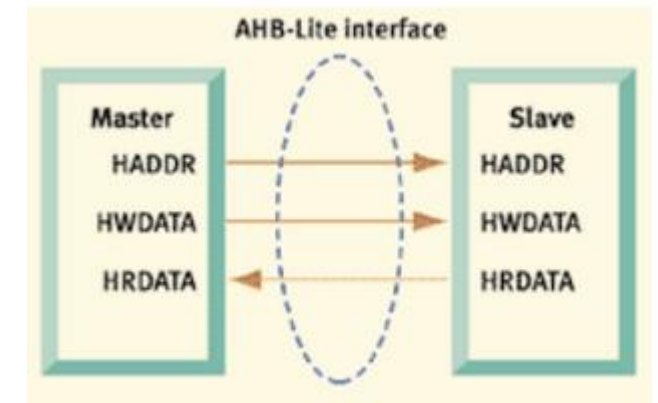
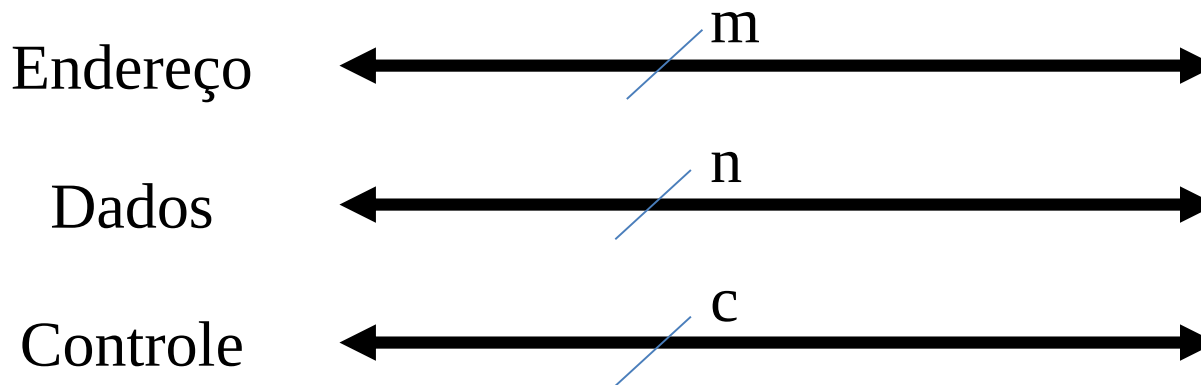
Memory-Mapped I/O vs. Port-Mapped I/O



Memory-mapped I/O	Port-mapped I/O
Mesmo Bus para Memória e I/O Devices	Buses e conjuntos de endereço diferentes para acessar memória e I/O devices
Dispositivos de I/O são acessados por instruções regulares	Utiliza instruções especiais para acessar os dispositivos de I/O
Método mais utilizado	Processadores x86 Intel – instruções IN e OUT



Estrutura de um Bus Genérico



- Trilhas de Controle:
 - Estabelece o protocolo de transição de dados
 - Requerimento e Reconhecimento de Sinais
 - Indica que tipo de informação esta nas trilhas de dados
- Trilhas de Dados:
 - Transporta Dados e Endereços da fonte para o destino (endereço são uma forma de dados)
 - Transporta comandos complexos



Estrutura simples de um Barramento – Port Mapped I/O

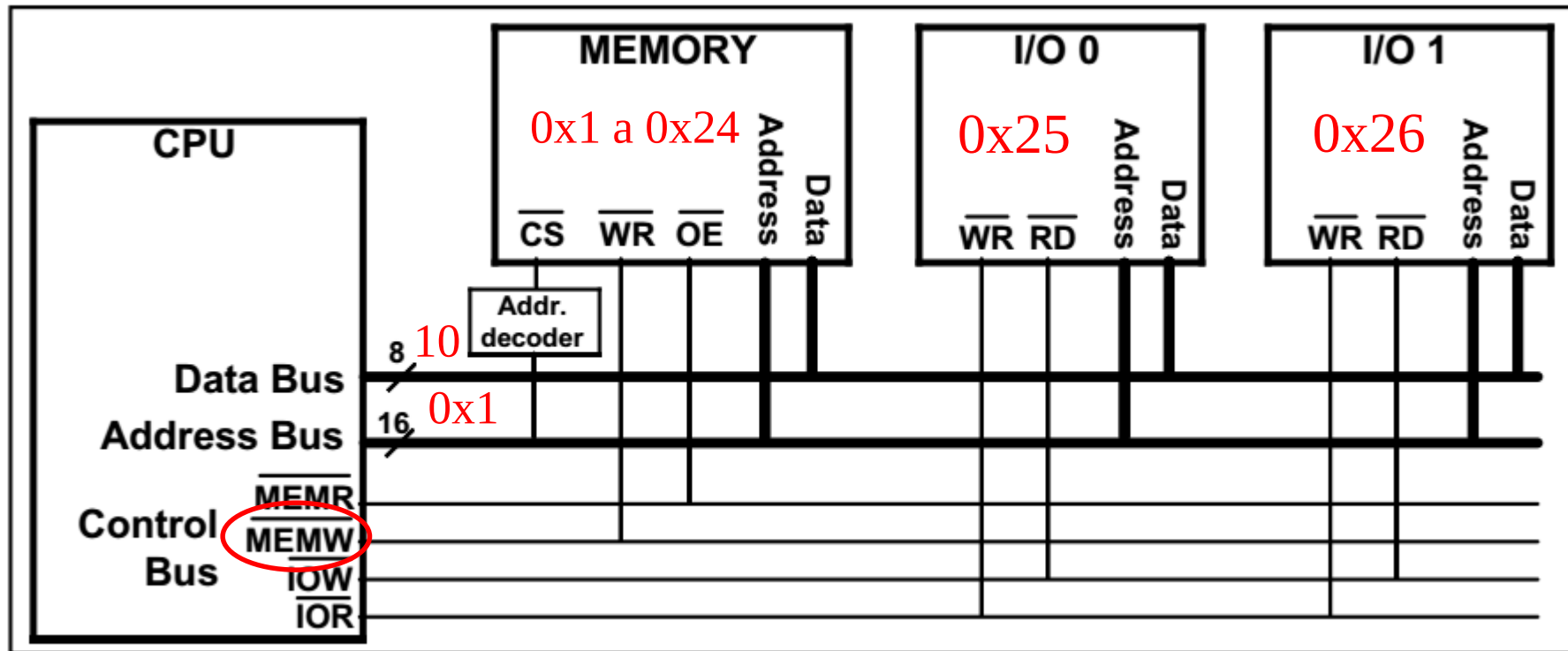
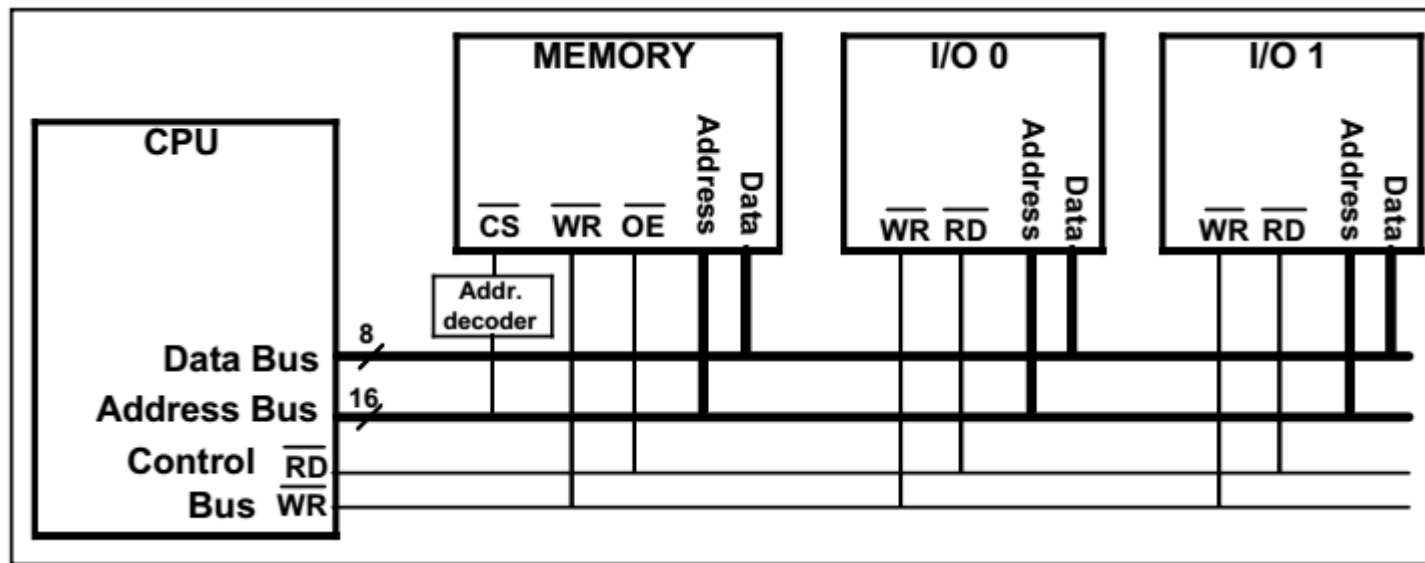


Figure 0-17. A Simple System Using Peripheral I/O



Estrutura simples de um Barramento – Memory Mapped I/O





Decodificação do Endereço - Memória

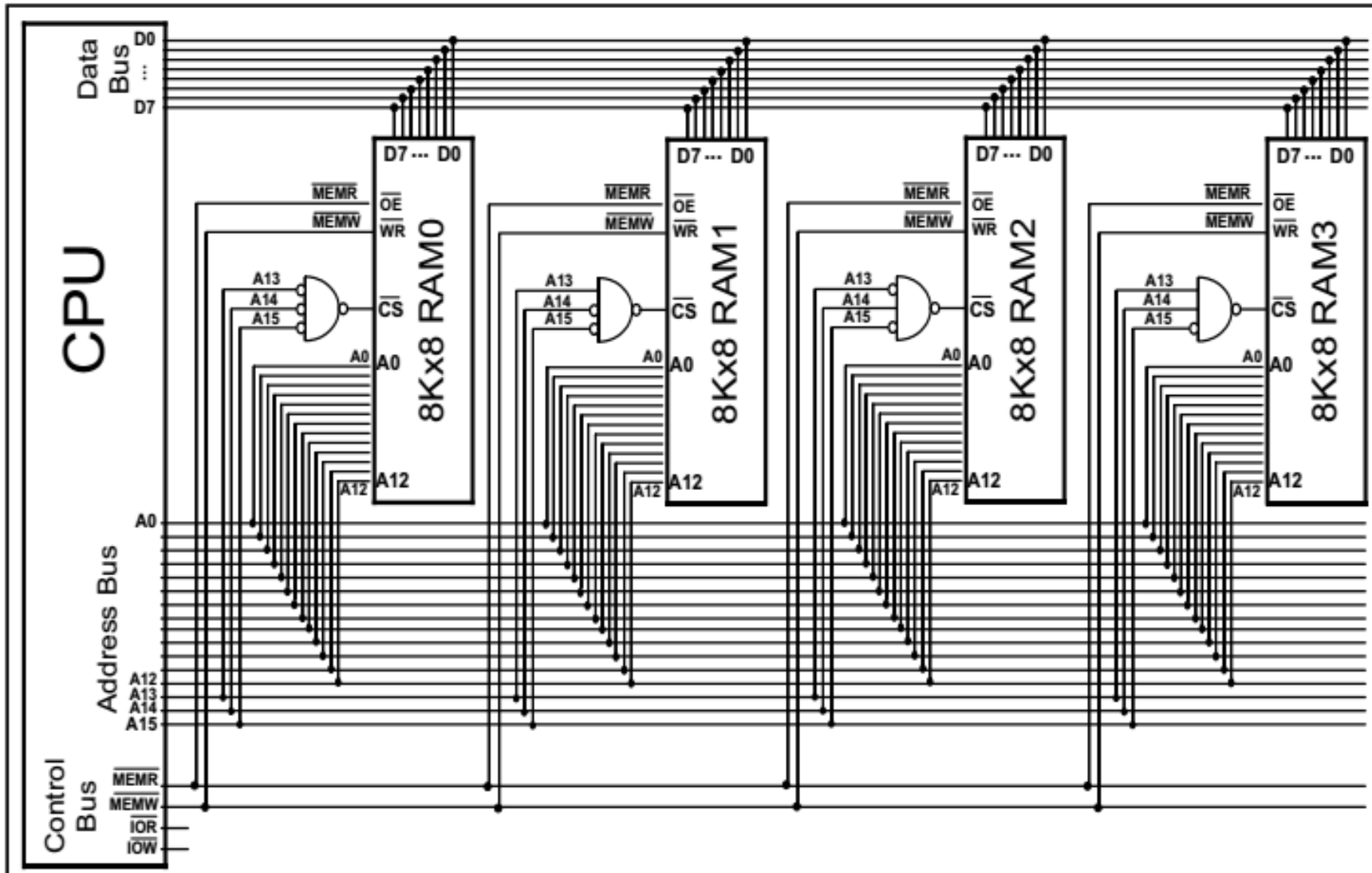


Figure 0-20. Connecting Four Memory Chips to the CPU

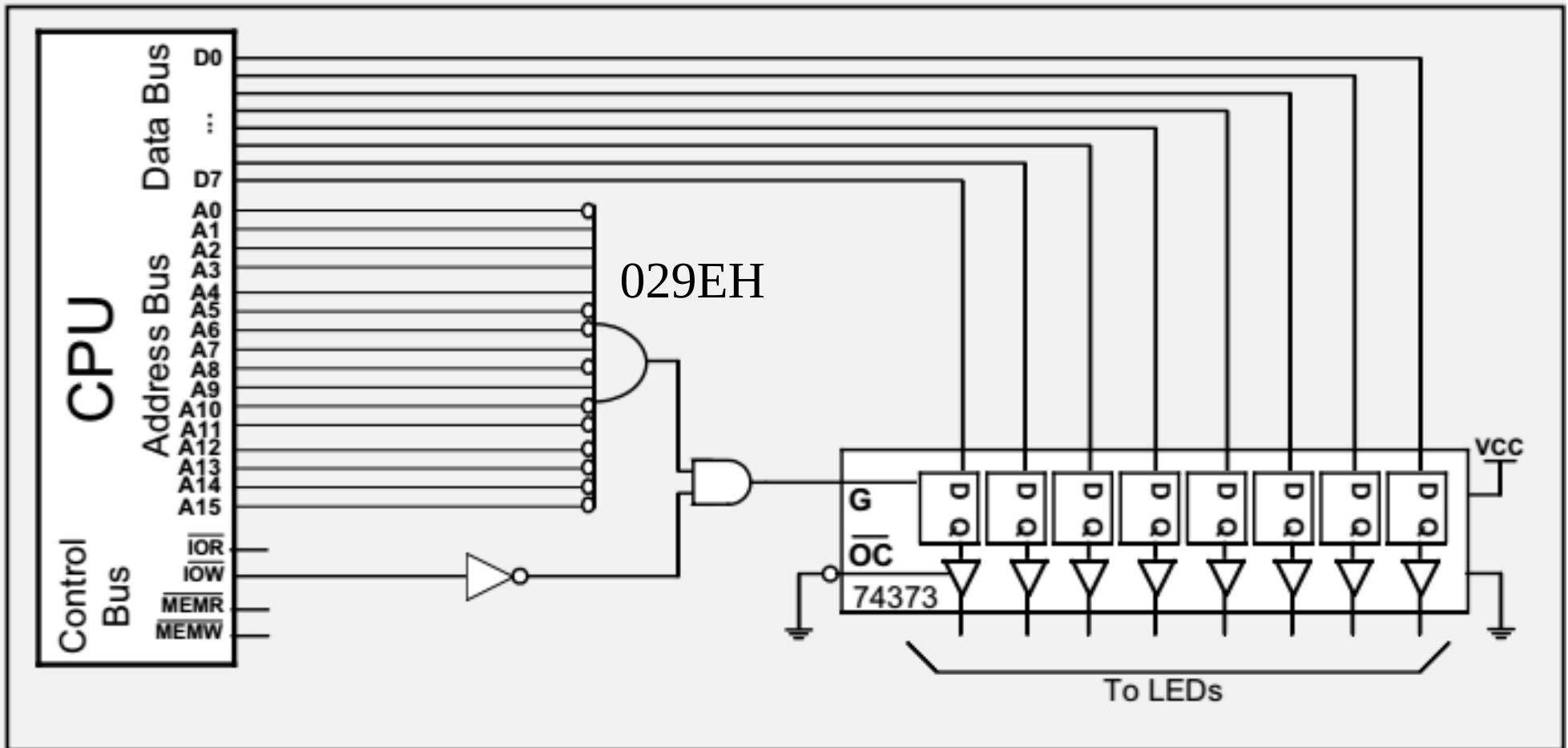
CS – Chip Select

OE – Output Enable

WR – Write Enable



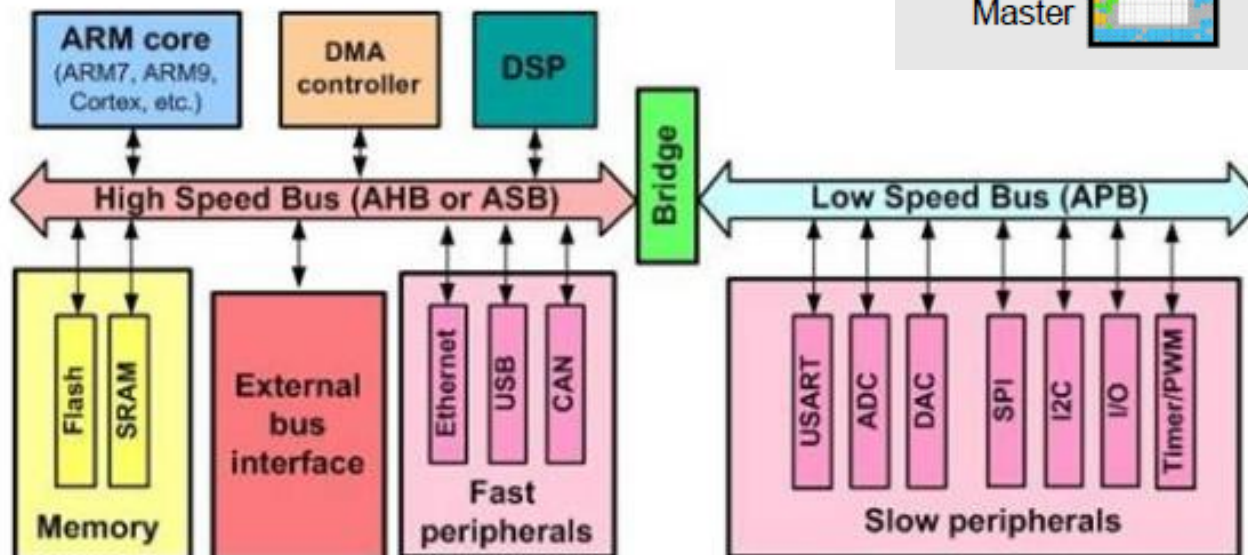
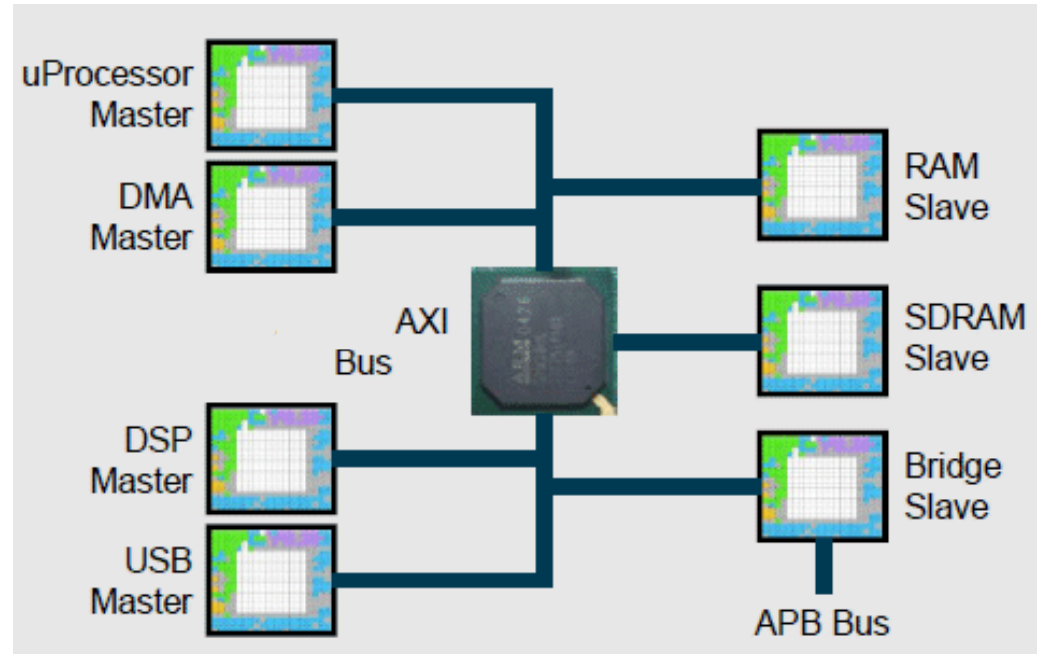
Decodificação do Endereço – I/O





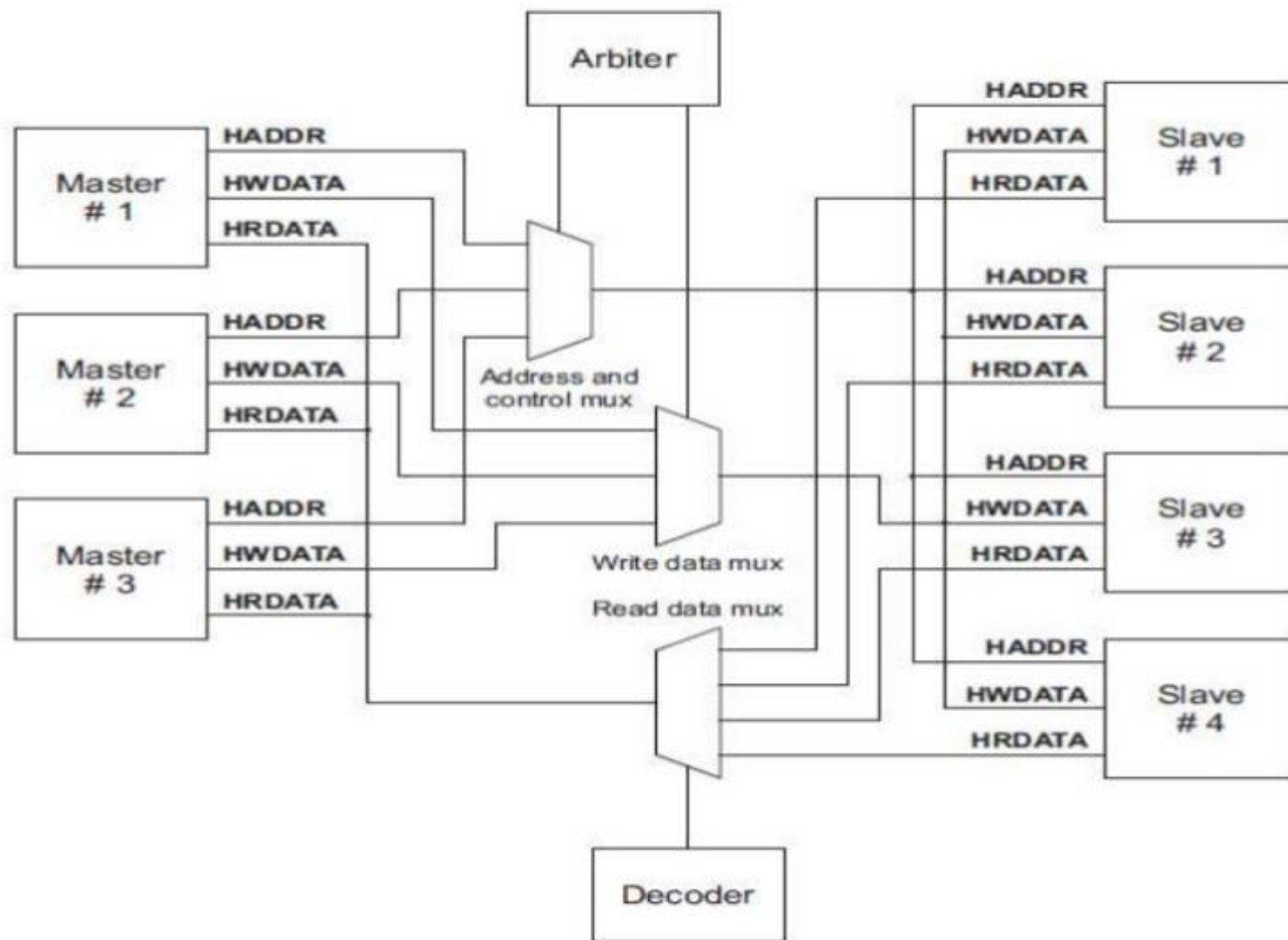
Barramento do Cortex M

- Advanced Microcontroller Bus Architecture (AMBA)
- 2 Buses AMBA 3
 - (AHB-Lite e APB) – 32 bits



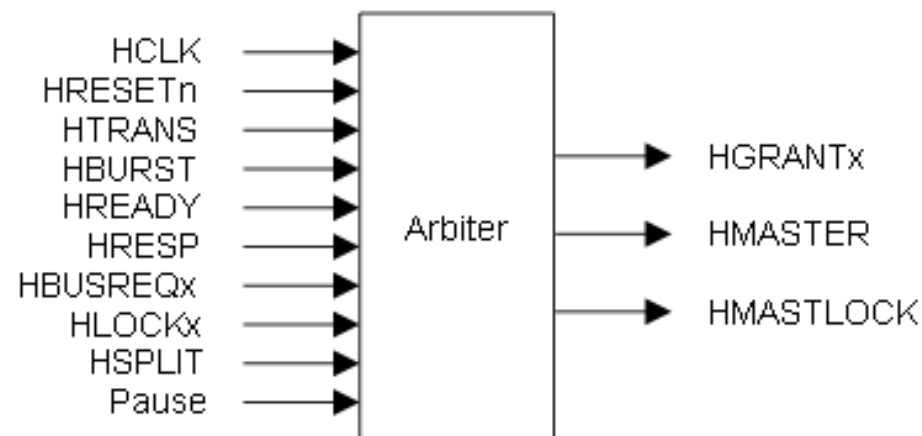
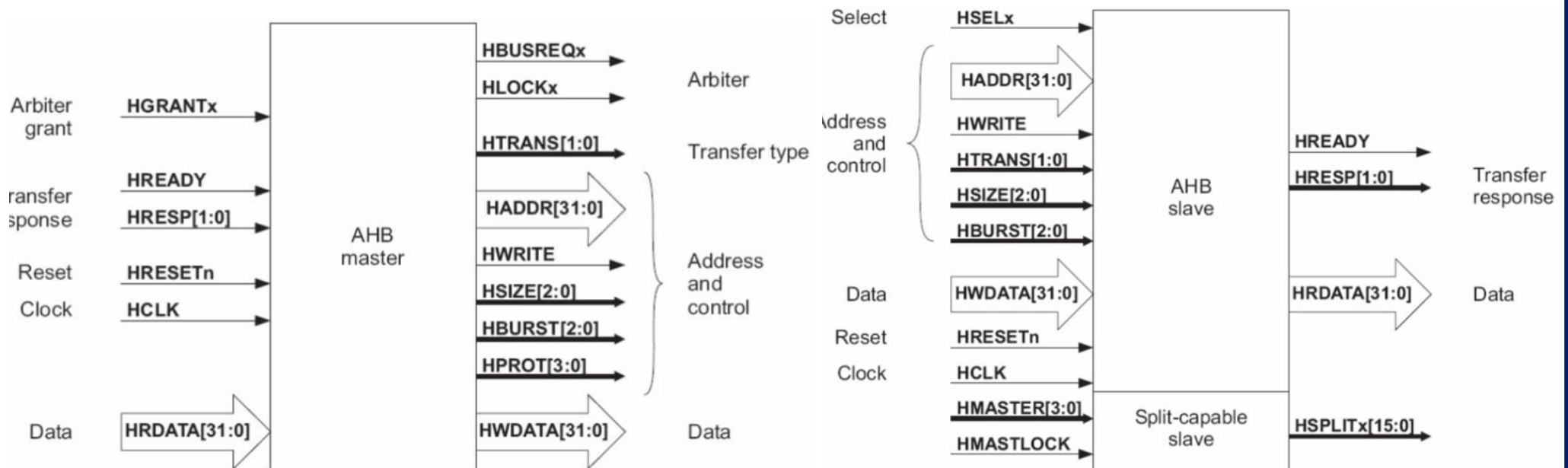


Estrutura do Barramento AMBA





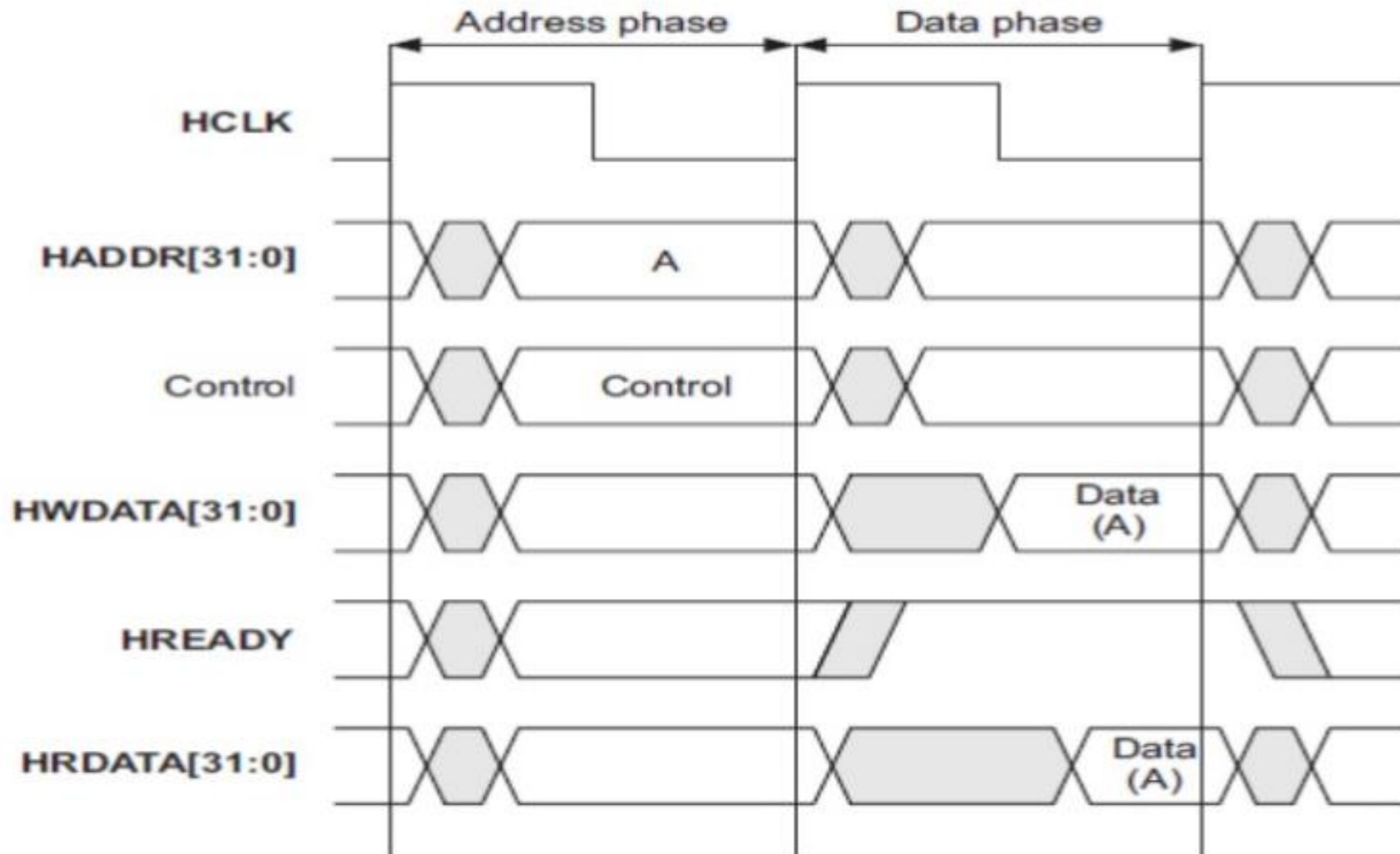
Interfaces





Protocolo de Transferência

- **Basic transfer**





Socrative



Quiz

Sala: PSI3441

PSI3441 – Arquitetura de Sistemas Embarcados

Direct Memory Access (DMA)

Escola Politécnica da Universidade de São Paulo

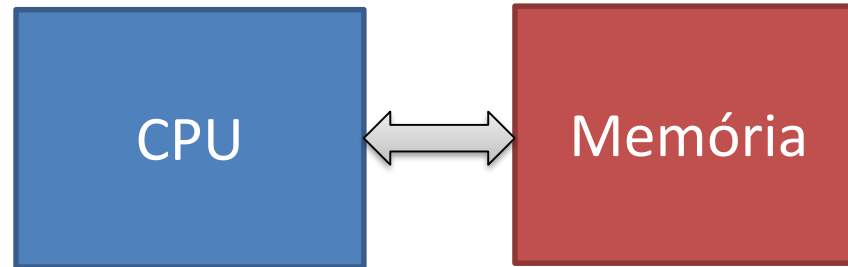
Prof. Gustavo Rehder – grehder@lme.usp.br



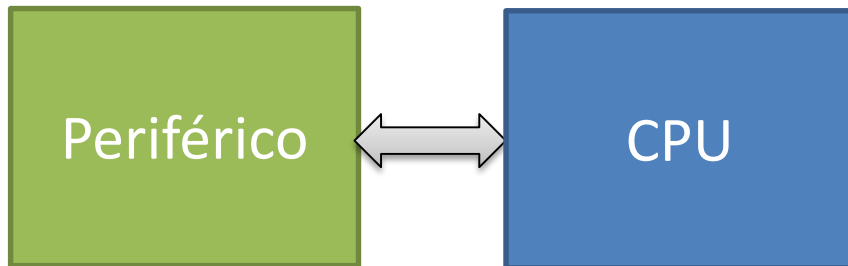
Primeiro Semestre de 2017



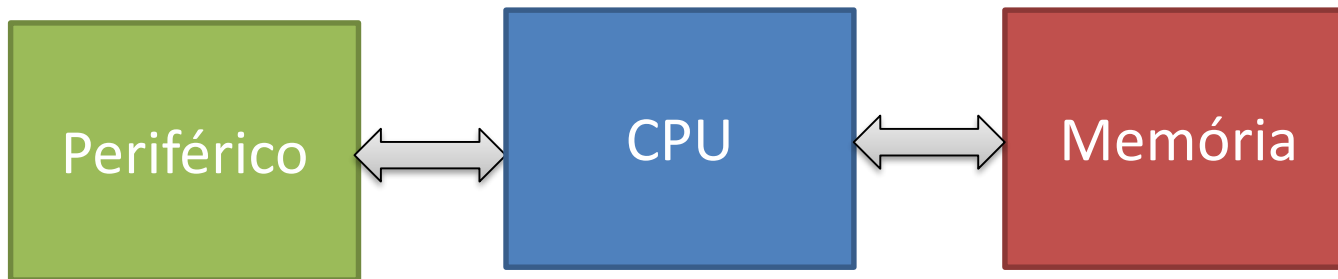
Por que usar DMA?



Comunicação CPU
Memória



Comunicação CPU
Periférico



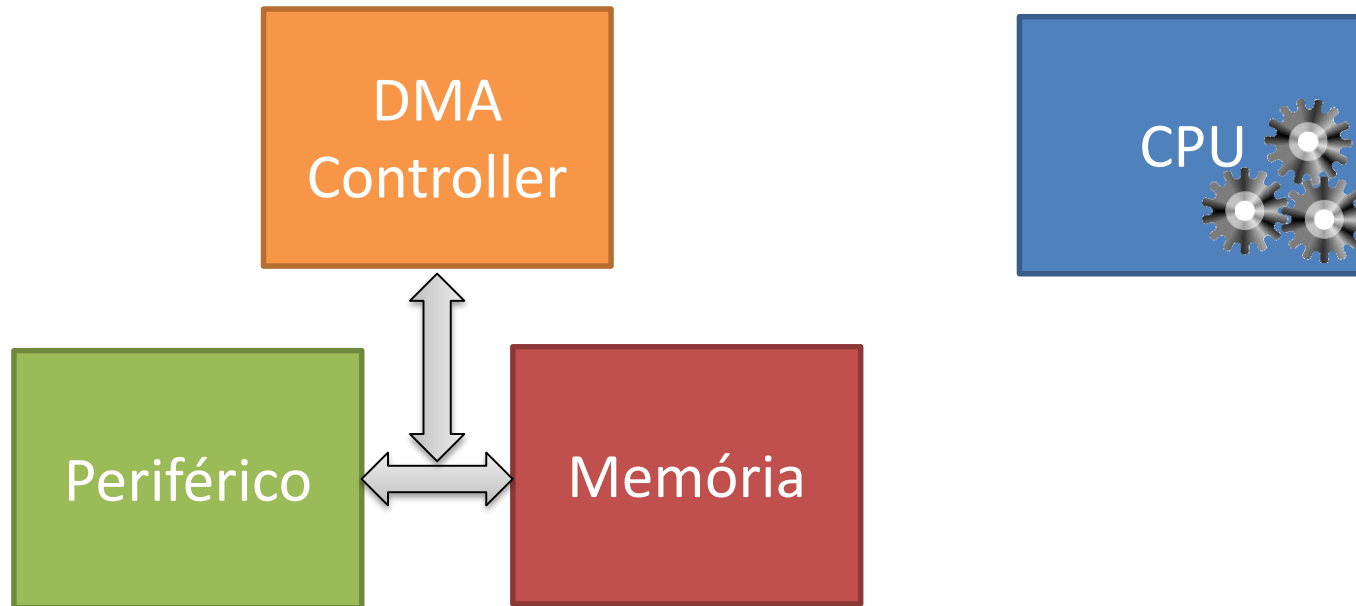
Comunicação
Periférico Memória

Arquitetura Load-Store

CPU: Eu tenho coisas mais importantes para fazer!!!



Por que usar DMA?



- Acesso rápido entre:
 - periféricos e memória
 - Memórias internas e externas
- Libera a CPU para executar outras funções



DMA do KL25Z

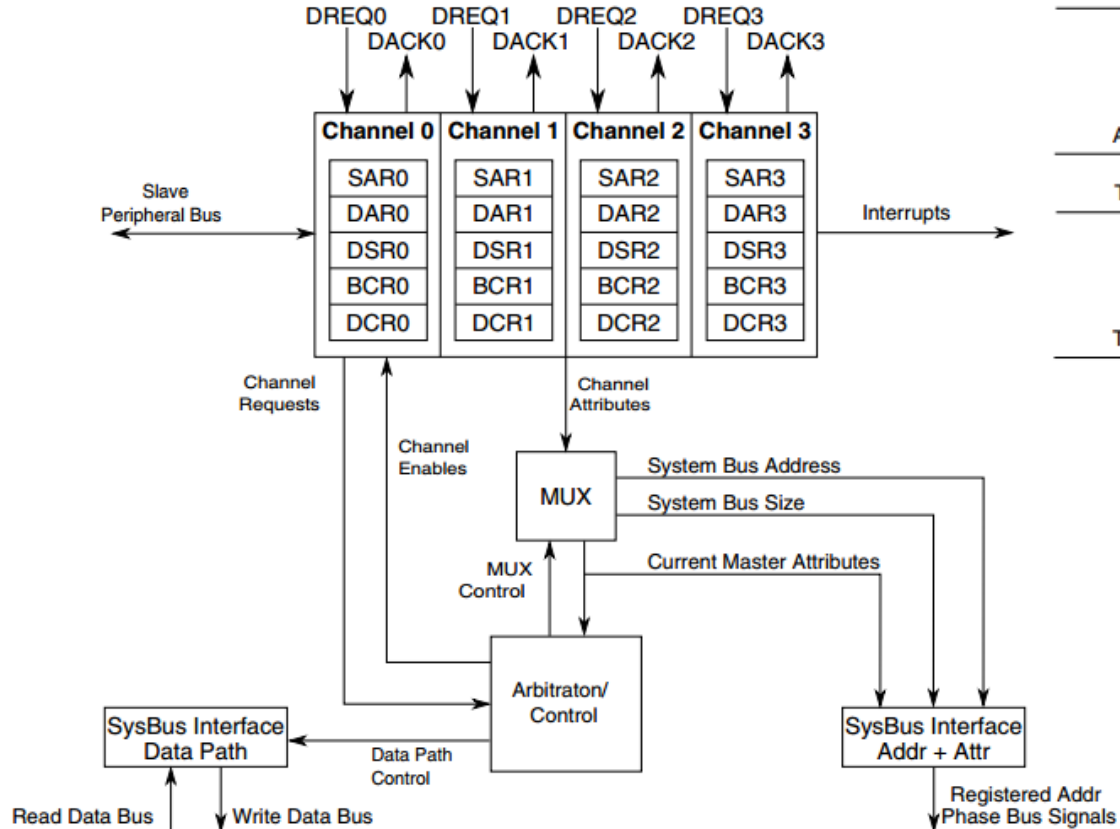


Figure 23-1. 4-Channel DMA Block Diagram

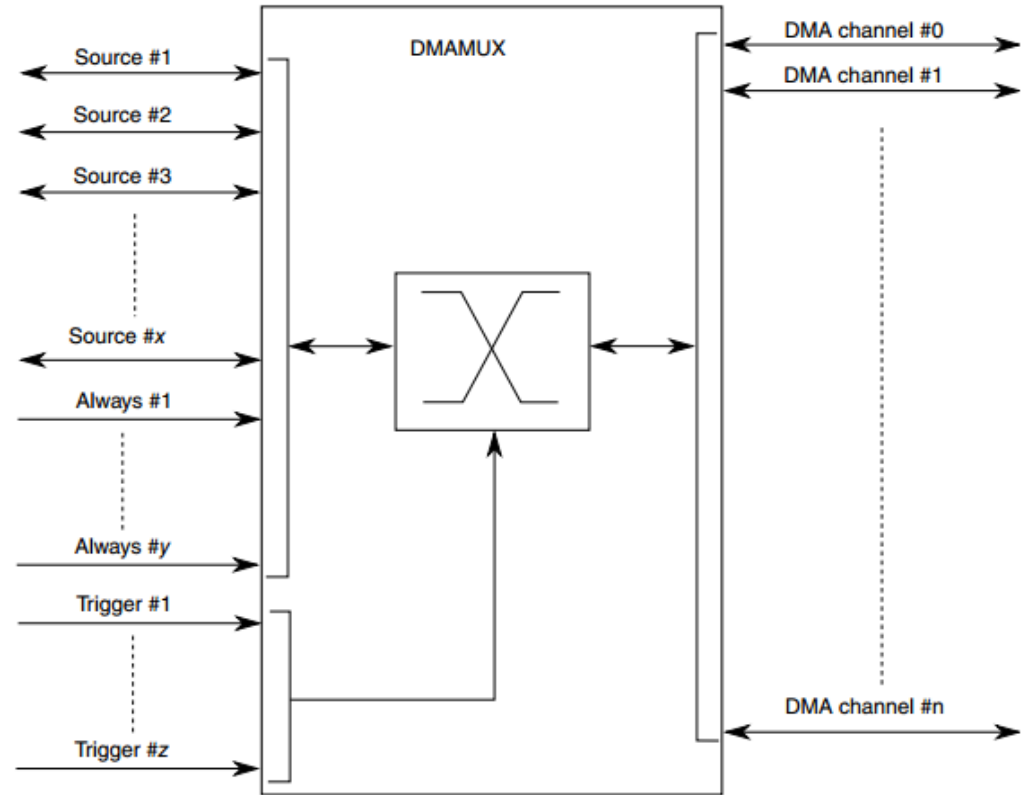


Figure 22-1. DMAMUX block diagram



Exemplo de utilização do DMA

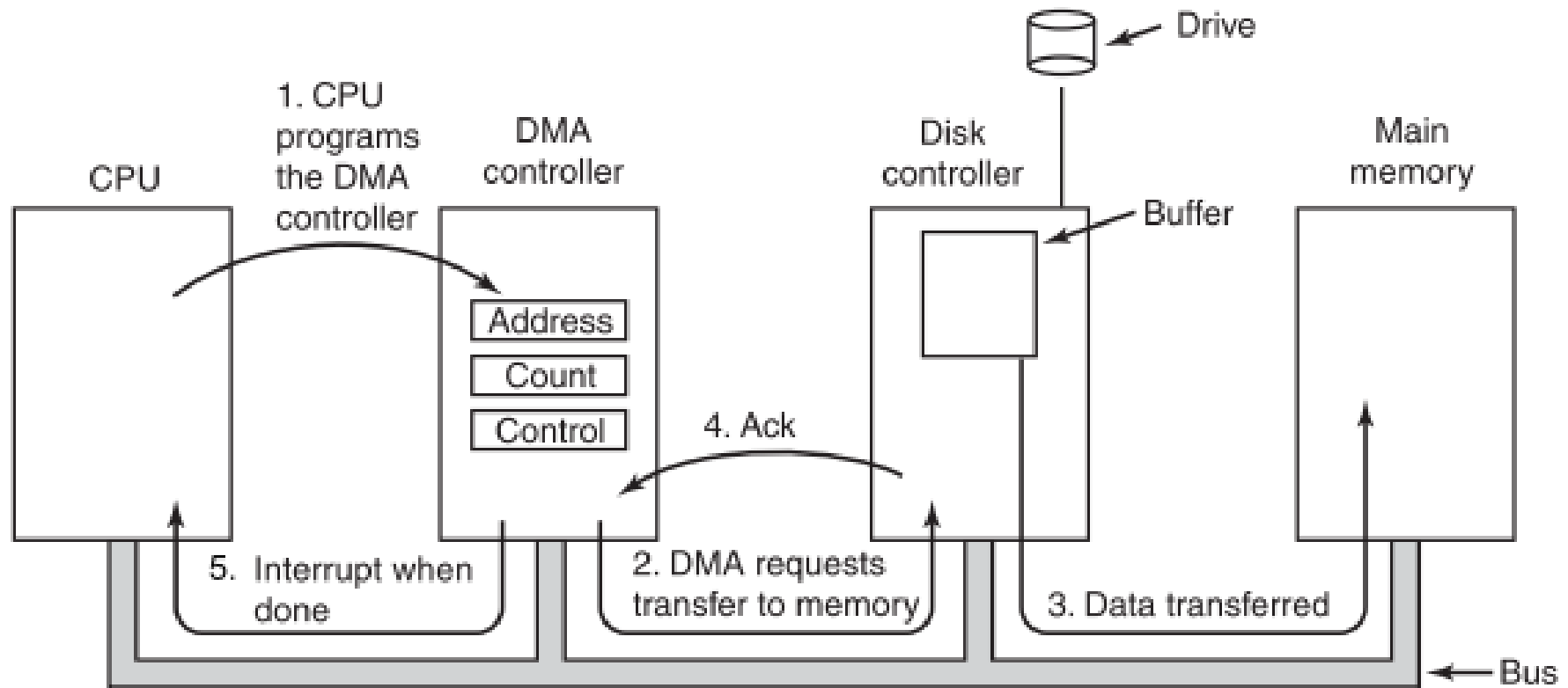
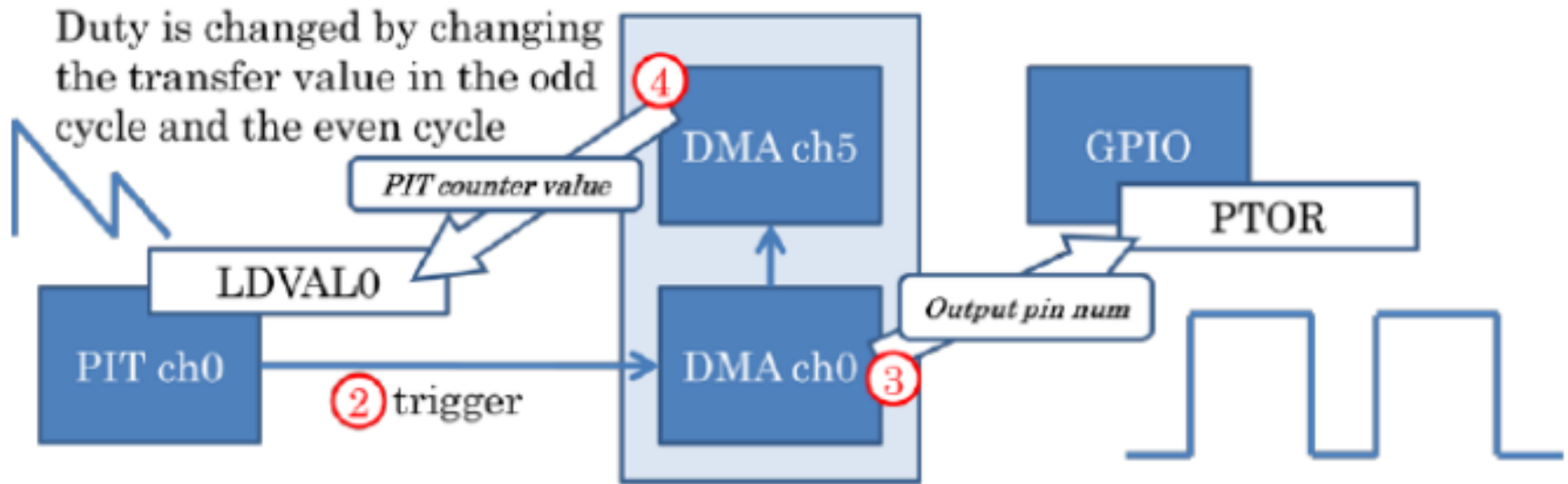


Figure 5-4. Operation of a DMA transfer.



Exemplo de utilização do DMA

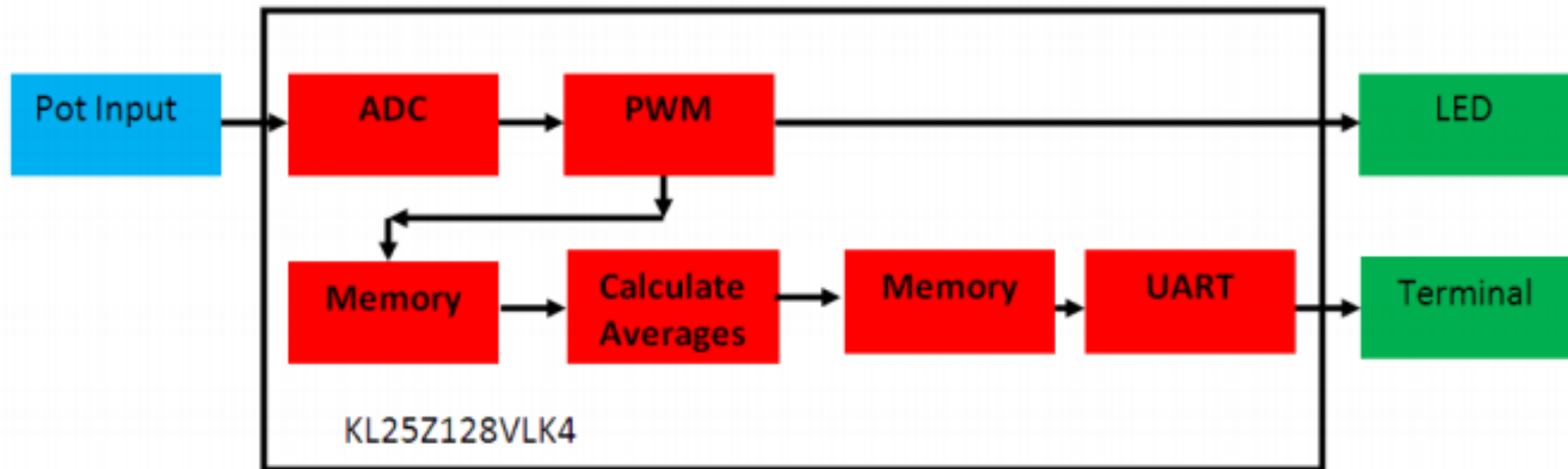
DMA ch0: GPIO toggle signal
DMA ch5: Transfer the LDVAL0 value



- http://cache.freescale.com/files/microcontrollers/doc/app_note/AN4419.pdf



Exemplo de utilização do DMA



- http://cache.freescale.com/files/microcontrollers/doc/app_note/AN4631.pdf?fsrch=1&sr=1