

Escola Politécnica da Universidade de São Paulo
Departamento de Engenharia de Sistemas Eletrônicos - PSI

PSI-2553- Projeto de Sistemas Integrados

**Experiência 4: Desenvolvimento de um Sistema Embutido com Cálculo de
Número de Fibonacci por Hardware (Teoria)**

M.S. / W.J.C / M.A.R.J/ E.C.V. (17)

Conteúdo:

1. Objetivos	2
2. Parte Teórica	2
2.1 O coprocessador	2
2.2 O Plasma e coprocessador Fibonacci	2
2.3 Esquemático Plasma com Fibonacci	2

1. Objetivos

Esta experiência visa o desenvolvimento do software e montagem de um hardware com o sistema Plasma utilizando, como coprocessador, o Processador de Cálculo de Número de Fibonacci.

2. Parte Teórica

2.1 O coprocessador

O coprocessador tem o objetivo de acelerar a computação de alguma tarefa através da introdução de hardware em substituição à execução de código correspondente em software. Considere o esquema do processador da Figura 1. Neste exemplo, temos que o processador executa um código, onde existem seguidas chamadas à função ou procedimento Rotina X. Caso a Rotina X seja longa e o seu uso tenha um peso considerável no tempo total de computação, pode ser benéfico a construção de um coprocessador que realize a função desejada.

A Figura 2 ilustra o caso onde a função realizada pela Rotina X é implementada em hardware. Durante a execução do software, caso a função seja necessária, a sua execução será passada ao coprocessador. Há duas razões para o possível aumento de desempenho no uso do coprocessador:

- 1) Execução de hardware é mais rápida que execução de software.
- 2) O coprocessador e processador podem estar operando em paralelo, desde que o código seja adequado para isto.

Em casos práticos, deve-se fazer uma avaliação precisa dos benefícios do coprocessador em termos de desempenho e também dos custos envolvidos em termos de área e esforço para o desenvolvimento do hardware.

2.2 O Plasma e o coprocessador Fibonacci

O processador Fibonacci desenvolvido nas experiências 1A e 1B será o coprocessador específico para o cálculo do número de Fibonacci acoplado com o processador Plasma. O coprocessador trabalhará em esquema de interrupção semelhante à forma do periférico utilizado na Exp 3. Observe-se que o esquema de interrupção é comum em periféricos, porém os coprocessadores em geral trabalham também como mestres no sistema. Nesta experiência, é usado o artifício de interrupção para coprocessador como forma de ilustrar o conceito de comunicação. Na experiência, o(a) aluno(a) poderá notar que tal artifício gera um alto impacto no desempenho do sistema devido à troca de contexto (registrador-pilha-registrador) a cada interrupção.

O módulo Fibonacci é “ativado” pelo próprio processador. Sempre que se necessitar do cálculo, o processador enviará (escreverá) o valor do número desejado para o endereço do coprocessador (mesmo endereço 0x20000070 de periférico da Exp 3).

Após a computação por hardware do número de Fibonacci, a resposta obtida é retornada ao processador via interrupção. A sub-rotina de interrupção realiza a captura deste valor de saída do módulo Fibonacci através do mesmo endereço 0x20000070 do periférico.

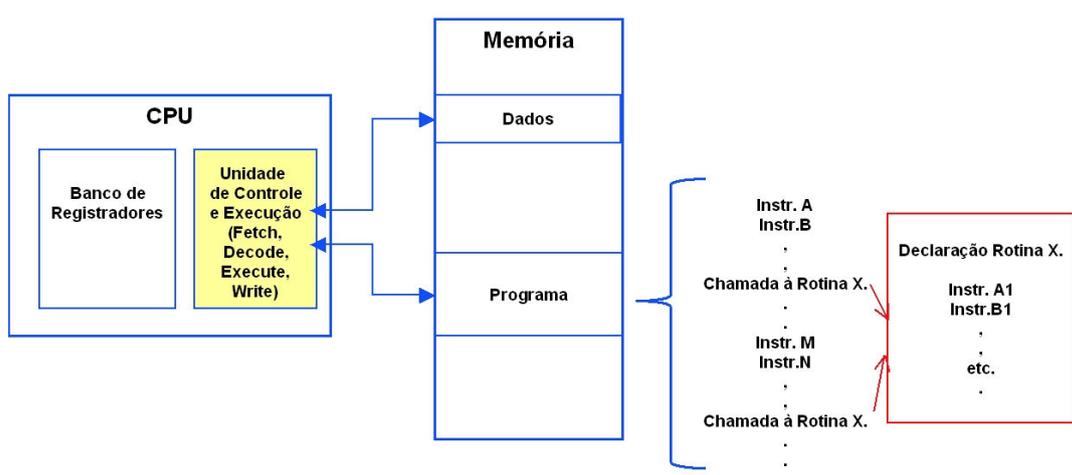


Figura 1. Rotina X é computada por SW (instruções Assembly)

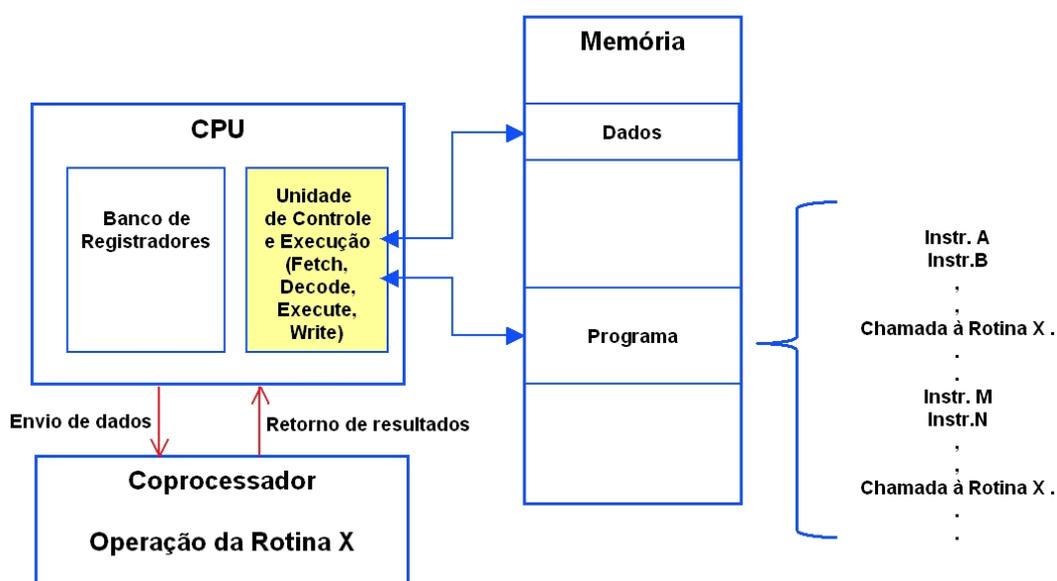


Figura 2. Rotina X é computada pelo coprocessador especializado

O código do programa *main* consiste de pequeno programa que pode ser resumido como:

```

Define valor n_maior
Define valor n_menor
Inicio_Laço: Se n_maior < n_menor, ir para Fim
              Senão - enviar palavras e dados ao periférico UART
                  - calcular o número de Fibonacci de n_menor
                  - enviar outras palavras e dados ao periférico UART
                  - n_menor = n_menor + 1
                  - ir para Inicio_Laço

```

Fim:

2.3 Esquemático Plasma com Fibonacci

Introduzimos aqui o módulo denominado Fibonacci, que substituirá o periférico utilizado na Exp. 3, cujo esquema é replicado na Figura 3 para facilitar a visualização de eventuais diferenças. O esquema básico do Plasma com o coprocessador Fibonacci é apresentado na Figura 4. Pode-se perceber que o esquema é semelhante ao da Exp.3, porém, o novo "periférico" não possui portas para dados externos; sendo um coprocessador, a única comunicação que realiza é com a CPU.

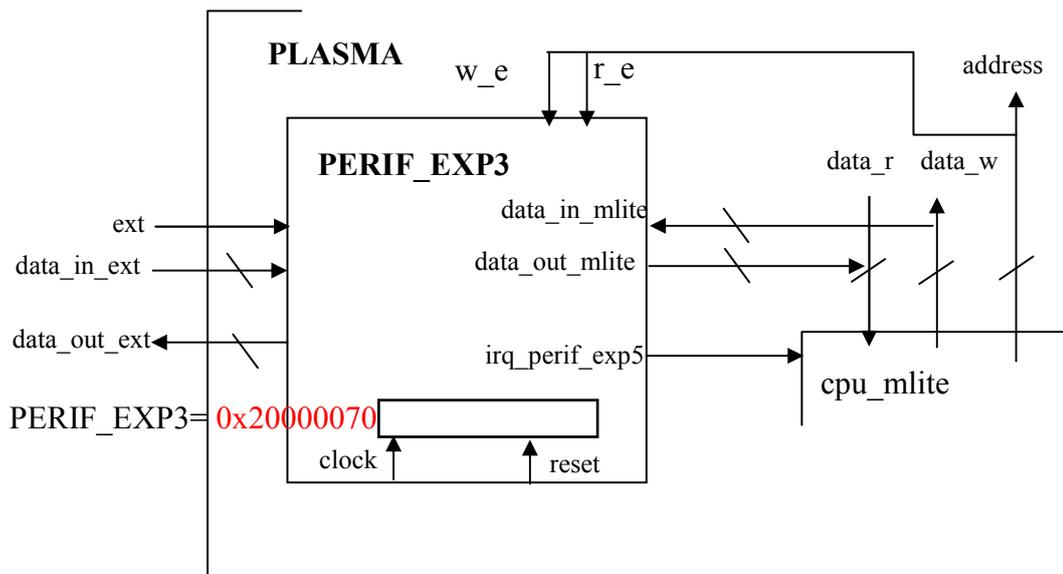


Figura 3. Esquema com o Módulo Perif_Exp3

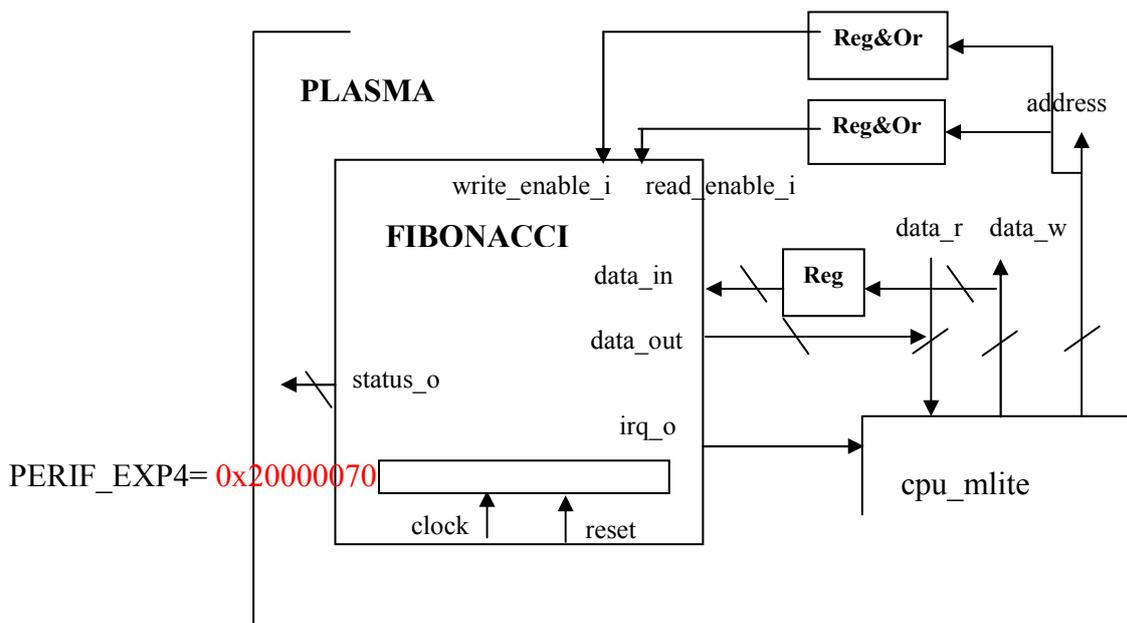


Figura 4. Esquema com o Módulo Fibonacci

O aluno poderá perceber que pequenos blocos foram introduzidos no sistema. Tratam-se de registradores que providenciam o atraso de um ciclo de relógio por segurança. Dependendo da implementação do aluno, é possível que a temporização oferecida pelo CPU do Plasma para as escritas e leitura (em 1 ciclo) não seja acompanhada pelo seu módulo Fibonacci. Registradores são adicionados para que tanto *write_enable_i* como *read_enable_i* estejam ativos por dois ciclos de relógio. Para isto, flip-flops são utilizados como nos diagramas das Figuras 5 e 6.

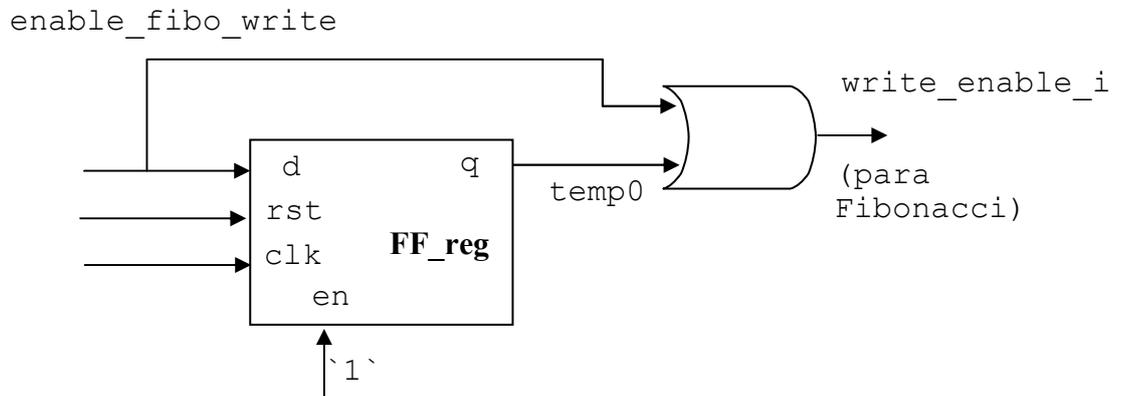


Figura 5. Adição de flip-flop e OR para write

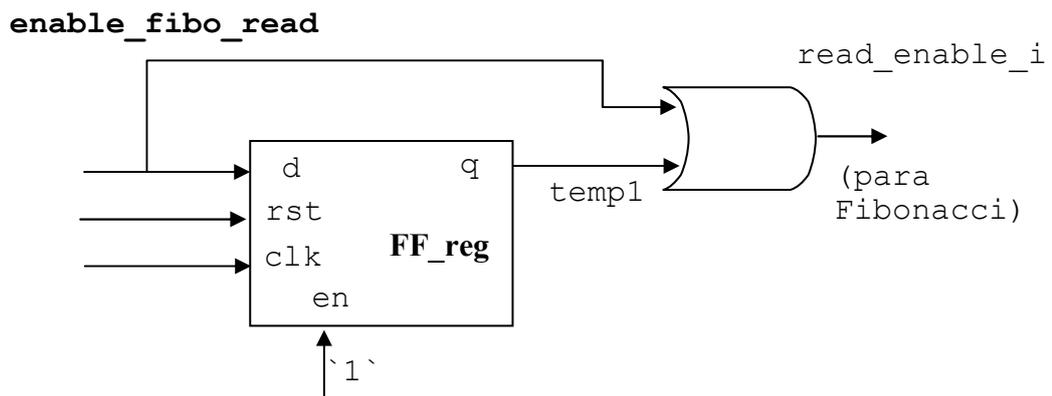


Figura 6. Adição de flip-flop e OR para read

Para manter a consistência do sinal a ser escrito pela CPU (*data_in* do **fibonacci**), um outro registrador de 32 bits é adicionado ao plasma na forma ilustrada na Figura 7, utilizando-se o módulo **reg** (módulo já providenciado para o projeto do datapath).

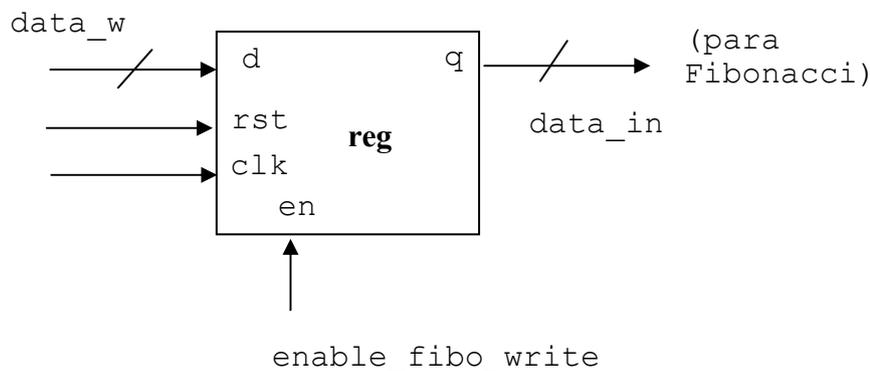


Figura 5. Adição de registrador **reg**