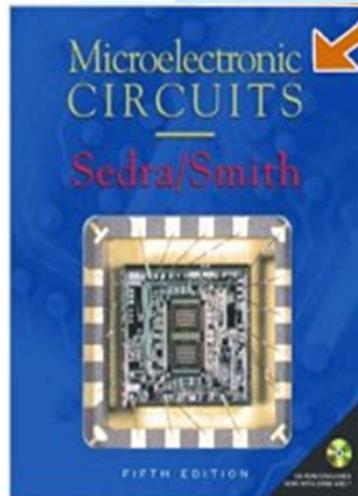
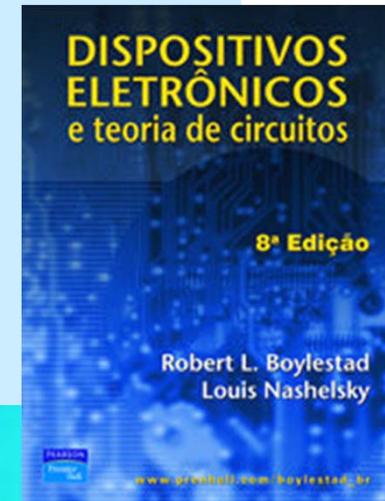


Transistor Bipolar de Junção TBJ

Cap. 4 Sedra/Smith



Modelos de Grandes Sinais
e de 2a. Ordem



Notas de Aula SEL 313
Circuitos Eletrônicos 1
Parte 9

1º Sem/2017 Prof. Manoel

Modelo TBJ para grandes sinais Ebers-Moll

Tais modelos já foram vistos nas figuras 2.18 e 2.19 e são usados para análises CC onde as capacitâncias internas não apresentam efeitos.

São conhecidos como modelos de Ebers-Moll e incluem o efeito dos diodos formados nas duas junções do TBJ e as correspondentes fontes de correntes.

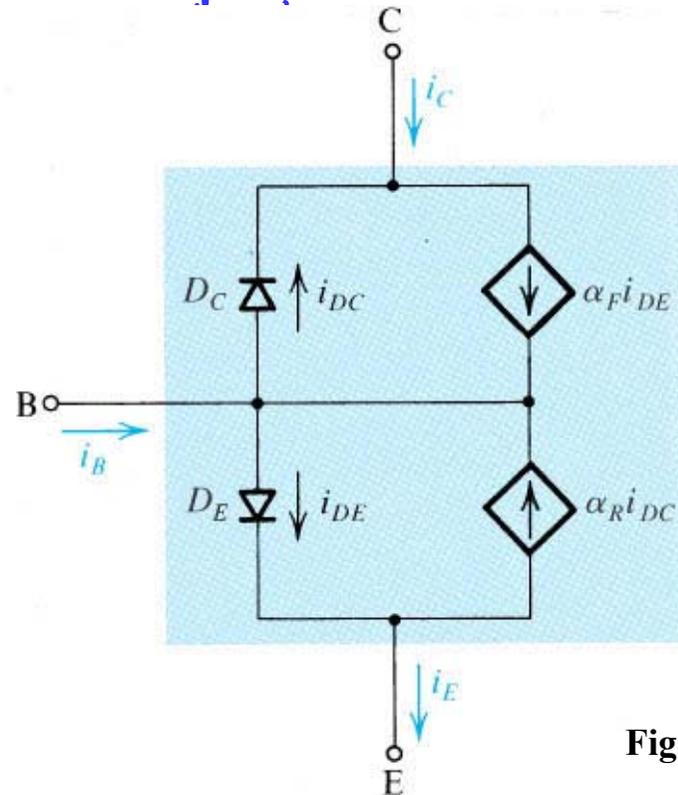


Figura 2.89 Modelo Ebers-Moll.

Análise do modelo Ebers-Moll (EM)

No modelo EM, o diodo DE com corrente i_{DE} é associado à fonte de corrente ($\alpha_D \cdot i_{DE}$) no terminal de coletor. O diodo DC com corrente i_{DC} é associado à fonte de corrente ($\alpha_R \cdot i_{DC}$) no terminal de emissor. Neste caso :

$\alpha_D = \alpha$ – direto e é o mesmo a já usado nos casos anteriores.

$\alpha_R = \alpha$ – reverso sendo o valor típico entre 0,02 a 0,5.

Equacionando-se o circuito na figura 2.89, chega-se a :

$$i_{DE} = I_{SE} \left(e^{v_{BE}/V_T} - 1 \right) \quad (2.83)$$

$$i_{DC} = I_{SC} \left(e^{v_{BC}/V_T} - 1 \right) \quad (2.84)$$

Sendo, I_{SE} a corrente de saturação do diodo DE e I_{SC} do diodo DC e ainda, $I_{SC} > I_{SE}$ (2 a 50)x.

Análise do modelo Ebers-Moll (EM)

Ainda do modelo da figura 2.89, tem-se :

$$i_E = i_{DE} - \alpha_R \cdot i_{DC} \quad (2.85-a)$$

$$i_C = -i_{DC} + \alpha_F \cdot i_{DE} \quad (2.85-b)$$

$$i_B = (1 - \alpha_F) i_{DE} + (1 + \alpha_R) i_{DC} \quad (2.85-c)$$

Para um dado TBJ cujo valor da corrente de saturação seja I_S , no modelo EM vale :

$$\alpha_F \cdot I_{SE} = \alpha_R \cdot I_{SC} = I_S \quad (2.86)$$

E como regra geral vale ainda :

$$\beta_F = \frac{\alpha_F}{1 - \alpha_F} = \text{Beta direto} \cong \beta \text{ do TBJ} \quad (2.87-a)$$

$$\beta_R = \frac{\alpha_R}{1 - \alpha_R} = (\text{Beta reverso}) \quad (2.87-b)$$

onde β_F é o valor normal de β dos TBJs com valor elevado e β_R é geralmente de valor muito pequeno

Modelo Ebers-Moll na região ativa

No modo ativo sabe-se que $V_{CB} < 0$ e ainda $V_{CB} \gg V_T$. Portanto :

$$i_E = \frac{I_S}{\alpha_F} e^{\left(\frac{v_{BE}}{V_T}\right)} + I_S \left(1 - \frac{1}{\alpha_F}\right) \quad (2.88)$$

$$i_C = I_S e^{\left(\frac{v_{BE}}{V_T}\right)} + I_S \left(\frac{1}{\alpha_F} - 1\right) \quad (2.89)$$

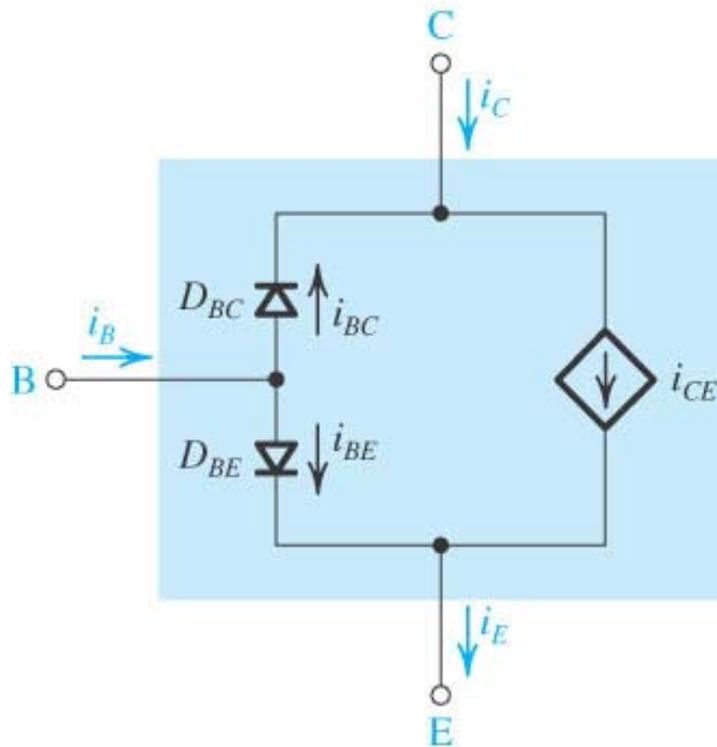
$$i_B = \frac{I_S}{\beta_F} e^{\left(\frac{v_{BE}}{V_T}\right)} - I_S \left(\frac{1}{\beta_F} + \frac{1}{\beta_R}\right) \quad (2.90)$$

Observa-se que o segundo termo em cada uma das expressões acima é muito menor que o primeiro termo.

Desprezando-se este segundo termo, as equações se reduzem à forma original das correntes no TBJ já estudadas.

Modelo Ebers-Moll alternativo

Neste modelo, as duas fontes de corrente são combinadas e substituídas por uma única fonte de corrente vinculada i_{CE} tal como indicado a seguir.



Os diodos são indicados como tendo correntes de saturação dadas por (I_S/β_F) e (I_S/β_R) , tal que :

$$i_B = \frac{I_S}{\beta_F} \left(e^{v_{BE}/V_T} - 1 \right) + \frac{I_S}{\beta_R} \left(e^{v_{BC}/V_T} - 1 \right) \quad (2.91)$$

e a fonte de corrente vinculada i_{CE} será :

$$i_{CE} = I_S \left(e^{v_{BE}/V_T} - 1 \right) - I_S \left(e^{v_{BC}/V_T} - 1 \right) \quad (2.92)$$

Figura 2.90 Modelo simplificado de Ebers-Moll.

Inversor lógico com TBJ (TTL)

O inversor lógico é o elemento fundamental em sistemas digitais. Usando TBJ a lógica digital é realizada com o transistor mudando entre os estados de Corte e Saturação.

No circuito abaixo, se v_I é elevado (nível lógico 1) tal que o transistor se sature então $v_0 = v_{CE_sat} = 0,2 \text{ V}$ que é um valor baixo (nível lógico 0).

Por outro lado se v_I for baixo (por ex. $0,2 \text{ V}$ – nível lógico 0) então o transistor estará em corte e sem corrente de coletor v_0 será $= V_{CC}$ (nível lógico 1).

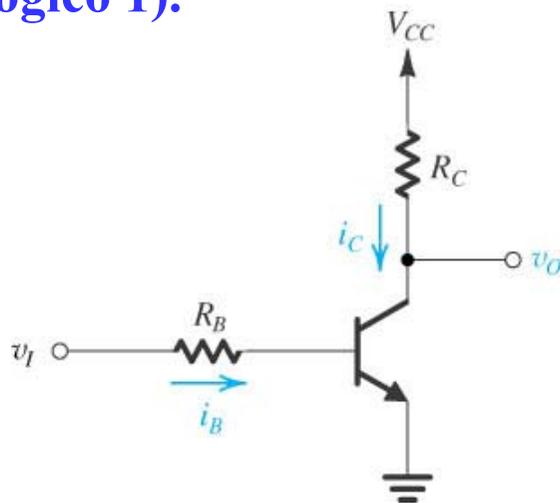


Figura 2.91 Circuito de Inversor lógico a TBJ.

Dado V_{CC} é preciso então escolher corretamente os valores de R_B e de R_C para garantir a saturação do TBJ.

No caso de lógica TTL o valor de V_{CC} é de 5 V e é assumido que os TBJs saturem com $v_{CE_sat} = 0,2 \text{ V}$

Característica de transferência do inversor lógico

Assumindo-se $V_{CC}=5V$, $R_C=1k\Omega$, $R_B=10k\Omega$ e $\beta=50$, obtém-se a curva de transferência tal como indicado a seguir. No exemplo, V_{IH} de apenas $1,66V$ já satura o TBJ.

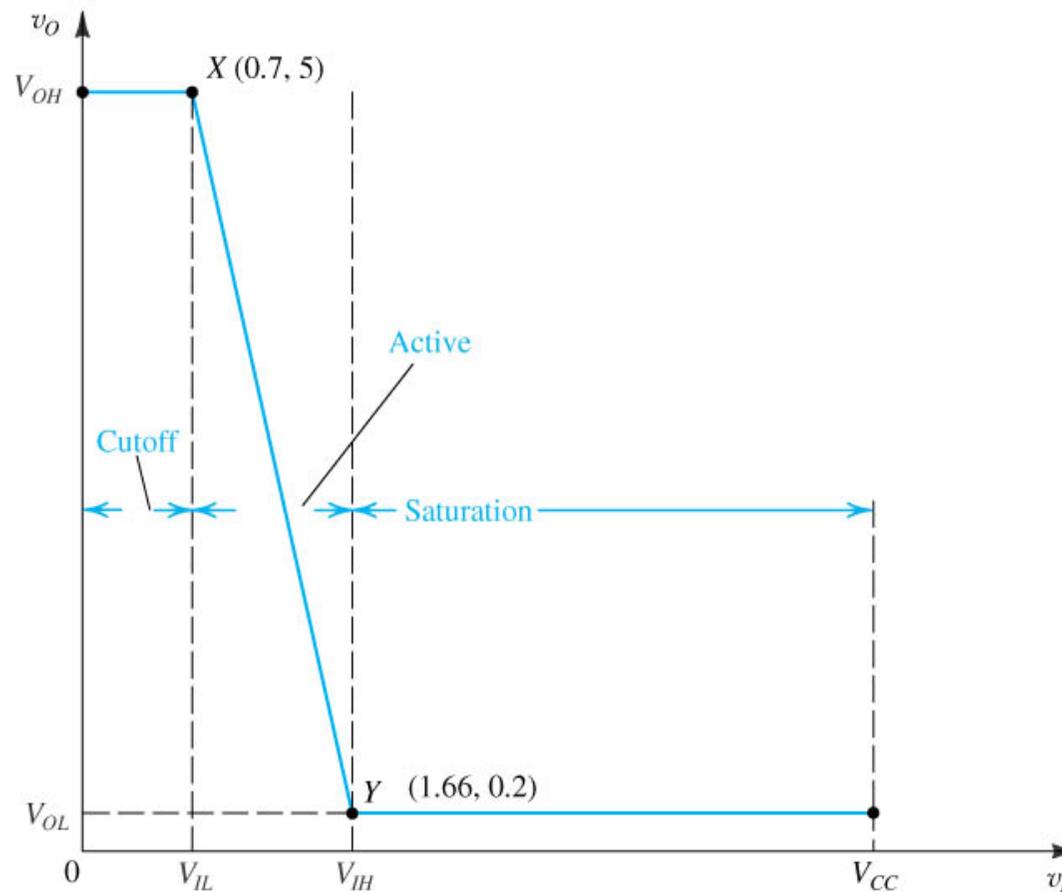


Figura 2.92 Curva de transferência do inversor lógico.

Efeitos de 2ª Ordem no TBJ

Tais efeitos são relacionados com as capacitâncias de junção, ou seja a C_π em JEB e C_μ em JCB.

Estas capacitâncias determinam a frequência de corte em alta frequência.

C_π varia em torno de algumas dezenas de pF e C_μ alguns pF.

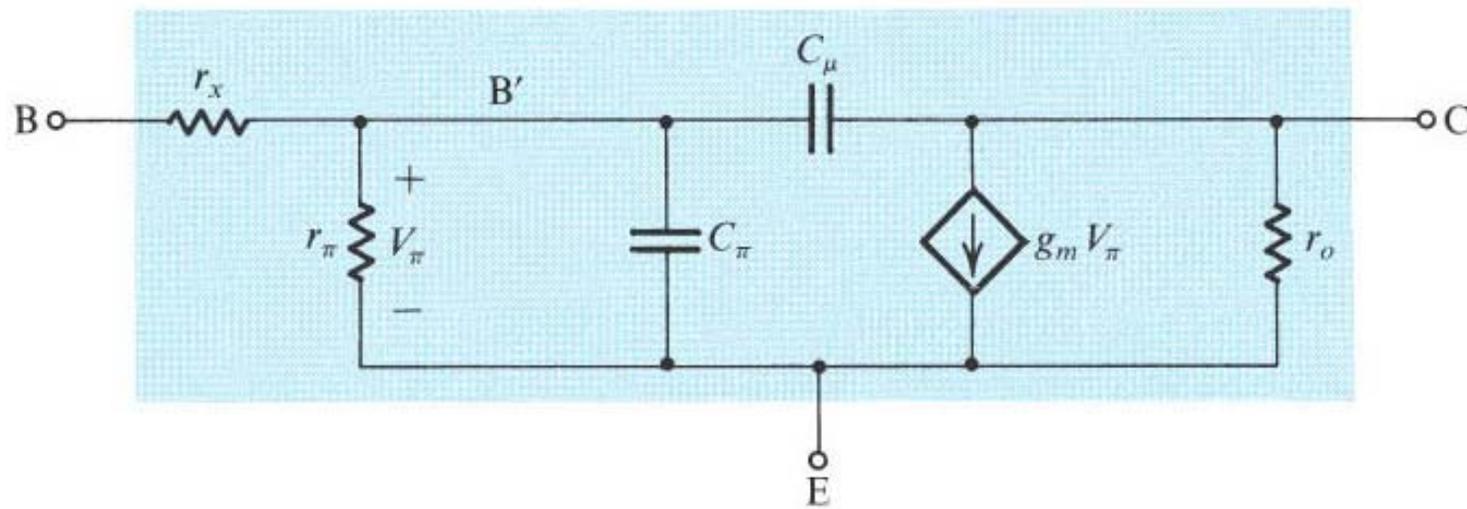


Figura 2.93 Modelo π com efeito de segunda ordem.

r_x representa a resistência de contato ôhmico na base.

Resposta em frequência do TBJ

A principal consequência dos efeitos de segunda ordem nos circuitos com TBJ é a limitação da faixa de frequências de operação.

No exemplo de circuito abaixo, os capacitores C_{C1} , C_{C2} e C_E são de alta capacitâncias e servem para o devido acoplamento de sinais e só apresentam alguma influência em frequências baixas. Já as capacitâncias de junções atuam nas altas frequências.

Um típico gráfico de resposta em frequência do ganho é vista a seguir.

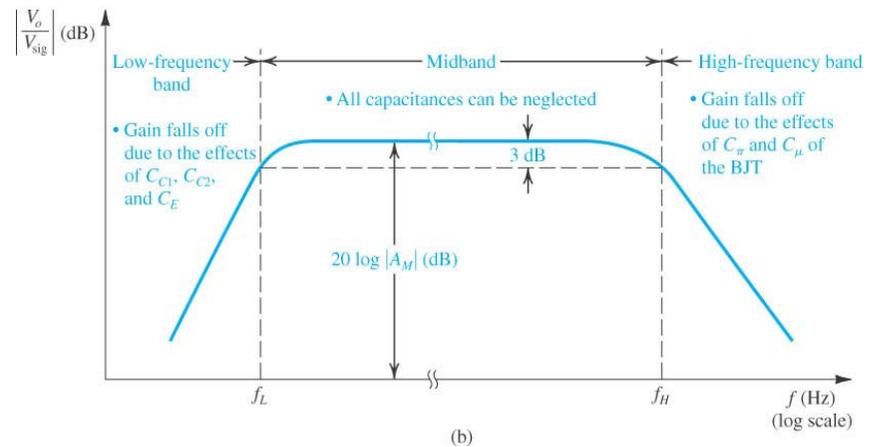
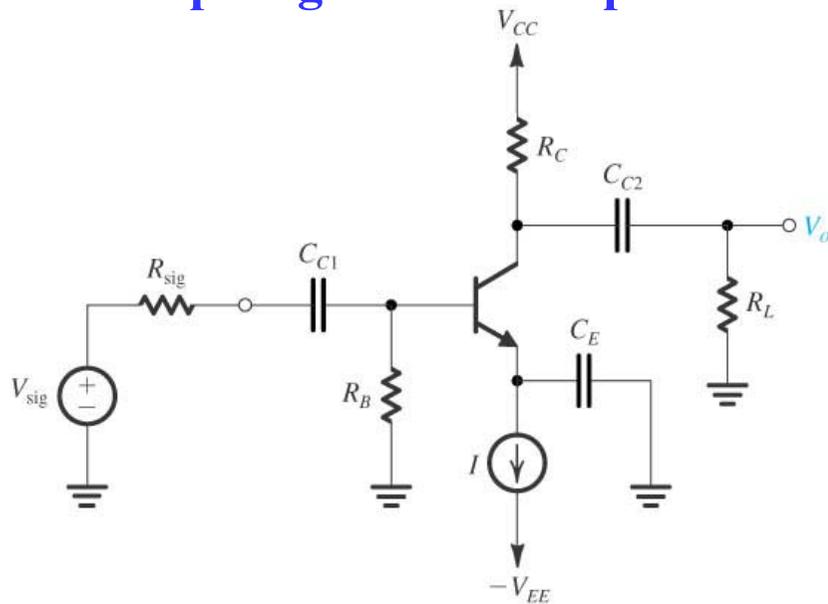


Figura 2.94 Circuito pra análise de resposta em frequência.

Limitação em altas frequências

Para análises em altas frequências os capacitores de acoplamento não interferem e as fontes CC são substituídas por um curto-circuito. Usando-se o modelo π equivalente e após algumas simplificações, obtém-se a frequência de corte superior.

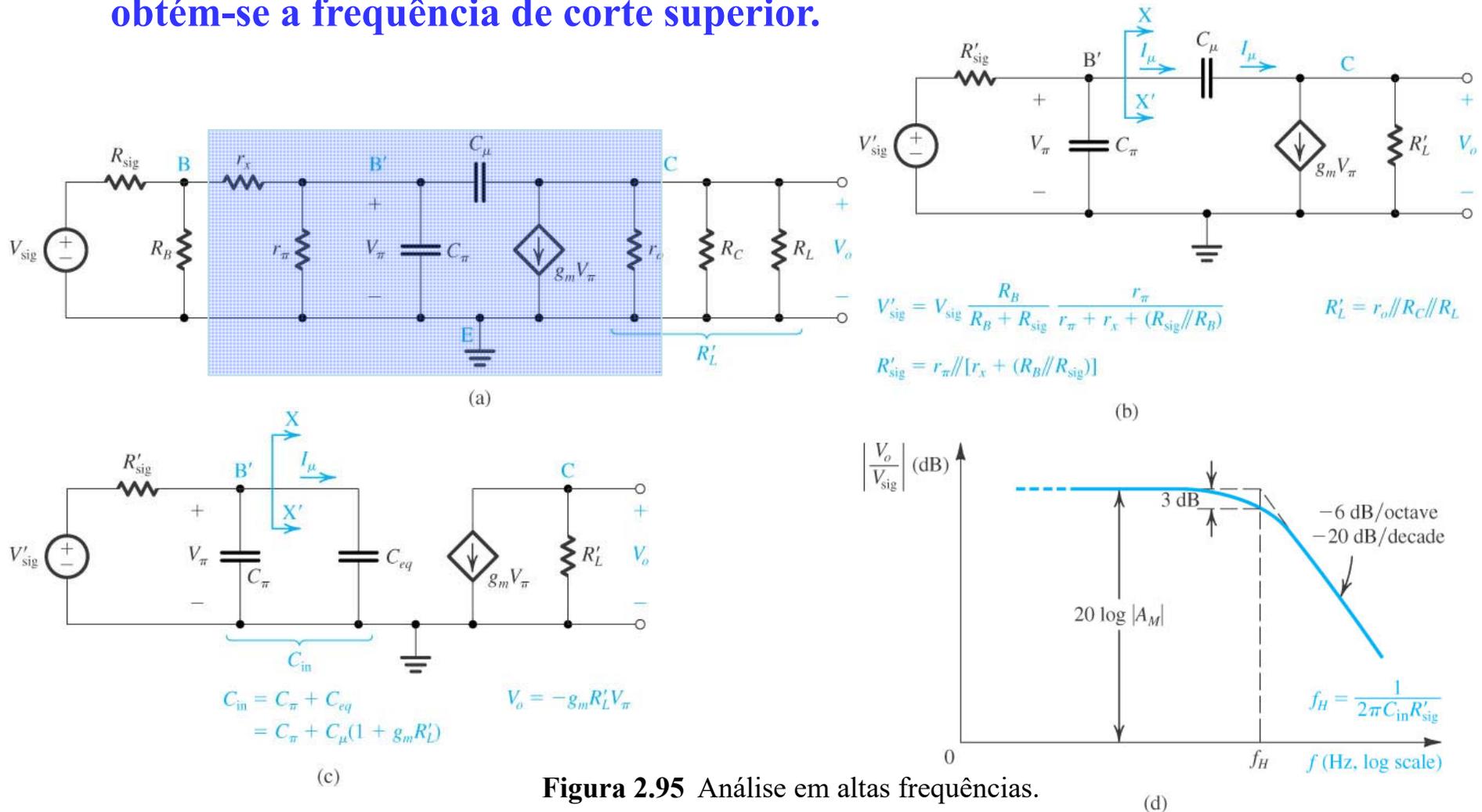


Figura 2.95 Análise em altas frequências.

Limitação em baixa frequência

Efeito de C_{C1} com exclusão do efeito de C_{C2} e C_E e apenas substituindo-se as fontes CC.

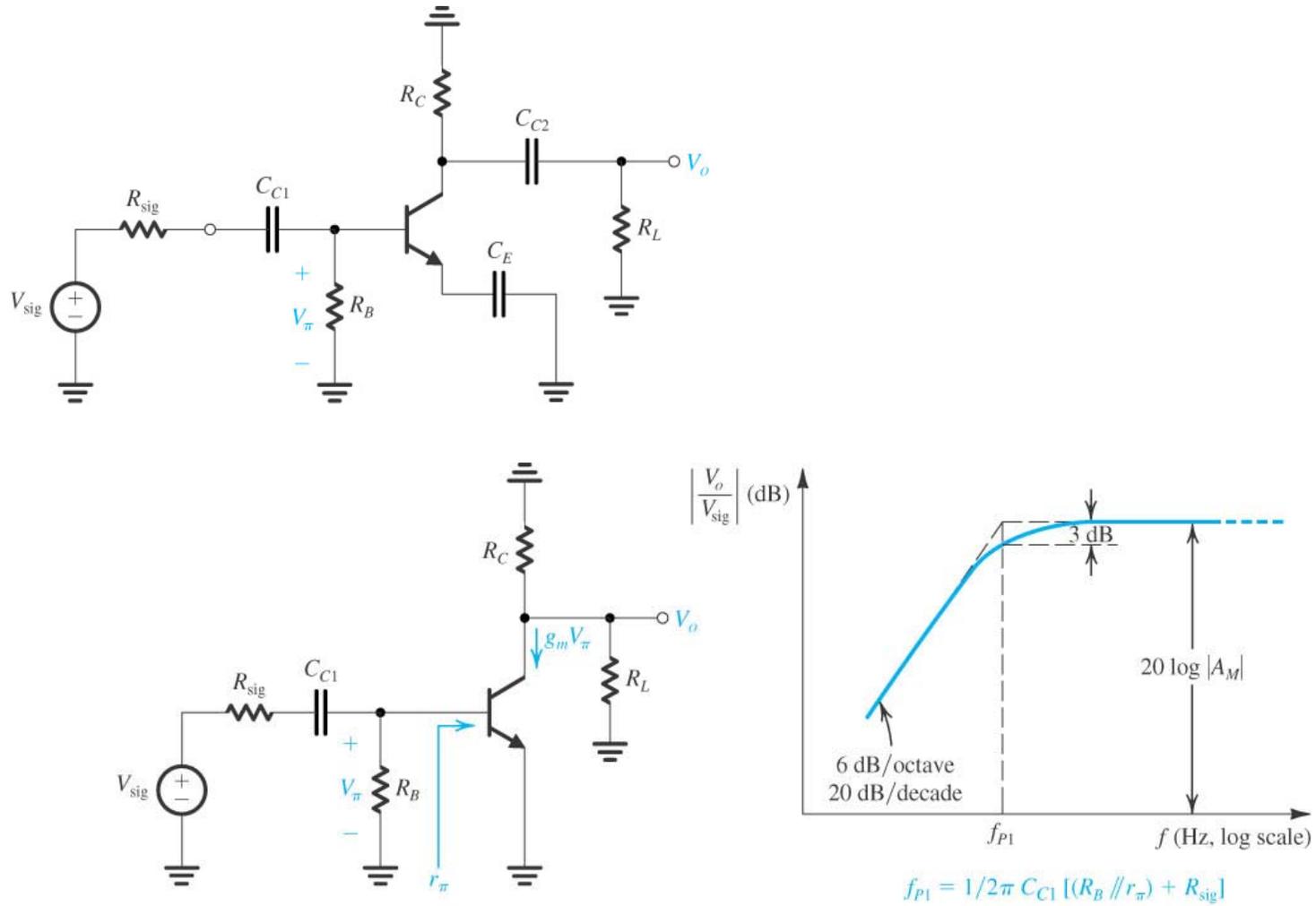


Figura 2.96 Análise em baixa frequência para C_{C1} .

Limitação em baixa frequência

Efeito de C_{C2} e de C_E de forma individual e substituindo-se as fontes CC.

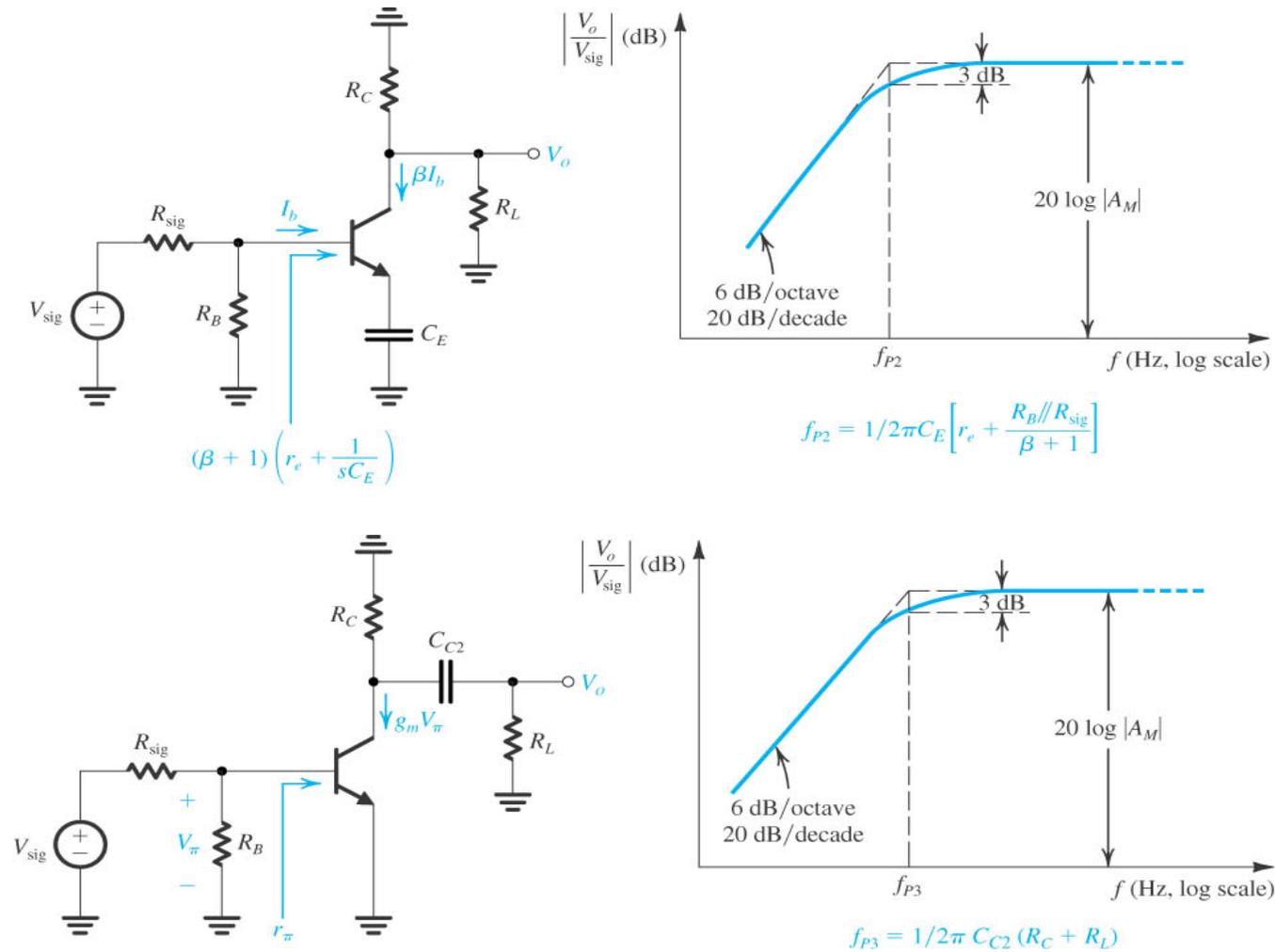


Figura 2.97 Análise em baixa frequência para C_{C1} e para C_E .

Limitação em baixa frequência

O efeito combinado dos três capacitores de acoplamento é visto a seguir.

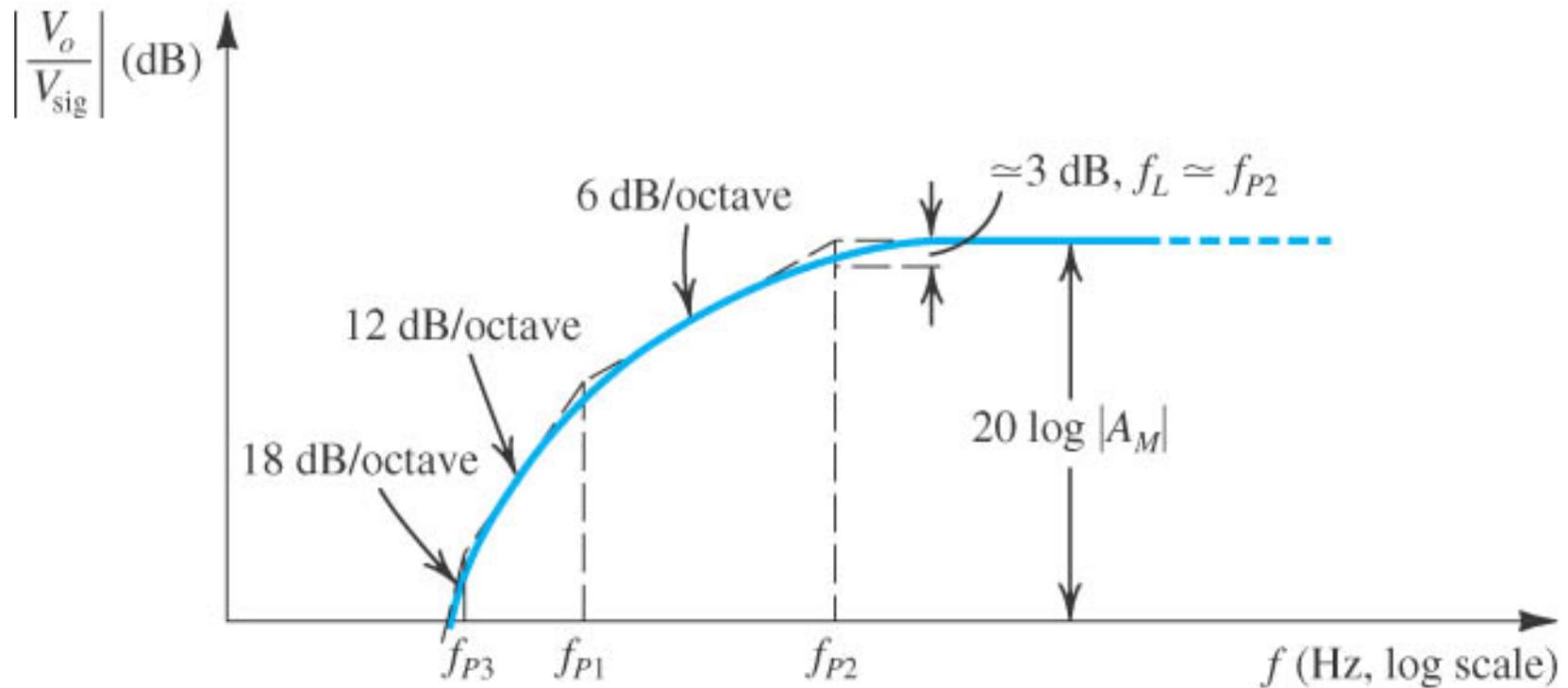


Figura 2.98 Efeito combinado em baixa frequência.

Bibliografia

Conteúdo :

SEDRA : Pags. 289 a 312.