

SSC0611

Arquitetura de Computadores

4ª Aula – Arquitetura MIPS: Caminho de Dados e Unidade de Controle

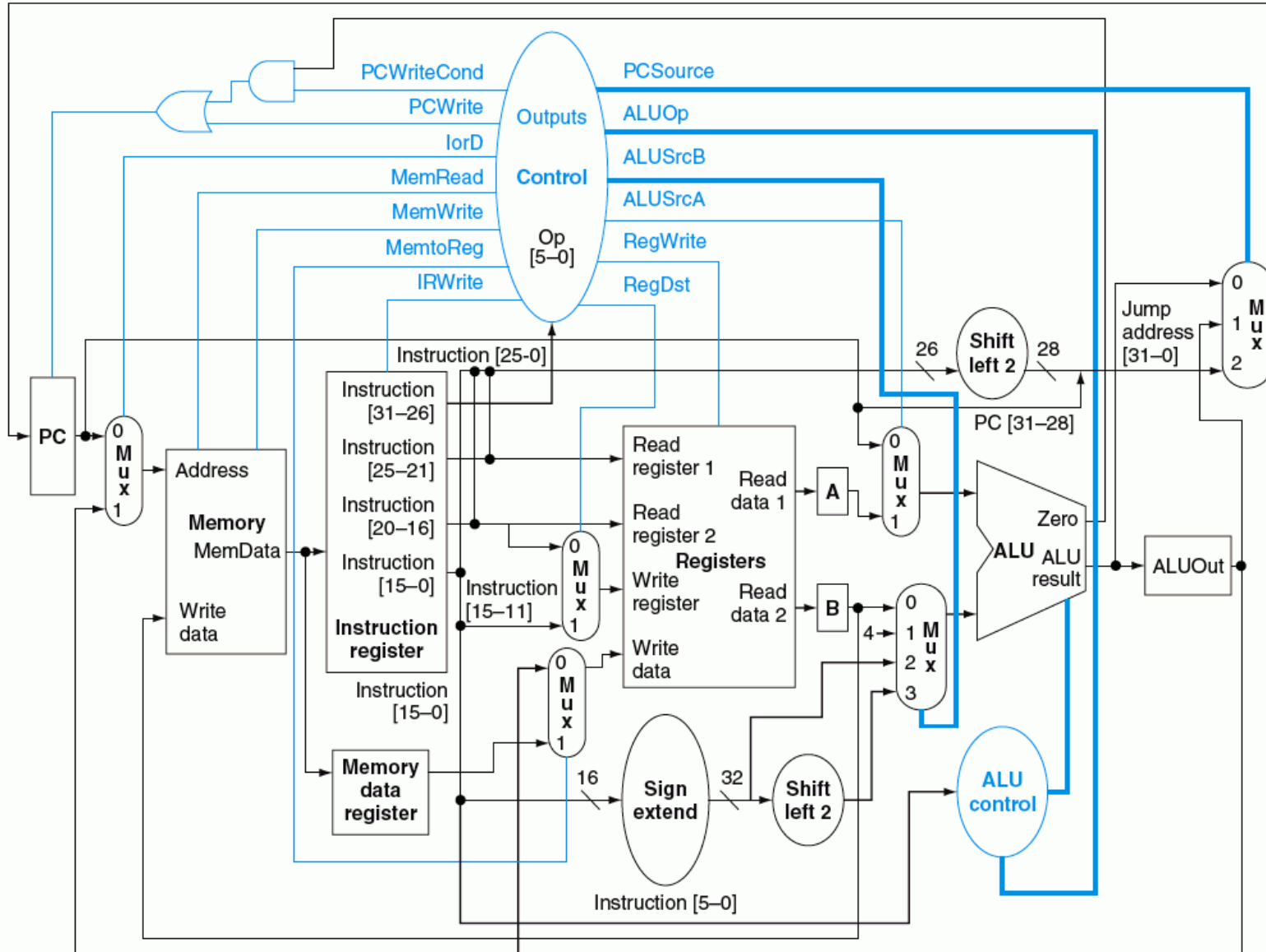
Profa. Sarita Mazzini Bruschi
sarita@icmc.usp.br

MIPS Multiciclo

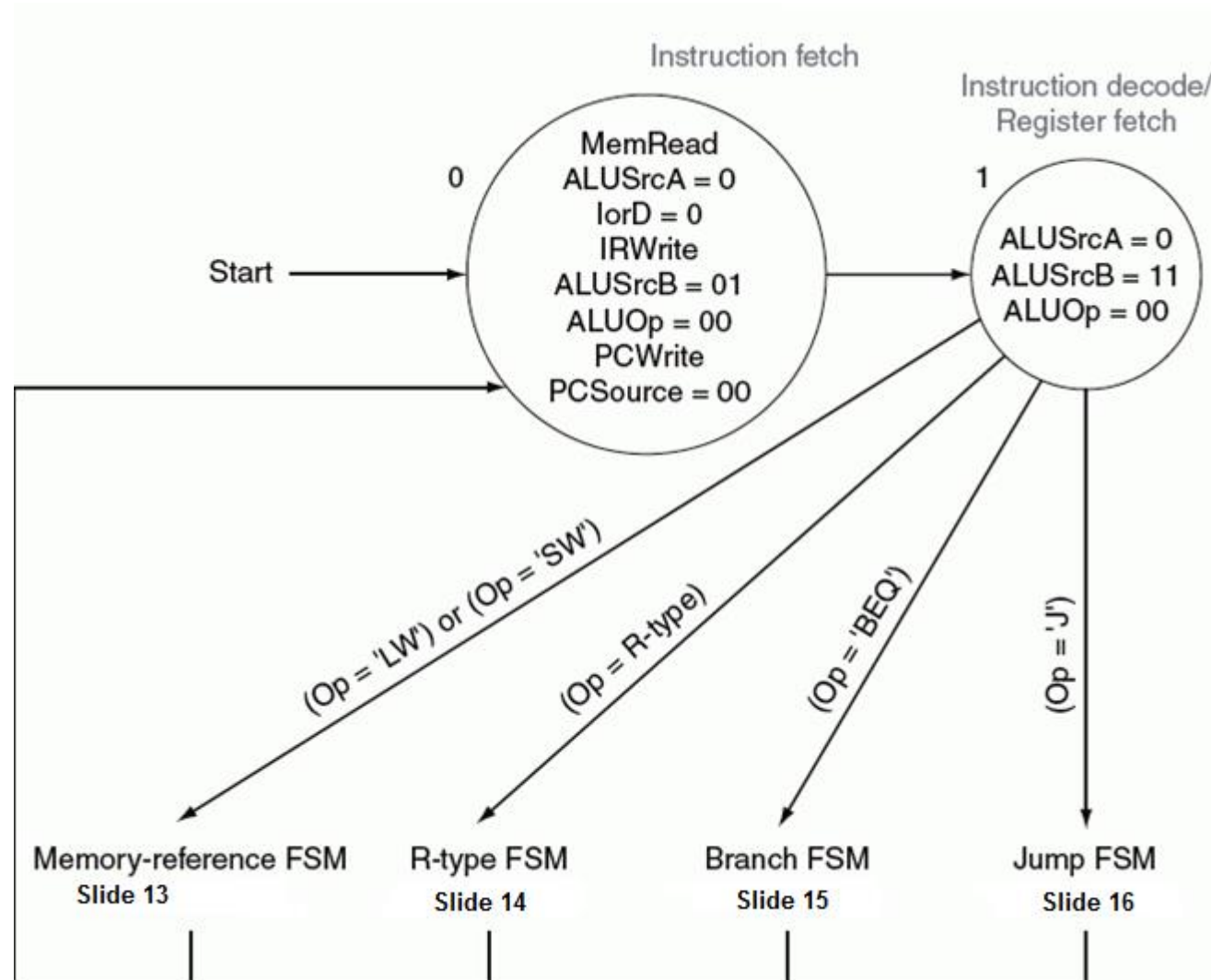
Passo	Instrução tipo R	Instruções de referência à memória	Branches	Jumps
Busca da instrução	$IR \leq \text{Memory}[PC]$ $PC \leq PC + 4$			
Decodificação da instrução e busca dos registradores	$A \leq \text{Reg}[IR[25:21]]$ $B \leq \text{Reg}[IR[20:16]]$ $ALUOut \leq PC + (\text{sign-extend}(IR[15:0]) \ll 2)$			
Execução, cálculo do endereço de memória ou conclusão do desvio	$ALUout \leq A \text{ op } B$	$ALUout \leq A + \text{sign-extend}(IR[15:0])$	If (A == B) $PC \leq ALUout$	$PC \leq \{PC[31:28],$ $(IR[25:0], 2'b00)\}$
Acesso à memória ou conclusão de instrução tipo R	$\text{Reg}[IR[15:11]] \leq ALUout$	Load: $MDR \leq \text{Memory}[ALUout]$ ou Store: $\text{Memory}[ALUout] \leq B$		
Conclusão da leitura da memória		Load: $\text{Reg}[IR[20:16]] \leq MDR$		

MIPS Multiciclo com jump*

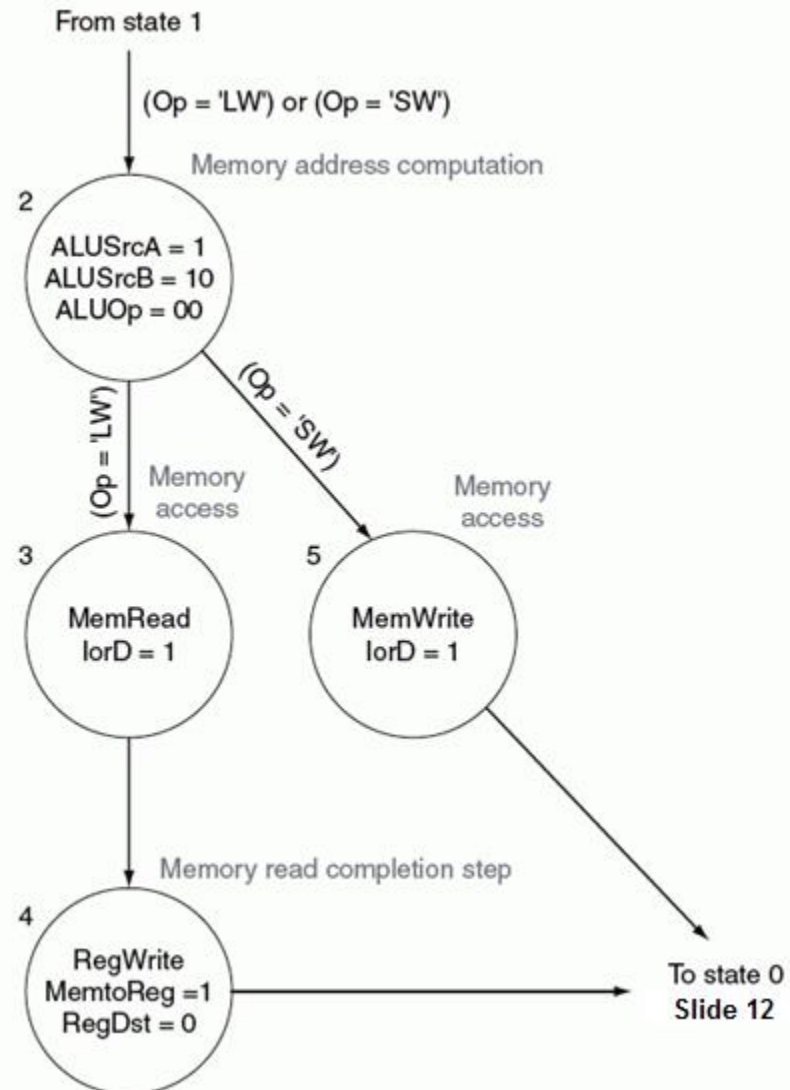
(*não estudado em sala de aula)



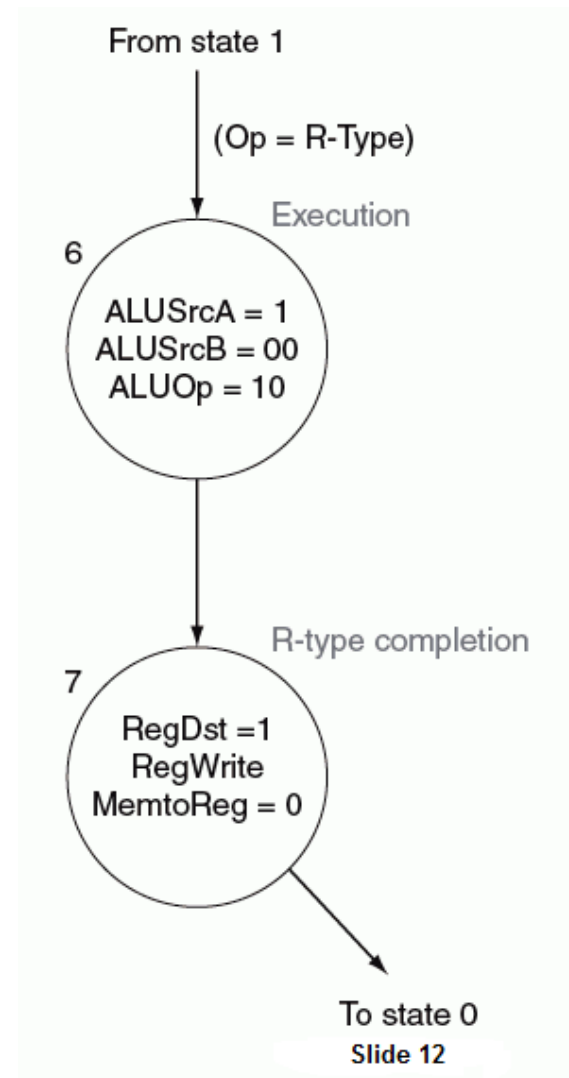
MIPS Multiciclo: Unidade de controle



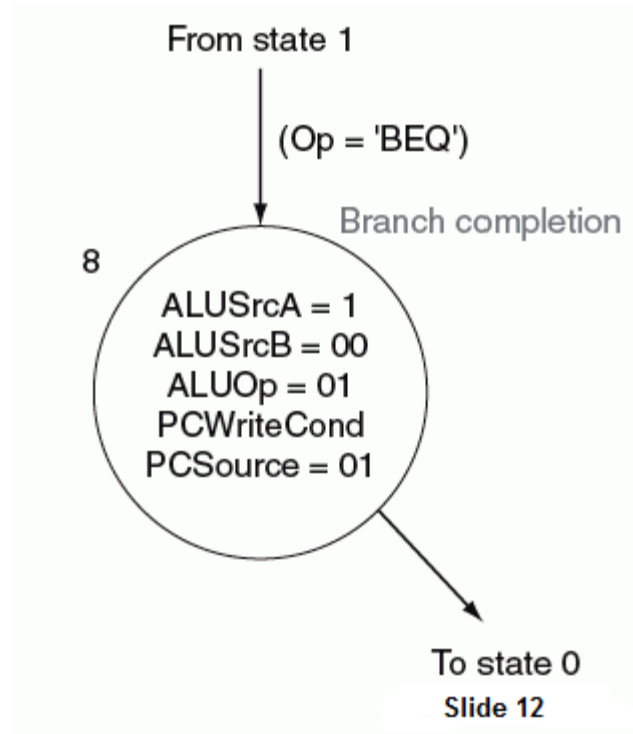
MIPS Multiciclo: Unidade de controle



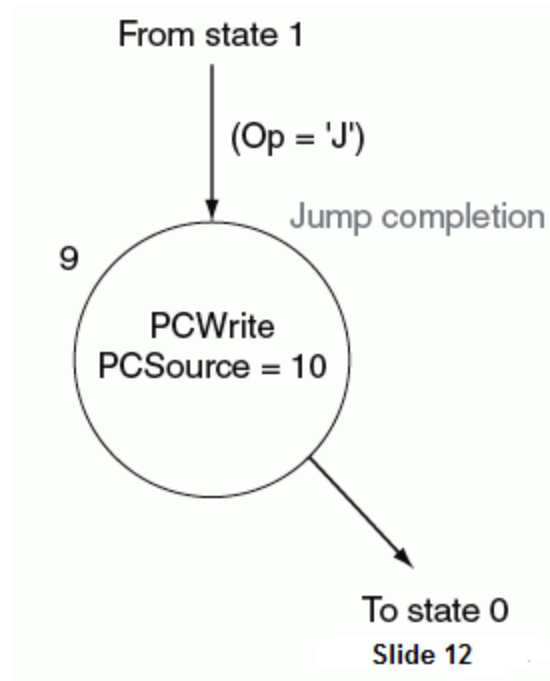
MIPS Multiciclo: Unidade de controle



MIPS Multiciclo: Unidade de controle



MIPS Multiciclo: Unidade de controle



Máquina de Estado Finito

Final

