

Departamento de Engenharia Elétrica e de Computação
SEL 323 – Lab. de Sistemas Digitais II
Profa. Luiza Maria Romeiro Codá

PRÁTICA Nº11

Contador Binário – Usando Template do QUARTUS II

1. Utilizando o software QUARTUS II, faça a síntese em VHDL de um contador binário até 1111b com entrada *clear* assíncrona e *clock*. Para tal, utilize o *template* do Quartus (Full Design: Counter). O contador do *template* tem os seguintes pinos:

DATA: Entrada que corresponde ao valor carregado nas saídas dos FFs dos contadores para iniciar a contagem a partir do valor “Data”.

LOAD: Entrada que habilita o carregamento da entrada “Data”.

CLEAR: Entrada que zera a saída.

CLOCK: Entrada. A cada pulso a contagem é incrementada.

ENABLE: Entrada habilitadora do *clock*.

CONT_OUTPUT: Saídas Q dos FFs.

Desabilite as entradas que não são desejadas, deixando na descrição como comentário, caso necessite destas entradas posteriormente. Simule, programe e teste na placa da Altera.

2. Inicie outro projeto, aproveitando o projeto do item 1, e o modifique para que o contador se torne um contador de década, ou seja, a saída apresente números binários de 0 a 9. Simule, programe e teste na placa.

3. Faça a síntese de um divisor de frequência para obter 1 Hz a partir da frequência do *clock* da placa, que é de 25,175MHz . Programe na placa para testar (não simular).

4. Junte o projeto do divisor de frequência (item 3), do contador de década (item 2) e do decodificador BCD para 7 segmentos e teste na placa.