

Departamento de Engenharia Elétrica e de Computação
SEL 323 – Lab. de Sistemas Digitais II
Profa. Luiza Maria Romeiro Codá

PRÁTICA Nº5

Comparador de Igualdade – Descrição Estrutural

Implementar em linguagem VHDL, utilizando descrição **Estrutural**, um comparador de igualdade de 4 *bits* (Figura 1). A saída "Igual" só assume nível lógico alto se as entradas forem iguais ($A = B$). Crie um componente OR_X para as portas ou exclusivo.

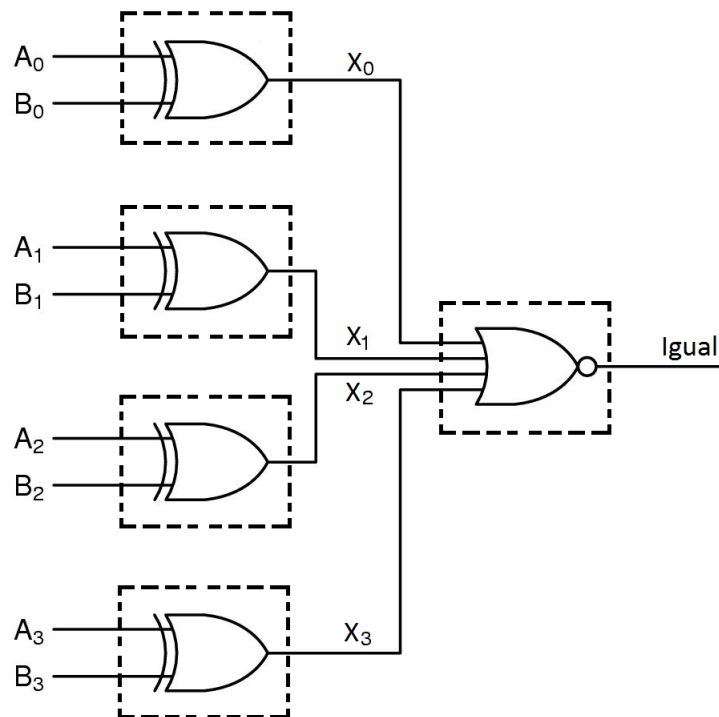


Figura 1