PSI 3451: PROGRAMAÇÃO 2017

Todas as informações relativas a esta disciplina serão colocadas em *disciplinas.stoa.usp.br*. É dever dos alunos acompanharem as novidades nesta página.

As 14 semanas de aula (fora as semanas de provas) serão assim distribuídas:

	3ª FEIRA	4ª FEIRA	Tópicos
1	07/3	08/3	Conceitos gerais / Apresentação do Projeto
2	14/3	15/3	VHDL – dataflow e comportamental (combinacional)
3	21/3	22/3	Máquina de Estados (FSM) e VHDL comportamental (sequencial)
4	28/3	29/3	VHDL estrutural, bibliotecas e pacotes
5	04/4	05/4	Macro células- somadores e shifters
xx	10/4 a 14/4		Feriado: Semana Santa
6	18/4	19/4	FSMD e blocos de datapath
7	25/4	26/4	Projeto de um LFSR (Projeto - 1)
xx	02/5 a 08/5		SEMANA DE PROVA 1 (P1)
8	09/5	10/5	Testbenches / FPGAs
9	16/5	17/5	Macro células - Memórias
10	23/5	24/5	Síntese Lógica para células padrão
11	30/5	31/5	Síntese Lógica para FPGA
12	06/6	07/6	Desenvolvimento do Projeto (Projeto - 2)
13	13/6	14/6	Desenvolvimento do Projeto (Projeto -3)
14	20/6	21/6	Desenvolvimento do Projeto (Projeto -4)
xx	26/6 a 30/6		SEMANA DE PROVA 2 (P2)
xx	03/7 a 07/7		PROVA PSUB

Bibliografia:

- Transparências RASSP sobre VHDL (no *site* da disciplina)
- Embedded SoPC Design with NIOS II Processor and VHDL Examples, Pong P. Chu, Wiley, 2014.
- Digital Integrated Circuits: A Design Perspective, J. Rabaey, A. Chandrakasan e B. Nikolic, Prentice Hall, 2003 (Segunda edição).
- Designing with FPGAs and CPLDs de Jesse H. Jenkins, Prentice Hall 1994.
- VHDL: Descrição e Síntese de Circuitos Digitais – Roberto D’Amore – 1^a. ou 2^a. Ed.
- Manuais das ferramentas Mentor Graphics
- Manual do simulador ModelSim
- Manual da ferramenta Quartus
- Manual da placa DE2

Critério de avaliação:

Projeto = $(0,3 \times \text{Parte}_1_Projeto + 0,7 \times \text{Parte}_2_Projeto) \times \text{fator_projeto}$

Prova = $(0,5 \times P1 + 0,5 \times P2)$

Média Final = $(\text{Prova} + \text{Projeto})/2$

caso Projeto ≥ 4 , fator_projeto = 1

caso Projeto < 4 , fator_projeto = 0

As notas das Parte_1_Projeto, Parte_2_Projeto, P1 e P2 valerão entre [0...10]

Informações importantes:

Sobre as aulas

- Ao longo de cada aula do semestre, cada aluno irá desenvolver o projeto de um circuito integrado digital (circuito alvo) através da metodologia semi-dedicada, sendo que na aula final cada aluno irá demonstrar a correta e completa realização de seu circuito implementado sobre uma placa de prototipagem profissional. O projeto servirá desta forma como modelo para ilustrar todas as etapas e tarefas de um projeto semi-dedicado.
- Com exceção da primeira aula, todas as demais serão compostas de uma parte teórica, na qual serão apresentados conceitos relativos ao projeto semi-dedicado e as ferramentas de CAD que serão utilizadas, e de uma parte prática, durante a qual cada aluno realizará experimentos relacionados aos conceitos estudados e que contribuirão para o projeto do circuito alvo.

Sobre o projeto

- O projeto será desenvolvido ao longo de TODAS AS AULAS do semestre. Algumas aulas serão acessórias, ou seja, fornecerão conceitos e práticas necessárias para a realização do projeto enquanto outras serão específicas do projeto.
- Durante a primeira metade do curso (aproximadamente), as partes teóricas servirão para apresentar os conceitos que fundamentam um projeto semi-dedicado e as partes práticas servirão para projetar gradativamente alguns dos módulos que compõem o circuito alvo. Também será projetado um módulo completo (gerador de números pseudo-aleatórios) que faz parte do circuito alvo. Na segunda metade do curso os alunos desenvolverão o projeto dos demais módulos e realizarão a integração e teste do circuito completo, Na aula final cada aluno fará a demonstração do seu circuito que estará funcionando numa placa profissional de prototipagem rápida.
- O detalhamento de cada parte do projeto do circuito alvo (designados na agenda por Projeto -1; -2; -3; -4) será enunciado no início das respectivas aulas.

Sobre a exigência de presença

- A matéria a ser exposta ao longo do semestre é sequencial pela própria natureza do assunto. Por este motivo, faltas são fortemente desaconselhadas. Mas, se for inevitável, o aluno que faltar a uma aula, deverá repor o assunto por conta própria antes da aula seguinte para evitar de perder a compreensão da sequência do projeto.
- O controle de presença ficará a critério de cada professor, podendo ser feito no início e/ou no meio e/ou no final de cada aula.

Sobre o que deve ser salvo (para uso futuro) ao final de cada aula

- Nas aulas em que os alunos projetarem módulos que farão parte do circuito final, os resultados deverão ser salvos em suas áreas de trabalho pessoais (pastas a serem criadas no disco X, conforme será explicado durante as aulas).
- Todos os experimentos que forem realizados durante as aulas também deverão ser salvos nas áreas de trabalho para fins de estudo e eventual consulta durante as provas. Por exemplo, tanto os arquivos contendo modelos de circuitos como os resultados de suas simulações devem ser salvos.

Sobre as datas de entrega

- Não existem relatórios para as partes práticas de cada aula. Somente serão entregues os resultados do projeto (parciais e final). Os professores da disciplina comunicarão aos alunos com pelo menos 2 semanas de antecedência sobre a data e o conteúdo do que será necessário entregar. Os comunicados serão feitos durante as aulas e serão também anunciados no site da disciplina.