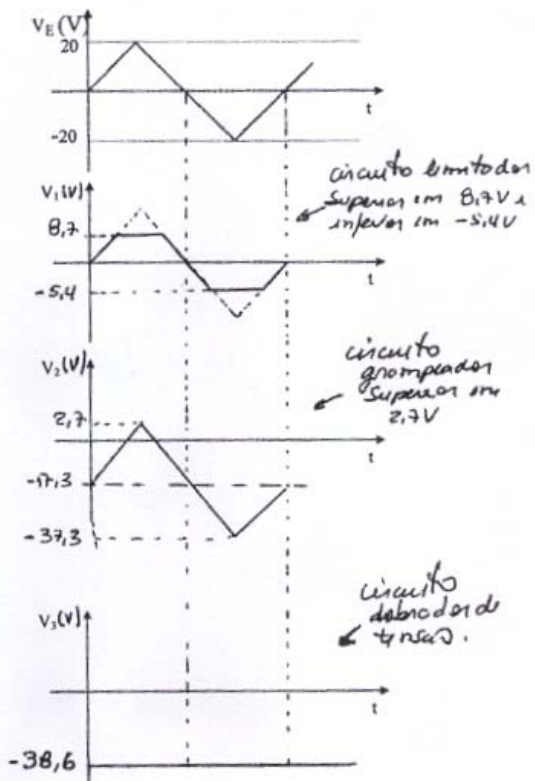
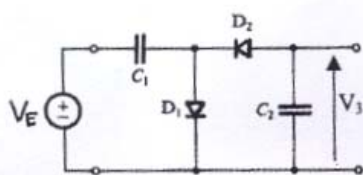
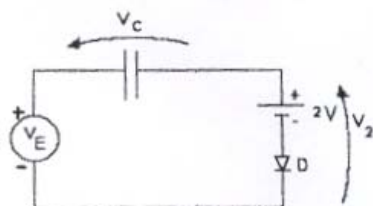
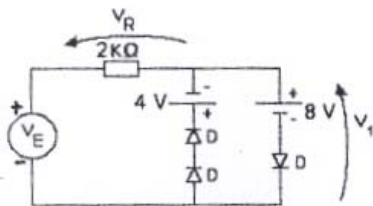
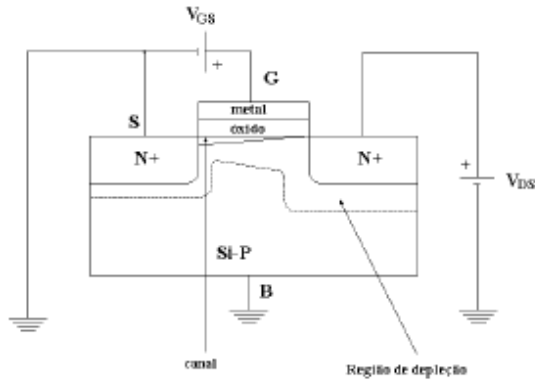


PSI3024 – Eletrônica
2ª Lista Adicional Preparatória – 2016
GABARITO

1) Dados: $V_{D0} = 0,7V$



2) Dada a estrutura polarizada conforme indicado abaixo:



Responder e justificar os seguintes itens:

a) Identificar o tipo de dispositivo: **nMOS**

b) Identificar a condição ou modo de operação: **Saturação (existe ponto de estrangulamento (pinch-off))**

c) Desenhar o símbolo do dispositivo: **Veja abaixo**

d) Justificar o formato da região de depleção:

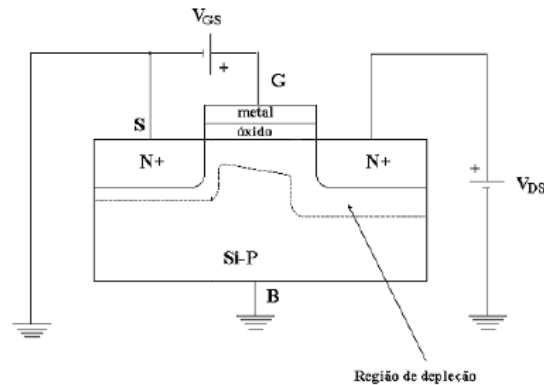
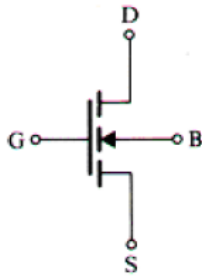
Junção de dreno está reversamente polarizada com V_{DS} , a junção de fonte está polarizada com 0V e a região de depleção sob a porta varia devido ao potencial crescente ao longo do canal de 0 a V_{DS} .

e) Justificar os sinais das tensões V_{DS} e V_{GS} :

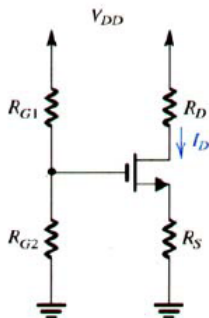
V_{DS} e V_{GS} são positivos. V_{DS} é positivo para assegurar junção de dreno reversamente polarizada. V_{GS} é positivo e maior que V_t para assegurar a formação do canal.

f) Esboçar a mesma acima, mas agora na situação de corte: $V_{GS} < V_t$

c) Desenhar o símbolo do dispositivo:



3) No circuito abaixo, dados $V_t = 1V$, $k_n' = 0,2mA/V^2$, $W/L = 10$, $R_S = 0,2R_D$, $V_{DD} = 20V$ e adotando $R_{G1}/R_{G2} = 0,75 M\Omega$:



Equações

a) Saturação:

$$I_D = \frac{k_n'}{2} \cdot \frac{W}{L} (V_{GS} - V_t)^2 (1 + \lambda V_{DS})$$

b) Triodo:

$$I_D = k_n' \cdot \frac{W}{L} \left[(V_{GS} - V_t)V_{DS} - \frac{V_{DS}^2}{2} \right]$$

c) Transcondutância:

$$g_m = k_n' \cdot \frac{W}{L} (V_{GS} - V_t)$$

d) Resistência de saída:

$$r_o = \frac{|V_A|}{I_D}$$

a) Projete o circuito para obter o ponto quiescente $V_D = 10V$ e $I_D = 4mA$ considerando $\lambda = 0$. O transistor está em triodo ou saturação?

Supondo transistor na saturação:

$$I_D (mA) = 1 \cdot (V_{GS} - 1)^2 = 4 \Rightarrow \begin{cases} V_{GS1} = -1V \\ V_{GS2} = 3V \end{cases} \quad \therefore V_{GS} = 3V \quad (\text{Saturação})$$

$$R_D = (V_{DD} - V_D) / I_D \Rightarrow R_D = 2,5k\Omega \quad \therefore R_S = 0,2 \cdot R_D \Rightarrow R_S = 500\Omega$$

$$\left. \begin{aligned} \frac{R_{G2}}{R_{G1} + R_{G2}} V_{DD} &= 5V \\ \frac{R_{G1} \cdot R_{G2}}{R_{G1} + R_{G2}} &= 0,75 \times 10^6 \end{aligned} \right\} R_{G1} = 3M\Omega \quad R_{G2} = \frac{1}{3} R_{G1} \Rightarrow R_{G2} = 1M\Omega$$

b) Calcule g_m e R_O considerando $\lambda \neq 0$ e $V_A = -500V$.

Solução 1: $\lambda = 0$

$$g_m = k_n' \cdot \frac{W}{L} (V_{GS} - V_t) = 0,2 \times 10 \cdot (3 - 1) = 4mA/V$$

$$r_o = \frac{|V_A|}{I_D} = \frac{500}{4m} = 125k\Omega$$

$$|V_A| = \frac{1}{\lambda} \Rightarrow \lambda = \frac{1}{|V_A|} = 0,002V^{-1} \quad \text{Logo, } \lambda \neq 0$$

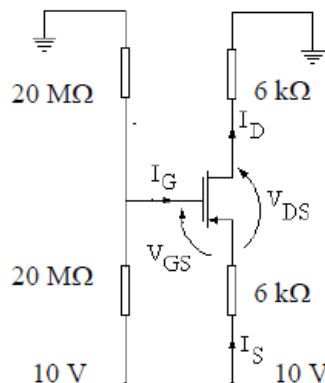
Para $V_{DS} = 8V$ (obtido no item a))

$$4m = \frac{0,2m}{0,2} \cdot 10 \cdot (V_{GS} - V_t)^2 (1 + 0,002 \times 8) \Rightarrow V_{GS} = 2,984V$$

$$\therefore g_m = k_n' \cdot \frac{W}{L} (V_{GS} - V_t) \cdot (1 + \lambda \cdot V_{DS}) = 0,2m \cdot 10 \cdot (2,984 - 1) \cdot (1 + 0,002 \times 8)$$

$$g_m = 4,03mA/V$$

4) Dado o circuito transistorizado mostrado na figura abaixo e sabendo-se que $V_t = -1V$, $\mu_n C_{ox}(W/L) = 1mA/V^2$. Desprezando-se o efeito de modulação de canal ($\lambda = 0$),



a) Determine as correntes I_D , I_S e I_G e as tensões V_{DS} e V_{GS} . O transistor está operado em triodo ou em saturação? Justifique.

Dadas as condições do circuito transistorizado:

$$V_G = \frac{20M}{20M + 20M} \cdot 10 = 5V$$

Supondo operação em saturação:

$$V_G - V_{DD} = V_{GS} - R_S I_D \text{ sendo, } R_S = 6k\Omega$$

$$\begin{aligned} 1) \quad & -5 = V_{GS} - 6I_D \\ 2) \quad & I_D = \frac{1}{2} (V_{GS} + 1)^2 \end{aligned}$$

Isolando I_D em 1) e substituindo em 2):

$$\frac{V_{GS} + 5}{6} = \frac{1}{2} (V_{GS}^2 + 2V_{GS} + 1) \Rightarrow V_{GS} + 5 = 3V_{GS}^2 + 6V_{GS} + 3 \Rightarrow 3V_{GS}^2 + 5V_{GS} - 2 = 0$$

$$V_{GS} = \frac{-5 \pm \sqrt{25 + 24}}{6} \begin{cases} V_{GS1} = -2V \\ V_{GS2} = 0,35V \end{cases}$$

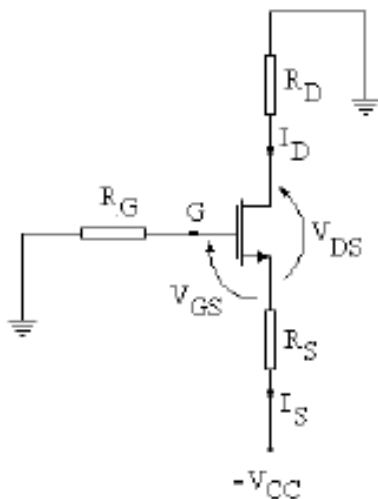
Substituindo V_{GS2} em 2), temos:

$$I_D = \frac{1}{2} (-2 + 1)^2 = 0,5mA$$

$$\begin{aligned} \therefore \quad & I_D = I_S = 0,5mA \\ & I_G = 0 \\ & V_{DS} = -10 + R_S I_S + R_S I_S = -4V \\ & |V_{DS}| > |V_{GS} - V_t| \end{aligned}$$

O transistor está saturado.

5) Dado o circuito transistorizado mostrado na figura abaixo e sabendo-se que $\mu_n C_{ox} = 50mA/V^2$, $W/L = 20$, $V_t = 1V$, $V_{CC} = 15V$, $R_S = 2k\Omega$, $R_D = 495\Omega$. Sabe-se que o transistor está operando na saturação.



a) Desprezando-se o efeito de modulação de canal ($\lambda = 0$), determine a corrente I_D , as tensões V_{DS} e V_{GS} e, o parâmetro g_m .

b) Supondo que seja inserida uma fonte de sinal senoidal v_i no ponto G através de um capacitor de acoplamento de valor elevado e tomando a saída no dreno em relação ao terra, determine o ganho $A_v = v_d/v_i$.

Item a)

Na malha de porta: $I_G = 0$ e $V_G = 0$.

Portanto:

$$1) \quad V_{CC} = R_S I_D + V_{GS} \rightarrow I_D (mA) = \frac{(15 - V_{GS})}{2}$$

$$2) \quad I_D (mA) = \frac{1}{2} k_n' \frac{W}{L} (V_{GS} - V_t)^2 = \frac{1}{2} 50 \cdot 10^{-3} \cdot 20 (V_{GS} - 1)^2$$

Igualando-se (1) e (2):

$$500(V_{GS} - 1)^2 = (15 - V_{GS})/2 \quad \text{ou} \quad 1000V_{GS}^2 - 2001V_{GS} + 985 = 0$$

Portanto, $V_{GS} \cong 1,127V$

Substituindo em (1):

$$I_D (mA) = (15 - 1,127)/2 = 6,937mA \quad e$$

$$V_{DS} = 2V_{CC} - R_S I_D - R_D I_D = 30 - 2 \times 6,937 - 0,495 \times 6,937 = 12,69V$$

$$g_m = k_n' \cdot \frac{W}{L} (V_{GS} - V_t) = 50 \times 10^{-3} \cdot 20 \cdot (1,127 - 1) = 0,127S$$

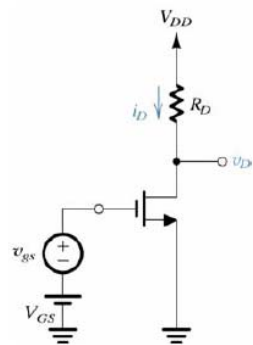
Item b)

$$r_o = \infty \text{ para } \lambda = 0$$

Para a configuração fonte comum com resistor de fonte apresentada em aula temos:

$$A_v = \frac{v_d}{v_i} = \frac{-g_m (R_D // r_o)}{1 + g_m R_S} = \frac{-0,127 \times 495}{1 + 0,127 \times 2000} = -0,247V/V$$

6) Dado o amplificador abaixo na configuração fonte comum:



Dados:

$$W/L = 2$$

$$K_n' = 1mA/V^2$$

$$V_t = 1V$$

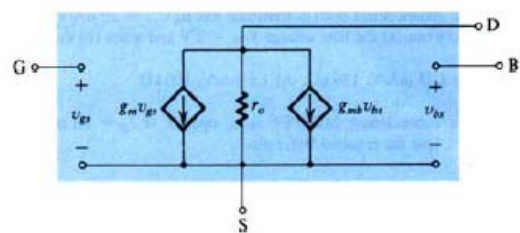
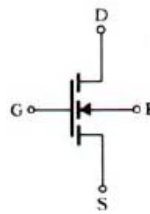
$$I_D = 1mA$$

$$V_{DD} = 20V$$

$$V_{DS} = 10V$$

$$r_o = V_A / I_D$$

$$V_A = 40V$$



a) Justifique porque esta configuração é chamada “fonte comum”.

Sob o ponto de vista de análise de sinal, a fonte está aterrada e é um ponto comum entre o sinal aplicado na entrada e o sinal extraído na saída.

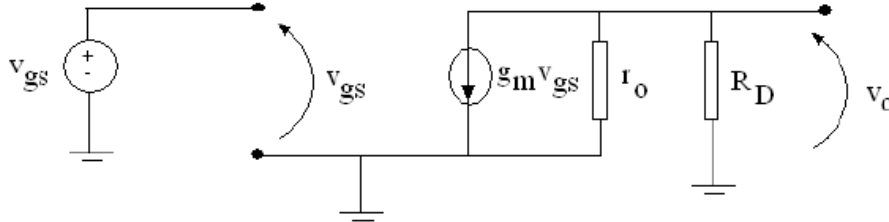
b) Calcule o ganho $A_v = v_o/v_i$.

Observa-se que $v_{bs} = 0$. Sob o ponto de vista de sinal devemos curto-circuitar “ V_{DD} ” e “ V_{GS} ” e substituir o modelo incremental no lugar do transistor como segue:

$$I_D = \frac{1}{2} k_n' \cdot \frac{W}{L} (V_{GS} - V_t)^2 = 1mA = \frac{1}{2} 10^{-3} \cdot 2 \cdot (V_{GS} - 1)^2 \Rightarrow V_{GS} = 2V$$

$$g_m = k_n' \cdot \frac{W}{L} (V_{GS} - V_t) = 10^{-3} \cdot 2 \cdot (2 - 1) = 2 \text{ mS}$$

$$r_o = \frac{V_A}{I_D} = \frac{40 \text{ V}}{1 \text{ mA}} = 40 \text{ k}\Omega \quad R_D = \frac{V_{DS}}{I_D} = \frac{10 \text{ V}}{1 \text{ mA}} = 10 \text{ k}\Omega$$



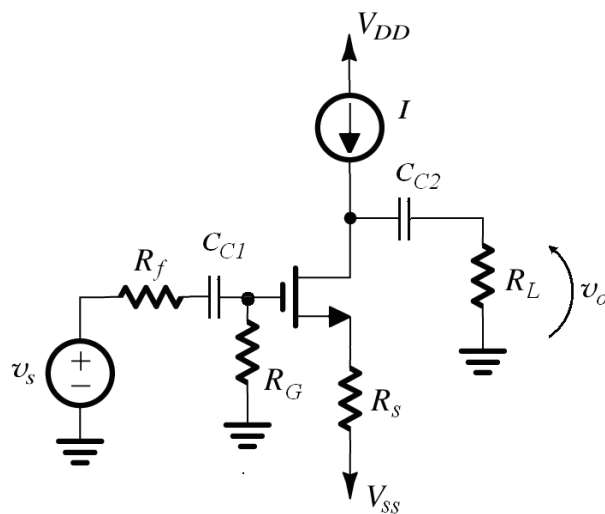
$$G_V = \frac{v_o}{v_{gs}} = -g_m (r_o \parallel R_D) = -2 \cdot 10^{-3} \cdot (40 \text{ k}\Omega \parallel 10 \text{ k}\Omega) = -16 \text{ V/V}$$

c) Deduza a expressão da impedância de saída r_s e calcule o seu valor numérico.

Regra: Curto-circuitar “ v_{gs} ” e aplicar um gerador imaginário “ v_x ” na saída de forma a medir “ i_x ” e obter:

$$r_s = \frac{v_x}{i_x} = r_o \parallel R_D = 40 \text{ k}\Omega \parallel 10 \text{ k}\Omega = 8 \text{ k}\Omega$$

7) Dado o circuito amplificador como indicado a seguir juntamente com o modelo T,



Modelo T	Dados:
	$V_{DD} = 15 \text{ V}$ $I = 1 \text{ mA}$ $R_S = 2,0 \text{ k}\Omega$ $R_L = 200 \text{ k}\Omega$ $R_G = 10 \text{ M}\Omega$ $R_f = 10 \text{ M}\Omega$ $W/L = 5$ $k_n' = 0,1 \text{ mA/V}^2$ $V_t = 1 \text{ V}$ $\lambda = 0$ $C_{C1} = C_{C2} = C_{C3} = \infty$

Formulário

a) Saturação:

$$I_D = \frac{k_n'}{2} \cdot \frac{W}{L} (V_{GS} - V_t)^2 (1 + \lambda V_{DS})$$

b) Triodo:

$$I_D = k_n' \cdot \frac{W}{L} \left[(V_{GS} - V_t) V_{DS} - \frac{V_{DS}^2}{2} \right]$$

c) Transcondutância

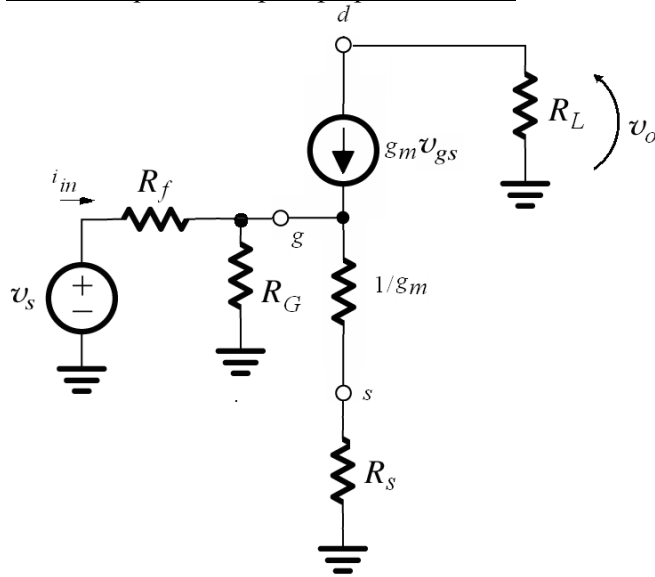
$$g_m = k_n' \cdot \frac{W}{L} (V_{GS} - V_t)$$

d) Resistência de saída

$$r_o = \frac{|V_A|}{I_D} = \frac{1}{\lambda I_D}$$

(a) Desenhe o circuito equivalente para análise em pequenos sinais do amplificador e calcule a transcondutância g_m ,

Circuito equivalente para pequenos sinais:



Cálculo da tensão V_{GS} de polarização e da transcondutância g_m :

$$I_D = \frac{k'_n}{2} \cdot \frac{W}{L} (V_{GS} - V_t)^2 \longrightarrow 1mA = 0,1mA/V^2 \times \frac{5}{2} \times (V_{GS} - 1)^2 \longrightarrow (V_{GS} - 1)^2 = 4 \longrightarrow V_{GS} = 3V$$

$$g_m = k'_n \frac{W}{L} (V_{GS} - V_t) \longrightarrow g_m = 0,1mA/V^2 \times 5 \times (3 - 1) = 1mA/V$$

(b) Calcule o ganho de tensão $G_v = v_o/v_s$,

Analisando o circuito equivalente para pequenos sinais desenhado no item anterior, é fácil de constatar que:

$$v_o = -g_m R_L v_{gs} \quad (1)$$

$$v_{gs} = \left(\frac{1/g_m}{R_s + 1/g_m} \right) v_g \quad (2)$$

$$v_g = \left(\frac{R_G}{R_G + R_f} \right) v_s \quad (3)$$

Substituindo (3) em (2) e (2) em (1), temos:

$$G_v = \frac{v_o}{v_s} = -g_m R_L \left(\frac{1/g_m}{R_s + 1/g_m} \right) \left(\frac{R_G}{R_G + R_f} \right) \longrightarrow G_v = -1mA/V \cdot 200k \cdot \left(\frac{1k}{2k + 1k} \right) \left(\frac{10M}{10M + 10M} \right) = -\frac{100}{3}$$

(c) Calcule a resistência de entrada $R_e = v_s/i_{in}$,

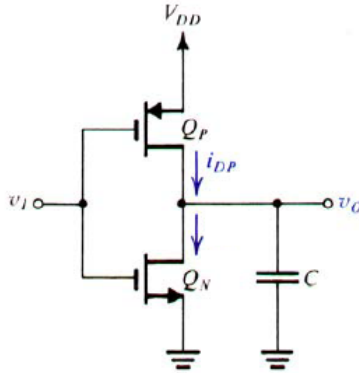
$$R_e = \frac{v_s}{i_{in}} = R_f + R_G = 20M\Omega$$

(d) Calcule a resistência de saída R_{out} vista a partir de R_L (desconsiderando R_L).

Regra: Curto-circuitar “ v_s ” e aplicar um gerador imaginário “ v_x ” na saída de forma a medir “ i_x ” e obter:

$$R_{out} = \frac{V_x}{i_x} = \infty \text{ (resistência de saída da fonte de corrente vinculada no circuito empregado na análise ca.)}$$

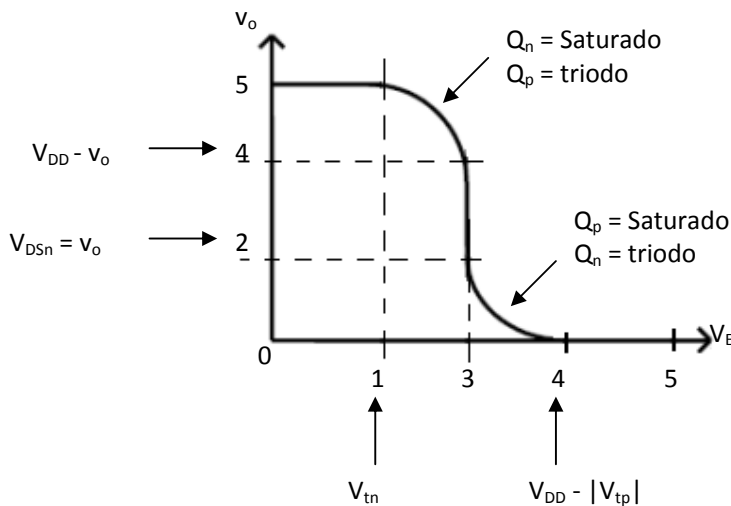
8) Dado o Inversor CMOS conforme indicado na figura abaixo e sabendo-se que $k_p' = 100\mu A/V^2$, $k_n' = 200\mu A/V^2$, $(W/L)_p = 8$, $(W/L)_n = 1$, $\lambda = 0$, $V_{DD} = 5V$, e $|V_{tp}| = |V_{tn}| = 1V$:



$$I_D = k_n' \cdot \frac{W}{L} \left[(V_{GS} - V_t)V_{DS} - \frac{V_{DS}^2}{2} \right] \quad \text{para } |V_{DS}| < |V_{GS} - V_t|$$

$$I_D = \frac{k_n'}{2} \cdot \frac{W}{L} (V_{GS} - V_t)^2 (1 + \lambda V_{DS}) \quad \text{para } |V_{DS}| \geq |V_{GS} - V_t|$$

Na curva de transferência:



$$|V_{DSp}| = |V_{GSp} - V_{tp}|$$

$$V_{DD} - v_o = V_{DD} - V_E - |V_{tp}|$$

$$v_o = V_E + |V_{tp}| = 3 + 1 = 4V$$

$$V_{DSn} = v_o = v_{GSn} - V_{tn}$$

a) Determine a tensão de entrada v_E para a qual ocorre a transição abrupta da tensão de saída v_o na curva de transferência $v_o \times v_E$ e esboce esta mesma curva de transferência indicando as coordenadas de todos os pontos notáveis.

$$I_n = I_p$$

$$\frac{1}{2} 100 \cdot 10^{-6} \cdot 8 \cdot (v_E - 5 - (-1))^2 = \frac{1}{2} 200 \cdot 10^{-6} \cdot 1 \cdot (v_E - 1)^2 \quad \Rightarrow \quad 4 \cdot (v_E - 4)^2 = (v_E - 1)^2$$

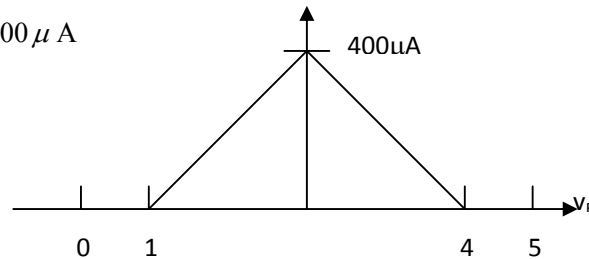
$$4(16 - 8v_E + v_E^2) = v_E^2 - 2v_E + 1 \quad \Rightarrow \quad 64 - 32v_E + 4v_E^2 = v_E^2 - 2v_E + 1$$

$$3v_E^2 - 30v_E + 63 = 0 \quad v_E = \frac{30 \pm \sqrt{900 - 756}}{6} \begin{cases} v_E = 3V \\ v_E = 7V \end{cases}$$

Para transição abrupta $v_E = 3V$.

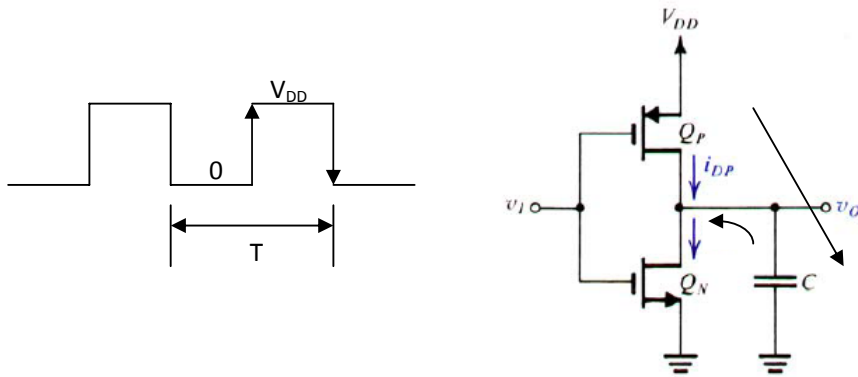
b) Determine a corrente máxima i_{Dmax} que passa através dos transistores pMOS e nMOS na transição de nível lógico e esboce o gráfico $i_D \times v_E$ indicando também todos os pontos notáveis.

$$i_{Dmax} = \frac{1}{2} \cdot 200 \cdot 10^{-6} \cdot (3-1)^2 = 400 \mu A$$



c) Supondo que a capacitância C_S indicada na figura modele o efeito de todas as capacitâncias conectadas no nó de saída e admitindo que uma onda quadrada entre 0 e V_{DD} seja aplicada na entrada, deduza a expressão da potência dinâmica consumida pelo inversor CMOS. (Dica: A energia armazenada no capacitor em cada transição é igual a $C_S V^2/2$).

$$P_D = 2 \cdot \frac{1}{2} \cdot C_S \cdot f \cdot V_{DD}^2 = C_S \cdot f \cdot V_{DD}^2$$



$$E = \frac{CV^2}{2}$$

$$P_D = \left(\frac{C_L \cdot V_{DD}^2}{2} \right) \cdot 2 \cdot \frac{1}{T} \Rightarrow P_D = C_L \cdot V_{DD}^2 \cdot f$$

9) Dado o inversor CMOS básico (veja figura do exercício anterior) onde $V_{tn} = 1V$, $V_{tp} = -1V$, $k_n' = 2k_p' = 1mA/V^2$, $\lambda = 0$:

a) Dado um processo CMOS com dimensão mínima de $1\mu m$, obtenha as menores geometrias W e L para os transistores nMOS e pMOS (inversor CMOS de menor área ocupada) de forma que a transição de nível lógico na saída ocorra para $v_I = V_{DD}/2$.

Na transição de nível lógico temos:

$$I_{DP} = I_{DN} \text{ (Saturação)}$$

$$\frac{k_p'}{2} \left(\frac{W}{L} \right)_p (V_{DD} - V_I - |V_{tp}|)^2 = \frac{k_n'}{2} \left(\frac{W}{L} \right)_n (V_{DD} - V_I - |V_{tn}|)^2$$

$$\text{Como } V_{tn} = |V_{tp}|, V_I = \frac{V_{DD}}{2} \Rightarrow \frac{k_p'}{2} \left(\frac{W}{L} \right)_p = \frac{k_n'}{2} \left(\frac{W}{L} \right)_n$$

$$k_n' = 2k_p' \quad \Rightarrow \quad \left(\frac{W}{L}\right)_p = 2\left(\frac{W}{L}\right)_n$$

O inversor CMOS de menor área terá:

$$W_N = L_P = L_N = 1\mu\text{m} \text{ e } W_P = 2\mu\text{m}$$

b) Determine o nível máximo de corrente através dos dois transistores sabendo-se que a transição de nível lógico ocorre para $v_I = V_{DD}/2$.

$$I_{\text{máx}}(\text{mA}) = \frac{k_n'}{2} \left(\frac{W}{L}\right)_n \left(\frac{V_{DD}}{2} - V_{tn}\right)^2 = 0,5 \cdot \left(\frac{V_{DD}}{2} - 1\right)^2$$

Supondo $V_{DD} = 5\text{V}$, $I_{\text{máx}} = 8\text{mA}$